

# Technika Cyfrowa - Sprawozdanie nr 3

Jan Chyczyński  
Bartłomiej Słupik  
Przemysław Węglik  
Błażej Nowicki

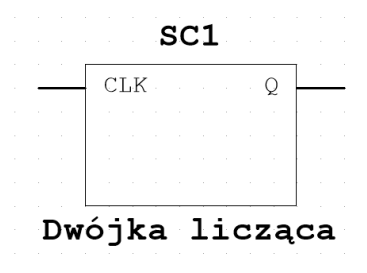
17 kwietnia 2022

## 1 Zadanie 3a

Zadanie polega na zaprojektowaniu i przetestowaniu dwójki logicznej w oparciu o przerzutnik JK. Następnie należy zastosować zaprojektowany układ w budowie asynchronicznego licznika modulo 8.

### 1.1 Idea

Dwójka licząca to układ, który posiada wejście zegarowe CLK i wyjście Q. Przy kolejnych impulsach zegara, a dokładniej przy przejściu ze stanu niskiego na wysoki, stan wyjścia Q jest zmieniany na przeciwny.



Rysunek 1: Schemat koncepcyjny dwójki liczącej


Q	$Q_+$ 
1	0
0	1

Tabela 1: Oczekiwana tabela prawdy układu. Spełnia on równanie  $Q_+ = \overline{Q}$

## 1.2 Rozwiązanie teoretyczne

W implementacji dwójki liczącej należało użyć przerzutnika typu JK. Poniżej przedstawiono tabelę prawdy tego przerzutnika:


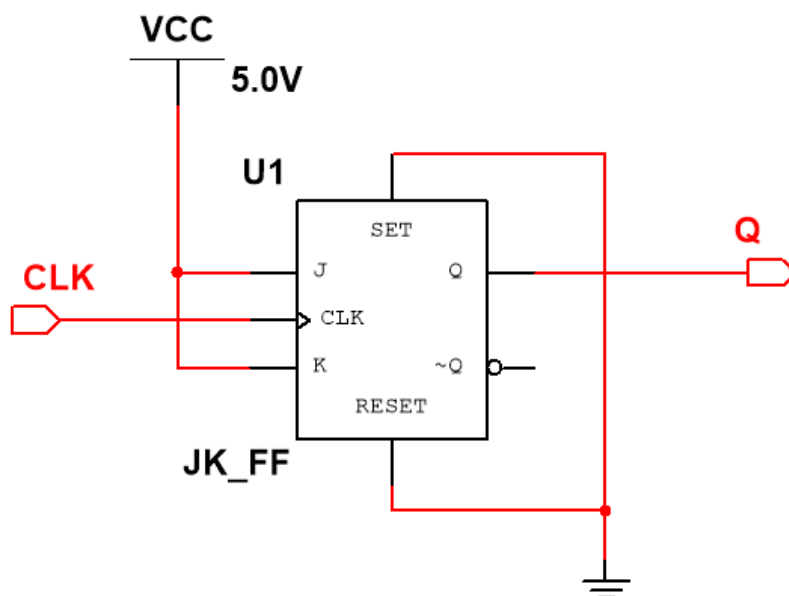
J	K	Q	$Q_+$	
0	0	0	0	
0	0	1	1	
1	0	0	1	
1	0	1	1	
0	1	0	0	
0	1	1	0	
1	1	0	1	
1	1	1	0	

Tabela 2: Tabela prawdy przerzutnika JK. Kolorami oznaczono stany, w których przerzutnik zmienia Q na przeciwne

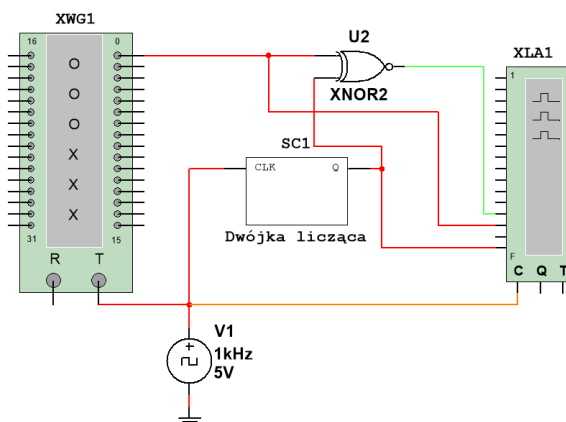
Szukamy funkcji  $J(Q)$  i  $K(Q)$ . Warunek  $Q_+ = \overline{Q}$  zachodzi, gdy  $J(Q) = K(Q) = 1$  (zielony) lub gdy  $J(Q) = \overline{Q}$  i  $K(Q) = Q$  (niebieski). Pierwsze rozwiązanie jest znacznie prostsze w implementacji, gdyż wymaga tylko podłączenia J i K wysoko. Zatem schemat układu może wyglądać tak, jak na poniższym rysunku:



Rysunek 2: Schemat układu dwójki liczącej

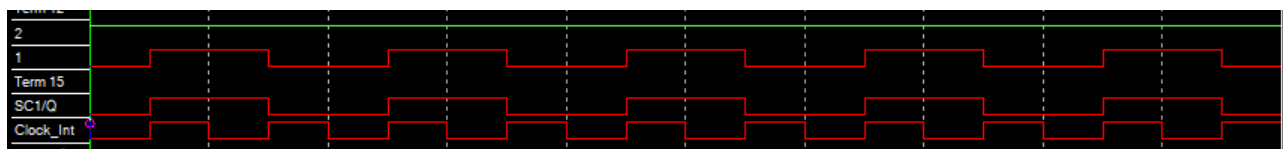
### 1.3 Symulacja w programie Multisim

W programie Multisim stworzono następujący układ testowy składający się ze źródła fali prostokątnej, dwójki liczącej, generatora słów binarnych oraz analizatora stanów logicznych:



Rysunek 3: Schemat układu testującego

Przeprowadzono symulację i uzyskano następujące dane na analizatorze:



Rysunek 4: Wykresy stanów na ekranie analizatora

Widać, że oczekiwany efekt zachodzi - wyjście Q zmienia stan na przeciwny przy impulsie zegara. Fala na wyjściu ma dwukrotnie większy okres, niż ta na wejściu.

### 1.4 Wnioski

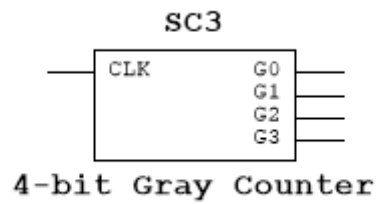
1. Dwójkę liczącą można zastosować do dwukrotnego zmniejszenia częstotliwości fali prostokątnej.
2. Dwójkę liczącą można zastosować również w sterowaniu innymi układami przy pomocy przycisku dzwonkowego, aby uzyskać dwa ciągłe stany i przełączać się między nimi przy kolejnych naciśnięciach - na przykład włączanie i wyłączanie lampy
3. Dwójkę liczącą można zastosować także na linii produkcyjnej, jeśli chcemy rozdzielić obróbkę produktu na dwie maszyny

## 2 Zadanie 3b

Zadanie polega na zaprojektowaniu i zbudowaniu synchronicznego czterobitowego licznika liczącego w kodzie Gray'a.

### 2.1 Idea

Układ docelowy powinien posiadać wejście zegara CLK oraz cztery wyjścia  $G_1, G_2, G_3, G_4$  odwzorowujące cyfry czterobitowej liczby zapisanej w kodzie Gray'a. Przy impulsie zegara, wyjście powinno przestawiać się na kolejną liczbę, a z ostatniego stanu  $1111_2 = 1000_G$  wrócić na początkowy -  $0000_2 = 0000_G$ .



Rysunek 5: Schemat koncepcyjny licznika w kodzie Gray'a

$n$	$G_3G_2G_1G_0$	$n$	$G_3G_2G_1G_0$	$n$	$G_3G_2G_1G_0$	$n$	$G_3G_2G_1G_0$
0	0000	4	0110	8	1100	12	1010
1	0001	5	0111	9	1101	13	1011
2	0011	6	0101	10	1111	14	1001
3	0010	7	0100	11	1110	15	1000

Tabela 3: Oczekiwane wyjścia układu dla kolejnych stanów

## 2.2 Rozwiązanie teoretyczne

### 2.2.1 Tabela prawdy układu

Jako, że układ ma 16 możliwych stanów, można zaprojektować go na czterech przerzutnikach. Zdecydowaliśmy się na przerzutniki T, gdyż kod Gray'a bazuje na zmianach stanu jednego, danego bitu. Układ posiada 8 zmiennych: wyjścia przerzutników  $Q_3, \dots, Q_0$  i ich wejścia T:  $T_3, \dots, T_0$ . Oczekiwane stany tych zmiennych przedstawiono w Tabeli 4.

N	$Q_3$	$Q_2$	$Q_1$	$Q_0$	Zmiana	$T_3$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	$0 \rightarrow 1$	0	0	0	1
1	0	0	0	1	$1 \rightarrow 2$	0	0	1	0
2	0	0	1	1	$2 \rightarrow 3$	0	0	0	1
3	0	0	1	0	$3 \rightarrow 4$	0	1	0	0
4	0	1	1	0	$4 \rightarrow 5$	0	0	0	1
5	0	1	1	1	$5 \rightarrow 6$	0	0	1	0
6	0	1	0	1	$6 \rightarrow 7$	0	0	0	1
7	0	1	0	0	$7 \rightarrow 8$	1	0	0	0
8	1	1	0	0	$8 \rightarrow 9$	0	0	0	1
9	1	1	0	1	$9 \rightarrow 10$	0	0	1	0
10	1	1	1	1	$10 \rightarrow 11$	0	0	0	1
11	1	1	1	0	$11 \rightarrow 12$	0	1	0	0
12	1	0	1	0	$12 \rightarrow 13$	0	0	0	1
13	1	0	1	1	$13 \rightarrow 14$	0	0	1	0
14	1	0	0	1	$14 \rightarrow 15$	0	0	0	1
15	1	0	0	0	$15 \rightarrow 0$	1	0	0	0

Tabela 4: Oczekiwane stany zmiennych układu

### 2.2.2 Wyprowadzenie funkcji logicznych

Stosując tabele Karnough przedstawione **na kolejnej stronie**, wyprowadzono wzory na  $T_0, \dots, T_3$ :

$$T_0 = \overline{(Q_1 \oplus Q_3)} \cdot \overline{(Q_0 \oplus Q_2)}$$

$$T_1 = Q_0 \cdot \overline{(Q_3 \oplus (Q_1 \oplus Q_2))}$$

$$T_2 = Q_1 \cdot \overline{Q_0} \cdot \overline{(Q_3 \cdot Q_2)}$$

$$T_3 = \overline{Q_0} \cdot \overline{Q_1} \cdot (Q_3 \oplus Q_2)$$

$T_0$	$Q_3 Q_2$					
	$Q_1 Q_0$	00	01	11	10	
	00	1	0	1	0	
	01	0	1	0	1	
	11	1	0	1	0	
	10	0	1	0	1	

$$T_0 = \overline{(Q_1 \oplus Q_3)} \cdot \overline{(Q_0 \oplus Q_2)} + (Q_1 \oplus Q_3) \cdot (Q_0 \oplus Q_2) = \overline{(Q_1 \oplus Q_3) \oplus (Q_0 \oplus Q_2)} \quad T_2$$

$T_1$	$Q_3 Q_2$					
	$Q_1 Q_0$	00	01	11	10	
	00	0	0	0	0	
	01	1	0	1	0	
	11	0	1	0	1	
	10	0	0	0	0	

$T_2$	$Q_3 Q_2$					
	$Q_1 Q_0$	00	01	11	10	
	00	0	0	0	0	
	01	0	0	0	0	
	11	0	0	0	0	
	10	1	0	1	0	

$$T_2 = Q_1 \overline{Q_0} (Q_3 \oplus Q_2)$$

$$T_1 = Q_0 \overline{Q_3} (Q_1 \oplus Q_2) + Q_0 Q_3 (Q_1 \oplus Q_2) = Q_0 \cdot (Q_3 \oplus (Q_1 \oplus Q_2)) \quad T_3$$

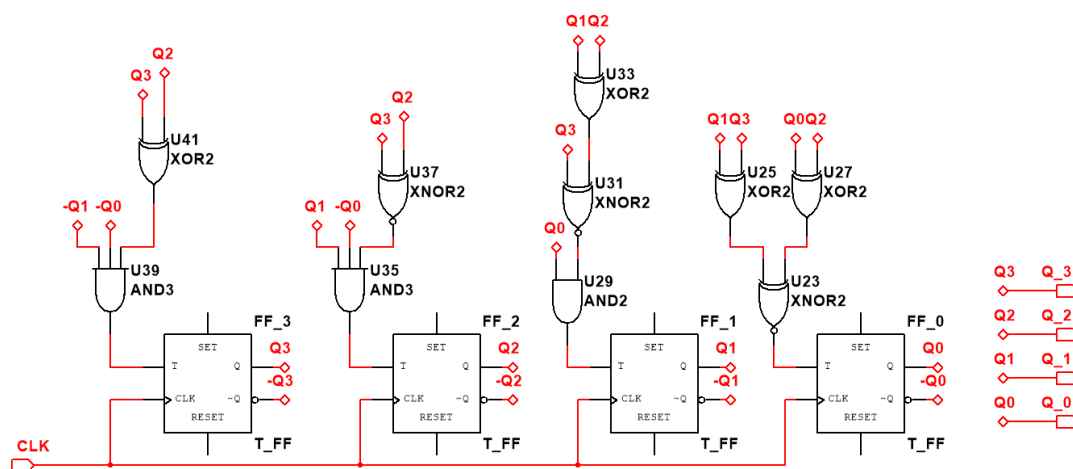
$T_3$	$Q_3 Q_2$					
	$Q_1 Q_0$	00	01	11	10	
	00	0	1	0	1	
	01	0	0	0	0	
	11	0	0	0	0	
	10	0	0	0	0	

$$T_3 = \overline{Q_0} \cdot \overline{Q_1} \cdot (Q_3 \oplus Q_2)$$

Rysunek 6: Wyprowadzenie funkcji  $T_0, \dots, T_3$  przy pomocy tabeli Karnough

### 2.2.3 Schemat czterobitowego licznika Gray'a

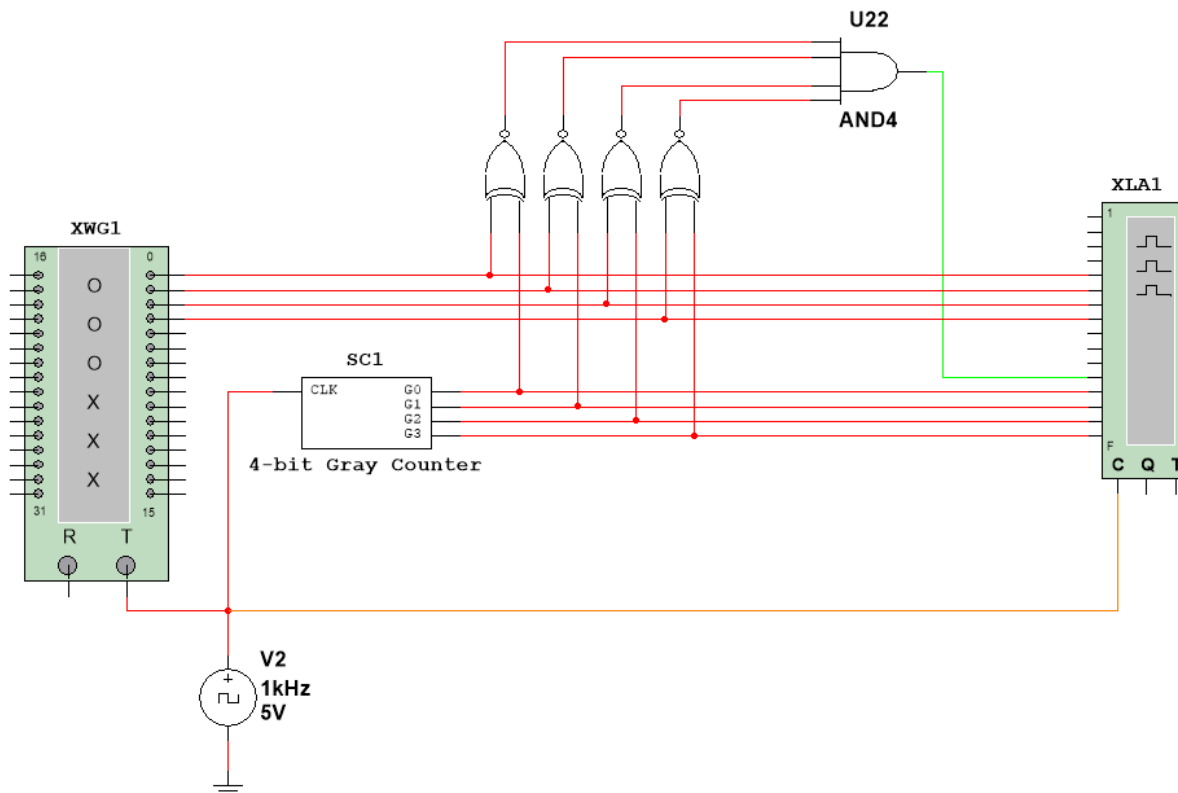
Po podłączeniu wszystkich wejść  $T_i$  według planu, otrzymujemy następujący schemat:



Rysunek 7: Schemat czterobitowego licznika liczącego w kodzie Gray'a

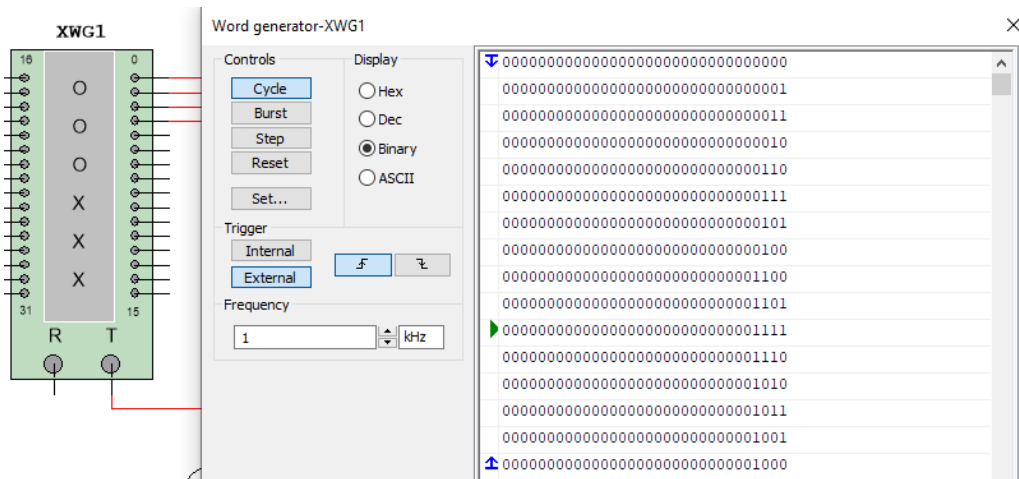
## 2.3 Testy w programie Multisim

W programie Multisim stworzono następujący układ testowy, składający się z badanego układu, generatora fali prostokątnej, generatora słów binarnych oraz analizatora logicznego. Logika ma na celu stwierdzenie równoważności wyjścia oczekiwanego i otrzymanego.



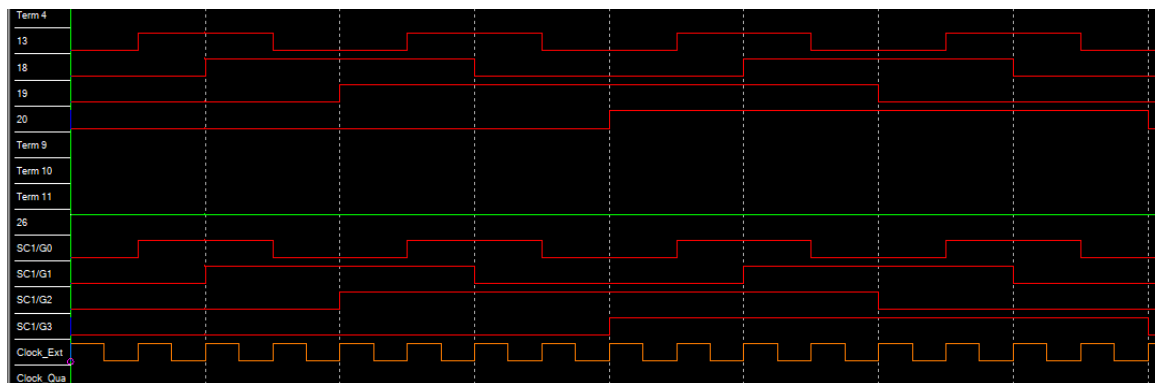
Rysunek 8: Schemat układu testującego

W generatorze słów binarnych wpisano liczby z zakresu 0-15 w kodzie Gray'a:



Rysunek 9: Ustawienia generatora słów binarnych

Poniżej przedstawiono wykres wygenerowany przez analizator stanów logicznych:



Rysunek 10: Przebieg stanów logicznych podczas 16 cykli zegara

Górne wykresy to wyjście oczekiwane, dolne - wyjście uzyskane. Zielony wykres to równo-  
ważność tych stanów - jest zawsze w stanie wysokim, co dowodzi poprawności działania układu

## 2.4 Wnioski

1. Licznik w kodzie Gray'a ma przewagę nad zwykłym licznikiem binarnym, gdyż podczas przejścia między kolejnymi stanami zmienia się tylko jeden bit. Odczytując jego wartość podczas tranzycji pomylimy się maksymalnie o 1.
2. Wynika z tego, że układ ten może być użyty tam, gdzie trzeba zliczać szybko i nieregularnie następujące zdarzenia, na przykład rozpadły promieniotwórcze w liczniku Geigera
3. Licznik w kodzie Gray'a może przydać się też podczas kontroli jakości przedmiotów, które zawierają pewną liczbę stanów logicznych, przejście pomiędzy którymi ma pewien koszt. Przykładem może być testowanie robotycznego ramienia sterowanego hydraulicznie we wszystkich pozycjach.

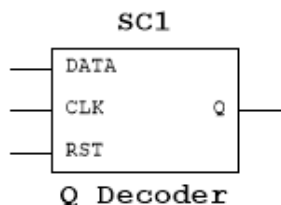


### 3 Zadanie 3c

Zadanie polega na zaprojektowaniu i zbudowaniu automatu wykrywającego sekwencję binarną "1101" odpowiadającą literze "Q" z alfabetu Morse'a w oparciu o przerzutniki D.

#### 3.1 Idea

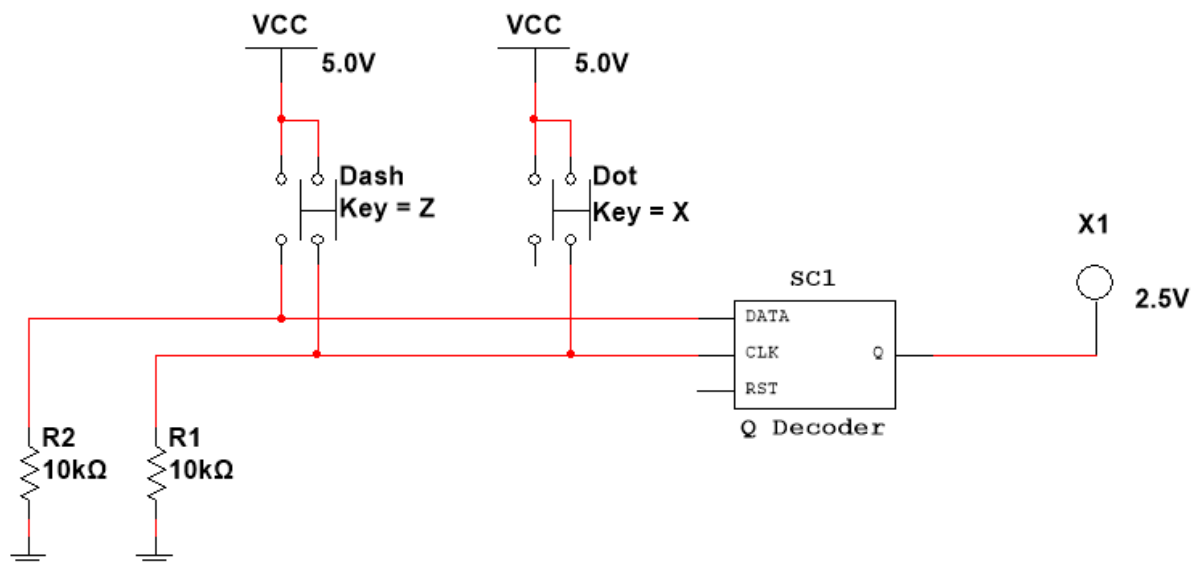
Układ powinien mieć pojedyncze wyjście Q, oznaczające czy w rejestrze znajduje się oczekiwana wartość. Wprowadzanie danych do układu powinno być jak najprostsze i możliwie intuicyjne - proponujemy dwa przyciski, odpowiadające "kropce" i "kresce"



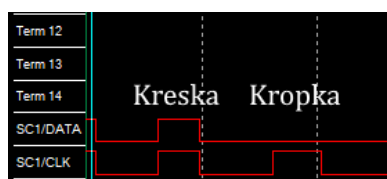
Rysunek 11: Schemat ideowy automatu wykrywającego kod Morse'a litery Q w strumieniu danych.

#### 3.2 Wprowadzanie danych

Wprowadzanie danych do urządzenia można obsłużyć przy pomocy dwóch szyn: szyny danych i szyny zegara. Przycisk "kropka" ustawia stan wysoki na szynie zegara, a "kreska" - zarówno na zegarze, jak i na danych. W ten sposób układ pracuje niezależnie od odstępów między kolejnymi naciśnięciami przycisków.



Rysunek 12: Schemat układu pozwalającego wprowadzać dane do automatu



Rysunek 13: Wykres stanów szyn danych i czasu podczas wprowadzania sygnału