## INF01118 – Técnicas Digitais para Computação: AP12

Professor Fernando R. Nascimento - 2009/1

**Objetivos:** Implementação e simulação de um registrador tipo D e de um Flip-Flop tipo D, ambos com sinais de Set e Reset do tipo assíncronos. Usar o ambiente MaxPlus II da Altera.

## Atividades:

- A) Implementar um **registrador** do tipo **D** usando portas: <u>turmas A e B **NOR**</u> e <u>turmas C e D **NAND**</u>. O registrador deve ter ainda os sinais assíncronos de Set e de Reset (Preset e Clear), <u>ativos em um</u>. Simular e explicar o seu funcionamento para todas as situações, de forma coerente, através da <u>simulação temporal</u>. Sugestão: testar os sinais primeiramente de forma isolada (um de cada vez), testar uma sequência correta de funcionamento e depois aplicar sinais simultaneos assíncronos juntos com os sinais sincronos. Descrever as conclusões das simulações realizadas.
- B) Implementar um Flip-Flop do tipo D sensível a borda (usar a implementação com os três latchs, um para set, um para reset e outro para a saída). O flip-flop deve ter ainda os sinais assíncronos de Set e de Reset, ativos em zero. Validar seu funcionamento para todas as situações, de forma coerente, através da simulação temporal. Mostrar todos os sinais internos, assinalar no diagrama de tempos o encadeamento dos eventos, descrevendo e explicando a seqüência de eventos ao longo do flip-flop, para todos os sinais externos e internos, da simulação temporal para situações normais. Assinalar o encadeamento de eventos através de setas que mostram o evento causador e o(s) evento(s) gerado(s) no gráfico da simulação, para cada situação relevante.
- C) Avaliar as principais caracteristicas de timing através de **simulações temporais** e por fim **apresentar e comentar os valores encontrados.** 
  - Encontrar os seguintes tempos criticos:
    - para o Latch D demonstrar qual é a largura mínima do sinal de Clock e
    - para o Flip-Flop D demonstrar os tempos mínimos de Setup e o de Hold Time (separadamente).
  - A partir das simulações, calcular a frequência maxima de operação do registrador e do flip-flop.

**Observações:** os tempos encontrados devem garantir o correto funcionamento dos circuitos em análise, isto é, se procura os tempos mínimos que ainda garantam a operação correta. Mostrar as simulações, com resolução de **0,1 ns**, primeiro para os casos em que não funcionam e depois quando não funciona (circuito fica instável ou não responde).

D) Enviar ao professor, ainda hoje, email com assunto: AP12, A/B/C/D, nome\_alunos. Arquivar e comprimir com formato Zip todos os arquivos feitos em aula (arquivos do MaxPlus, tabelas, figuras, textos, etc.).

## Roteiro do Relatório:

- 1. Nas linhas iniciais; código do laboratório (AP12), data, nome(s), matrícula(s) e turma.
- 2. Introdução: parágrafo explicativo sobre os objetivos do laboratório.
- 3. Implementação do Registrador D com Set e Reset assíncronos: circuito, tabela verdade, simulação temporal, análise temporal, etc. (tudo o que foi solicitado acima).
- 4. Implementação Flip-Flop D com Set e Reset assíncronos: circuito, tabela verdade, simulação temporal, análise temporal, etc. (tudo o que foi solicitado acima).
- 5. Avaliação dos tempos críticos pedidos para o registrador D e o flip-flop D.
- 6. Calcular a frequência maxima de operação do registrador e do flip-flop. Explicar o cálculo feito.
- 7. Conclusão: interesse no laboratório, dificuldades e sugestões.