

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
INSTITUTO DE INFORMÁTICA

INF01112 – 2009 – Estado atual do desenvolvimento de microprocessadores

Nome: Germano de Mello Andersson _____ Num. Identificação: 137719 _____

Passo 1 – Arquitetura Intel Core

Com a arquitetura Core, a Intel introduziu vários conceitos novos. Acesse o site da Intel (<http://developer.intel.com/products/processor/index.htm> é um bom início) e descreva o que significam as características abaixo. Para cada uma delas, indique também a URL final utilizada (Observação: procure separar o que é puro marketing e o que é realmente uma inovação tecnológica).

1.1 Wide Dynamic Execution: Permite que cada núcleo contido no chip realize simultaneamente 4 instruções completas por ciclo de clock. _____

URL: http://download.intel.com/products/processor/core2duo/desktop_prod_brief.pdf _____

1.2 Intelligent Power Capability: Otimiza a utilização de energia do processador ligando transistores apenas quando necessário. _____

URL: http://download.intel.com/products/processor/core2duo/desktop_prod_brief.pdf _____

1.3 Advanced Smart Cache: Aloca dinamicamente por núcleo a cache L2, que é compartilhada, tendo como prioridade no algoritmo de alocação a quantidade de carga. Obviamente reduz a latência de acesso a dados mais utilizados. _____

URL: http://download.intel.com/products/processor/core2duo/desktop_prod_brief.pdf _____

1.4 Smart Memory Access: Utiliza a largura de banda de dados do subsistema de memória para acelerar a execução de instruções fora de sequência. Possui algoritmos que enviam dados da memória para a cache L2 antecipadamente, o que mantém o pipeline sempre cheio, que, por consequência, acelera a execução de instruções. _____

URL: http://download.intel.com/products/processor/core2duo/desktop_prod_brief.pdf _____

1.5 Advanced Digital Media Boost: Executa uma instrução Sse de 128bits por ciclo de clock. Os processadores versão 45nm possuem também uma característica chamada “Super Shuffle Engine” que implementa as instruções Sse já existentes e habilita o último conjunto de instruções SSE4. _____

URL: http://download.intel.com/products/processor/core2duo/desktop_prod_brief.pdf _____

1.6 Turbo Boost Technology Aumenta a frequência do processador se sua operação está abaixo dos limites especificados para temperatura, corrente e força. _____

URL: <http://www.intel.com/technology/turboboost/>

Passo 2 – Processadores Intel

Atualmente, a Intel caracteriza seus processadores por um número. Acesse o site da Intel, em <http://ark.intel.com>, selecione o link “Browse Processors” e preencha a tabela a seguir:

2.1 Preencha a tabela a seguir:

Modelo	Frequência (GHz)	Cache L2 (MB)	Hyper-Thread	64 bits (EM64T) ou 32 bits	Número de Núcleos (Cores)	Potência dissipada (TDP), Watts
Atom Z540	1.86	0,5	sim	nao	1	2.4
Core 2 Quad Q9400	2.66	6	nao	sim	4	95
Core 2 Duo E6400	2.13	2	Não	Sim	2	65
Core 2 Extreme X6800	2.93	12	nao	sim	4	75
Core i7-940	2.93	8	sim	sim	4	130
Core i7-965 Extreme	3.2	12	sim	sim	4	130
Core Solo U1500	1.33	2	nao	nao	1	5.5

Passo 3 – Processadores AMD

Acesse o site da AMD em <http://www.amd.com/us-en/Processors> e siga o link “Processors”. Pesquise no site para responder as perguntas a seguir:

3.1 O que significa a arquitetura Direct Connect? É uma arquitetura que troca o barramento utilizado para comunicação do processador com a memória e todos outros componentes. Substitui o Front Side Bus pelo chamado “HyperTransport”, que é capaz de chegar a uma taxa de até 24GB/s por processador. Outra importante característica é a presença do controlador de memória no processador, e não mais no Front Side Bus. _____

3.2 Qual a principal diferença entre os processadores da família Athlon e os da família Phenom? A principal diferença entre as famílias Athlon e Phenom é a arquitetura multi-core utilizada. Ao contrário da família Athlon, a família Phenom foi desenvolvida com um multi-core monolítico, ou seja, todos os núcleos são/estão no mesmo componente de silício. _____

3.3 Preencha a tabela a seguir

Modelo	Frequência (GHz)	Cache L2 (KB)	Cache L3 (KB)	64 bits ou 32 bits	Número de Núcleos (Cores)	Potência dissipada (TDP), Watts
Phenom X4 9600	2.3	512	2048	ambos	4	95
Athlon 4000+	2.4	1024	0	ambos	1	89
Phenom X3 8650	2.3	512	2048	ambos	3	95
Phenom II X3 710	2.6	512	6144	ambos	3	95
Phenom II X4 910	2.6	512	6144	ambos	4	95

Athlon FX 74	3	1024	0	ambos	1	125
Athlon X2 6000+	3.1	512	0	ambos	1	89

Passo 4 – Processadores PowerPC

Para o projeto de computadores e controladores, não existe só os modelos x86, da Intel e AMD. Um exemplo disto é o processador PowerQuicc 885, desenvolvido pela empresa freescale com base na arquitetura Power-PC. Consulte o manual do MPC885 (disponível em www.freescale.com ou no próprio Moodle) e responda:

4.1 Qual o significado da sigla QUICC? Quad Integrated Communications Controller_____

4.2 Quais as frequências de operação deste processador? 66MHZ, 80MHZ e 120MHZ._____

4.3 No processador, o que significam as siglas UISA, VEA e OEA?_____

UISA: **U**ser **I**nstruction **S**et **A**rchitecture_____

VEA: **V**irtual **E**nvironment **A**rchitecture_____

OEA: **O**perating **E**nvironment **A**rchitecture_____

4.4 Quantas níveis de cache existem, e quais os tamanhos? Porque o manual denomina esta implementação de "Arquitetura de Harward? Qual o tamanho de um bloco da cache?_____

Cache de Instrução: 8KB. Cache de Dados: 8KB. Tamanho do bloco: 16B, porque 2-way com 256 grupos. O manual denomina a implementação como “Arquitetura de Harvard” em função da separação da cache de instrução e da cache de dados._____

4.5 O processador tem gerência de memória virtual? Segmentada ou paginada? Quais os tamanhos dos blocos gerenciados? Sim. Paginada. 4,16,512 ou 8192KB. _____

4.5 Na gerência de memória, o que significam as siglas DTLB e ITLB?_____

DTLB: **D**ata **T**ranslation **L**ookaside **B**uffer_____

ITLB: **I**nstruction **T**ranslation **L**ookaside **B**uffer_____
