

Tutorial de Instalação do Cygwin e Uso Simulador SimpleScalar

Roteiro

- Introdução Simplescalar
- Instalação
 - Instalando o Cygwin
 - Instalando o Simplescalar
- Usando o sim-outorder
- Usando o sim-cache

SimpleScalar

- O SimpleScalar é um ambiente de simulação que agrupa um conjunto de ferramentas que suportam simulações detalhadas para algumas características encontradas nos processadores modernos.
- Compilador GNU GCC modificado
 - FORTRAN ou C

SimpleScalar

- Conjunto de ferramentas
 - Compilador
 - Montador
 - Ligador
 - Simulador
 - Visualizador
- Provê simulação de programas de arquiteturas reais
- Opções: especulação, execução out of order, branch predictor
- ISA disponíveis:
 - X86
 - SPARC
 - RISC RS6000(IBM)
 - Alpha
 - PA-RISC (HP)
 - PISA (Portable ISA)

Sim-Cache

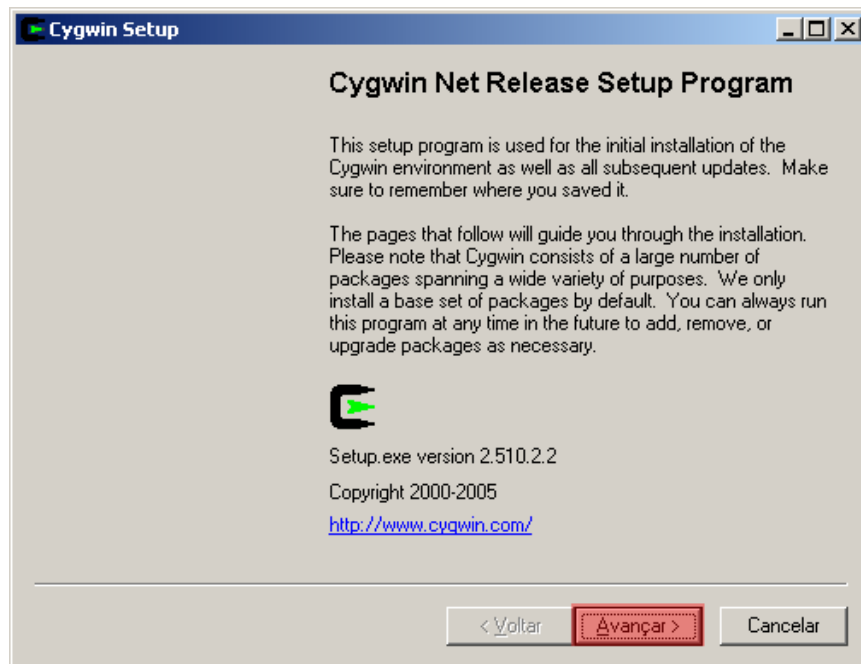
- Simulação de Cache
- Ideal para simulações rápidas de cache
- Aceita parametrização
 - Nivel 1 & 2 de cache de dados e instruções
 - Configuração de TLB(**Translation Lookaside Buffer**) (dados e instruções)
 - Etc...
- Ideal para executar estudos em níveis altos de simulação, que não necessitam especificar o tempo de acesso a cache (latência da cache)

Instalando o Cygwin (I)

1
→

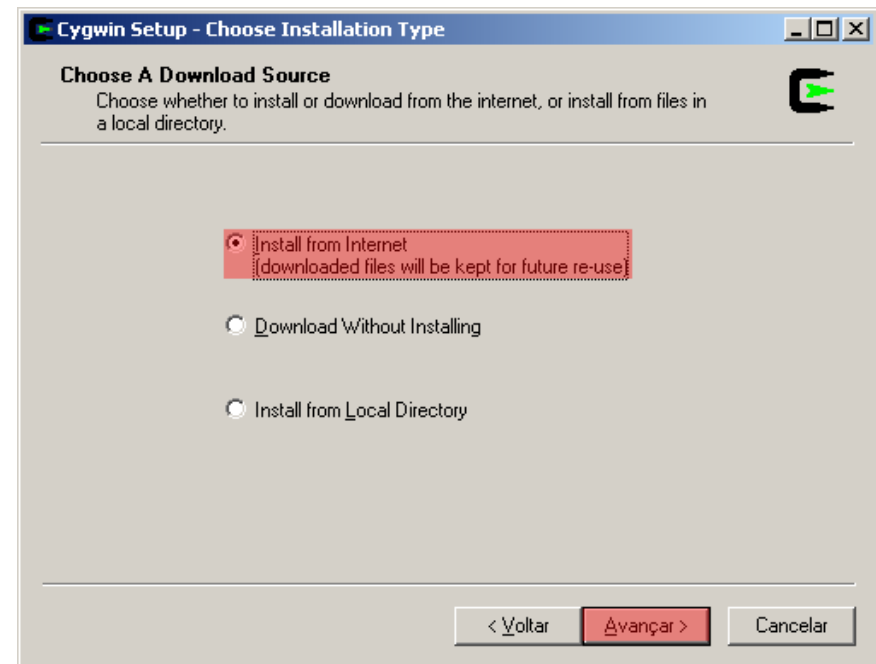
Se estiver usando o Windows, baixe e execute o arquivo <http://www.cygwin.com/setup.exe>, senão vá para o slide 7.

2
↓



Avance.

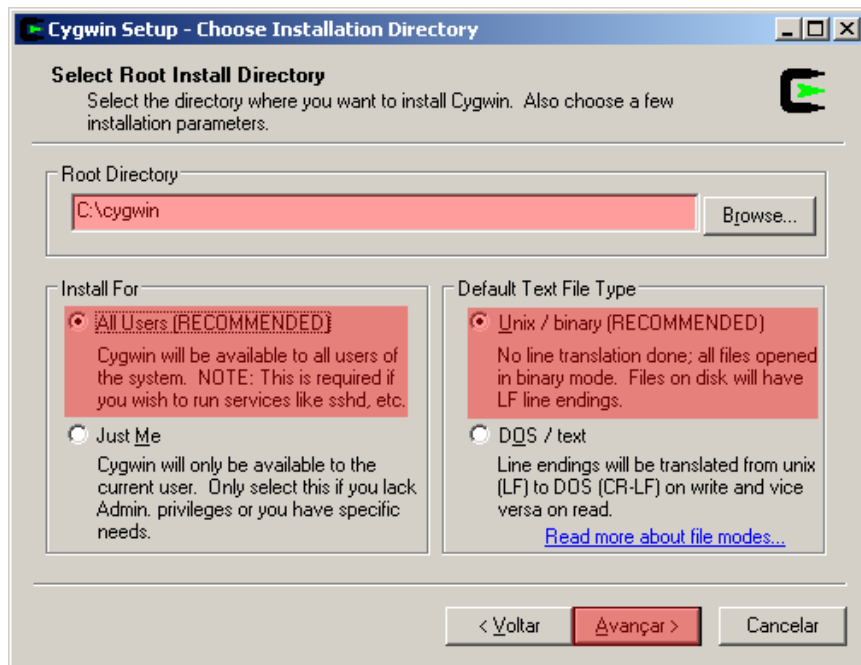
3
→



Selecione a opção "Install from Internet" e avance.

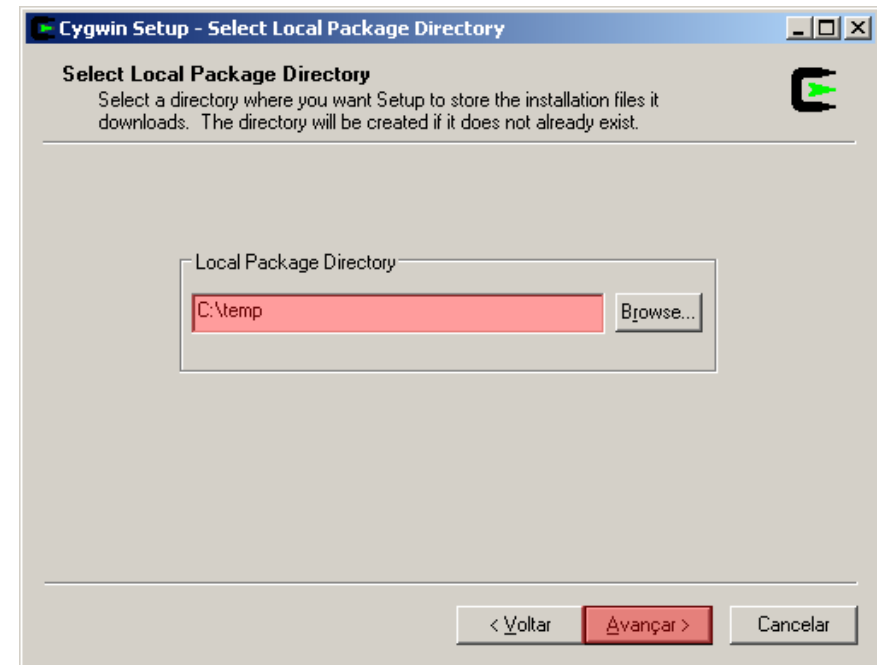
Instalando o Cygwin (II)

4 ↓



Informe a pasta de instalação,
selecione as demais alternativas
conforme a figura e avance.

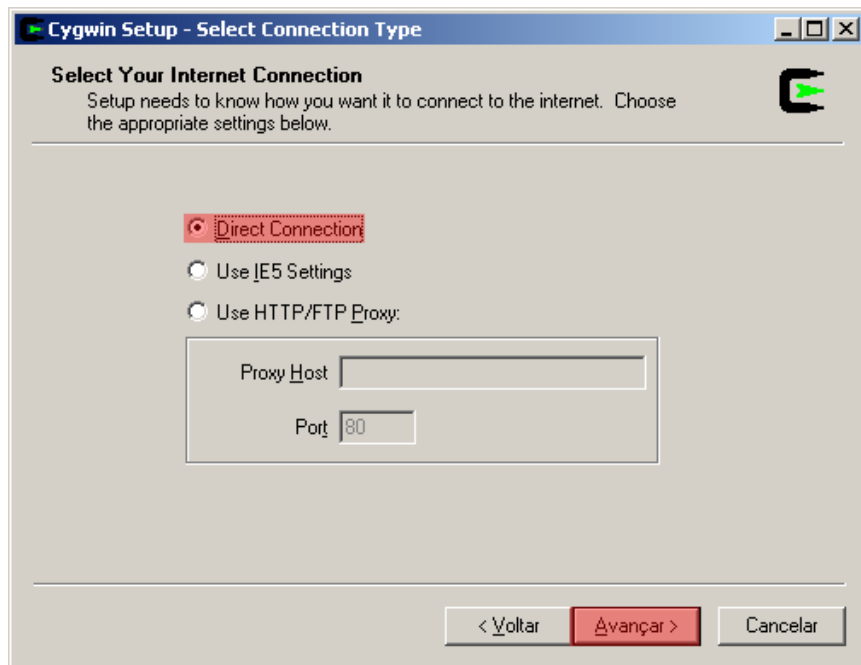
5 →



Especifique a pasta onde os arquivos
deverão ser salvos e avance.

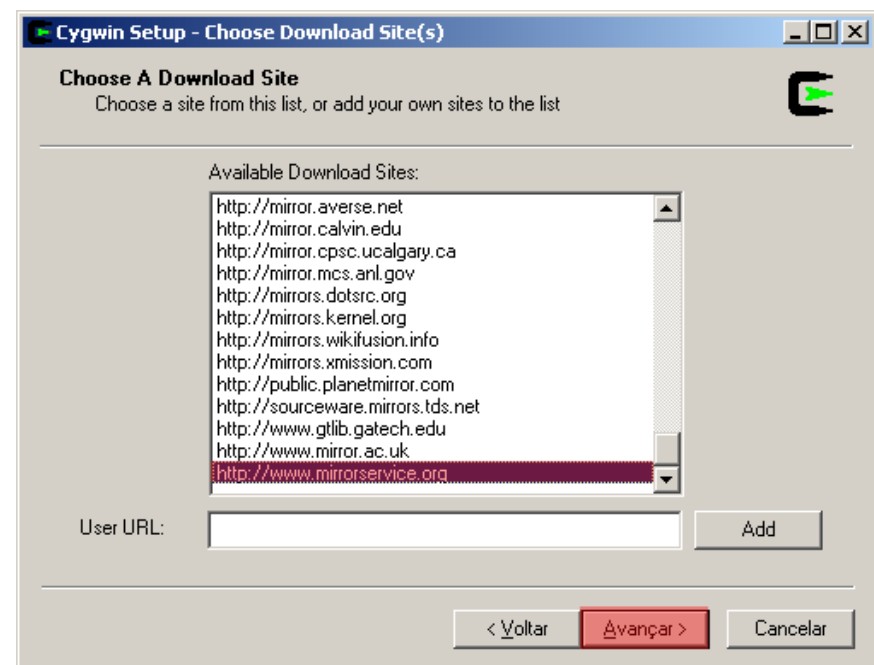
Instalando o Cygwin (III)

6 ↓



Escolha o tipo de conexão apropriado e avance.

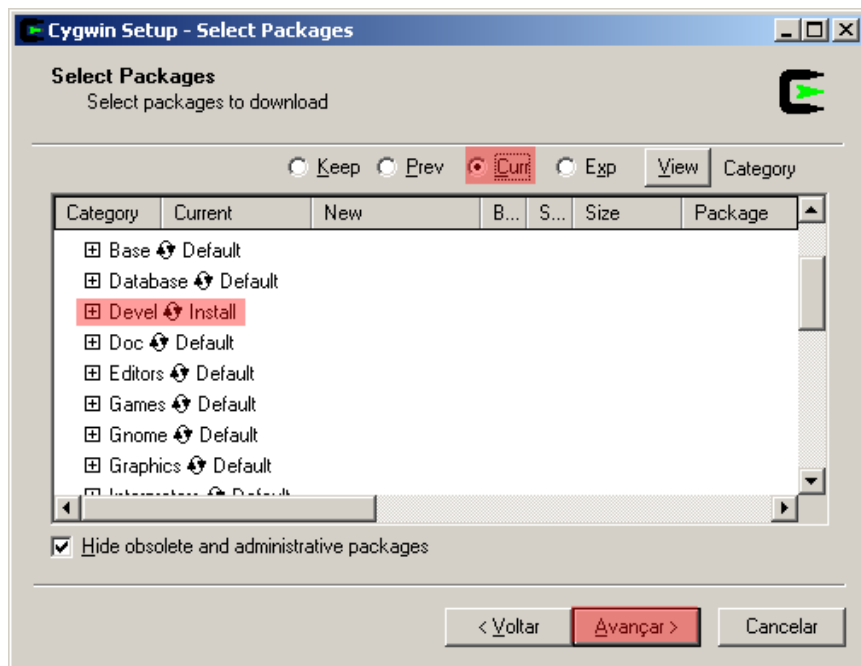
7 →



Especifique o mirror para fazer o download.

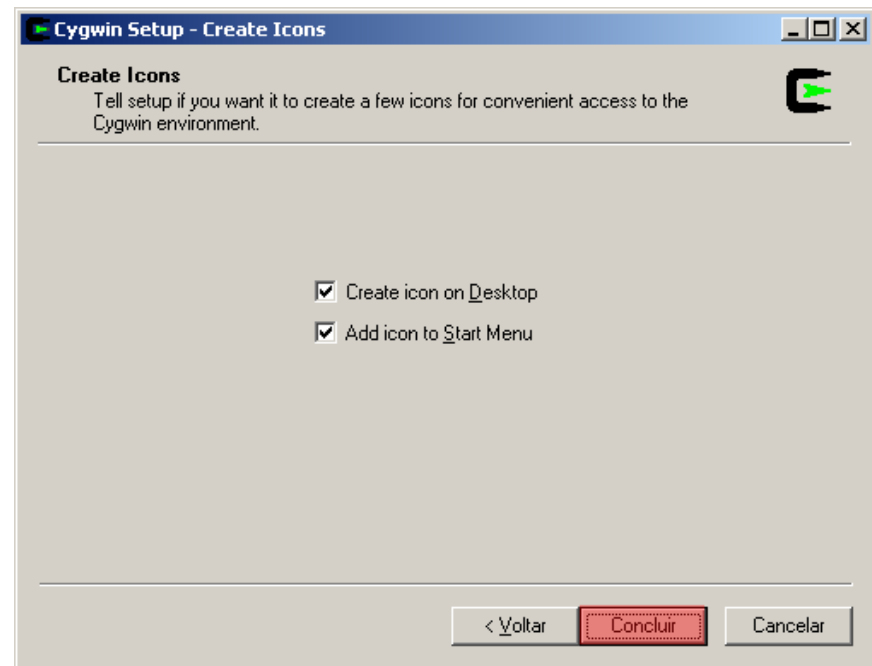
Instalando o Cygwin (IV)

8 ↓



Mude para “Install” o item “Devel” e avance.

9 →



Conclua a instalação.

Instalando o SimpleScalar (I)

1



Acesse a página

<http://www.simplescalar.com/tools.html>.

2



SimpleScalar LLC	
Information	
News	This page contains links to all SimpleScalar simulator software and to unpack ".tgz" tarballs. The software contained on this page is summary for information regarding commercial use of SimpleScalar.
Overview	
Licensing	
About Us	
Who's using it?	
Downloads	
Tools	COPYRIGHT SimpleScalar copy
Benchmarks	UNPACKING A brief note descri
Extensions	simplesim-3v0d.tgz The latest release (
Support	in the release anno
Documentation	describe how to ru

Baixe o arquivo "simplesim-3v0d.tgz", salvando-o em C:\<pasta do Cygwin>\home\<nome do usuário>

3



```
rbmotta@chipse ~  
$ pwd  
/home/rbmotta  
  
rbmotta@chipse ~  
$ ls  
amp.ss      basicmath.ss  simplesim-3v0d.tgz  ssh-3.2.9.1.tar.gz  
amp.txt     simplesim-3.0  ssh-3.2.9.1  
  
rbmotta@chipse ~  
$ tar -zxvf simplesim-3v0d.tgz
```

Descompacte o arquivo usando o comando "tar -zxvf simplesim-3v0d.tgz".

4



Abra o Cygwin.

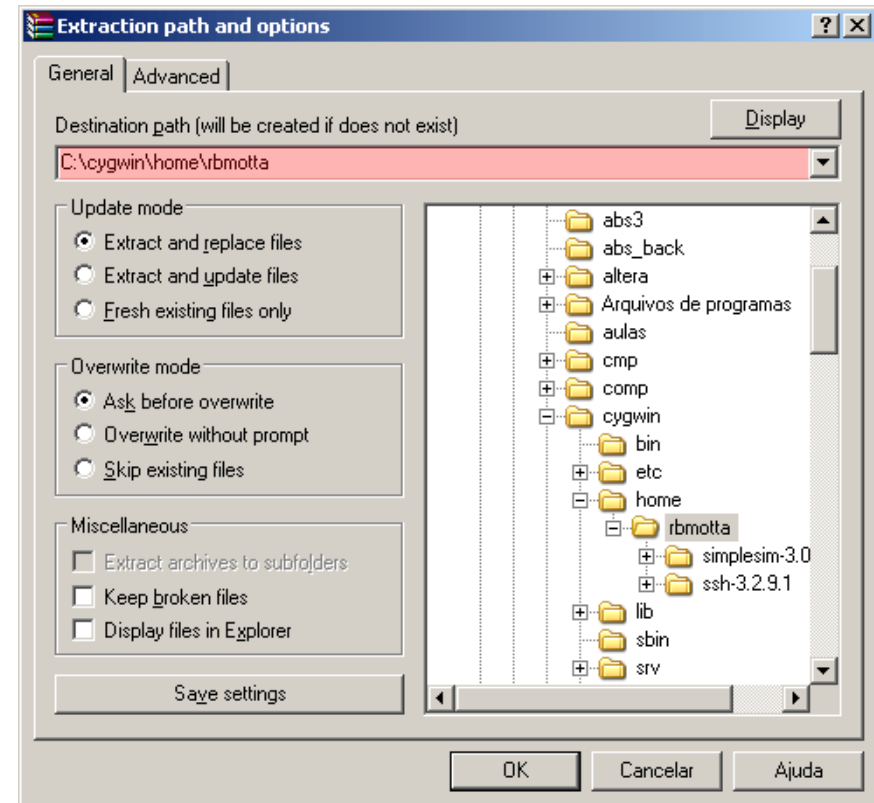
Instalando o Simplescalar (II)

5

```
~/simplesim-3.0  
rbmotta@chipre ~  
$ ls  
amp.ss    basicmath.ss  simplesim-3v0d.tgz  
amp.txt   simplesim-3.0  ssh-3.2.9.1  
  
rbmotta@chipre ~  
$ cd simplesim-3.0/  
  
rbmotta@chipre ~/simplesim-3.0  
$ make config-pisa  
rm -f config.h machine.h machine.c machine.  
ln -s target-pisa/config.h config.h  
ln -s target-pisa/pisa.h machine.h  
ln -s target-pisa/pisa.c machine.c  
ln -s target-pisa/pisa.def machine.def  
ln -s target-pisa/loader.c loader.c  
ln -s target-pisa/symbol.c symbol.c  
ln -s target-pisa/syscall.c syscall.c  
rm -f tests  
ln -s tests-pisa tests  
  
rbmotta@chipre ~/simplesim-3.0  
$ make_
```

Acesse a pasta simplesim-3.0 e digite o comando “**make config-pisa**”. Em seguida digite o comando “**make**”.

6



Descompacte o arquivo de benchmarks em C:\<pasta do Cygwin>\home\<nome do usuário>

Sim-Outorder

- Mais complicado e detalhado simulador
- Suporta out-of-order issue e execução
- Fornece relatórios de:
 - branch prediction
 - cache
 - Memória externa

Usando o sim-outorder (I)

- O sim-outorder aceita os seguintes argumentos:
 - **-fetch:ifqsize <number>** (define o tamanho da fila de instruções do fetch)
 - **-bpred:<type> <number>** (configura o preditor de desvios)
 - **-res:ialu <number>** (configura o número de ALU inteiras disponíveis)
 - **-res:imult <number>** (configura o número de MUL inteiros disponíveis)
 - **-res:mempport <number>** (configura o número de portas de memória disponíveis)
 - **-res:fpalu <number>** (configura o número de ALU ponto flutuante disponíveis)
 - **-res:fpmult <number>** (configura o número de MUL ponto flutuante disponíveis)
 - **-issue:inorder<true|false>** (realiza a execução em ordem)
 - **-max:inst <number>** (define o número de instruções máximo da simulação)
 - **-redir:sim <file>** (redireciona resultado da simulação para arquivo)

Usando o sim-outorder (II)

- Utilizando o Branch Predictor:
 - **-bpred:**
 - **nottaken**
 - **taken**
 - **perfect**
 - **bimod <table_size>**

Usando o sim-outorder (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 6 alus inteiras
 - Associatividade 4
 - Política de substituição LRU

Tipo do Preditor de
Desvios



```
./sim-outorder -bpred:bimod 2048 -res:ialu 6 -redir:sim  
benchs/nome_bench/nome_bench.txt benchs/nome_bench/nome_bench.ss
```

Usando o sim-outorder (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 6 alus inteiras
 - Associatividade 4
 - Política de substituição LRU

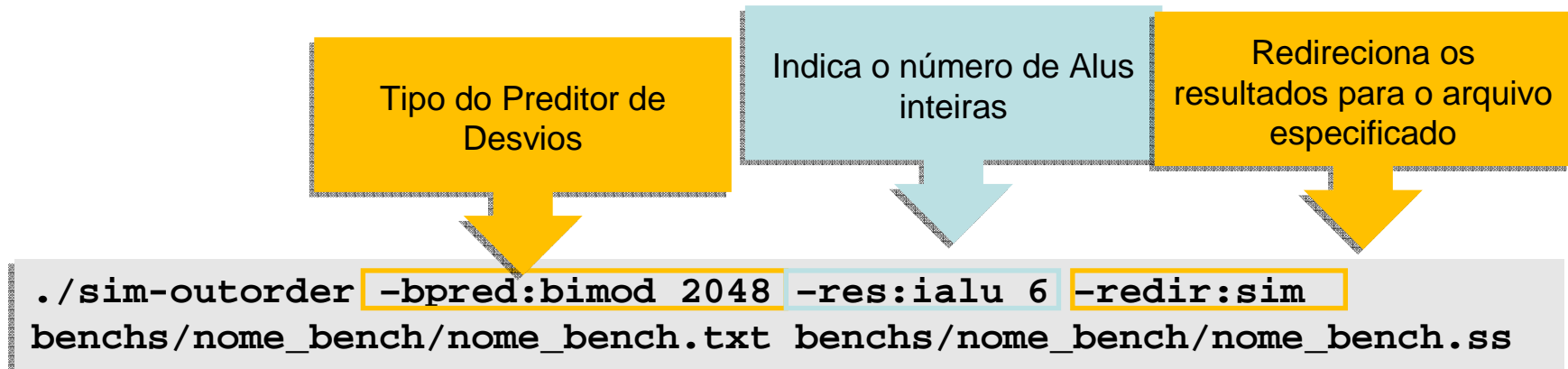
Tipo do Preditor de
Desvios

Indica o número de Alus
inteiras

```
./sim-outorder -bpred:bimod 2048 -res:ialu 6 -redir:sim  
benchs/nome_bench/nome_bench.txt benchs/nome_bench/nome_bench.ss
```


Usando o sim-outorder (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 6 alus inteiras
 - Associatividade 4
 - Política de substituição LRU



Analizando os Resultados

sim_total_insn	75760	# total number of instructions executed
sim_total_refs	30396	# total number of loads and stores executed
sim_total_loads	16522	# total number of loads executed
sim_total_stores	13874.0000	# total number of stores executed
sim_total_branches	12100	# total number of branches executed
sim_cycle	43535	# total simulation time in cycles
sim_IPC	1.3910	# instructions per cycle
sim_CPI	0.7189	# cycles per instruction

Usando o sim-cache (I)

- O sim-cache aceita os seguintes argumentos:
 - **-cache:dl1 <config>** (configura a cache de DADOS de nível 1).
 - **-cache:dl2 <config>** (configura a cache de DADOS de nível 2).
 - **-cache:il1 <config>** (configura a cache de INSTRUÇÕES de nível 1).
 - **-cache:il2 <config>** (configura a cache de INSTRUÇÕES de nível 2).
 - **-tlb:dtlb <config>** (configura a TLB de dados).
 - **-tlb:itlb <config>** (configura a TLB de instruções).
 - **-max:inst <number>** (define o número de instruções da simulação)
 - **-redir:sim <file>** (redireciona resultado da simulação para arquivo)

Usando o sim-cache (II)

- A configuração da cache (**<config>**) é formada pelos itens:
 - **<name>:<nsets>:<bsize>:<assoc>:<repl>**
- Esses itens significam:
 - **<name>** (nome da cache, deve ser único).
 - **<nsets>** (número de conjuntos da cache).
 - **<bsize>** (tamanho do bloco para a cache/tamanho da página para a TLB).
 - **<assoc>** (associatividade da cache em potência de 2).
 - **<repl>** (política de substituição { l | f | r }, onde l=LRU, f=LFU, R=randômico).
- O tamanho da cache é o produto de **<nsets>**, **<bsize>** e **<assoc>**.

Usando o sim-cache (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

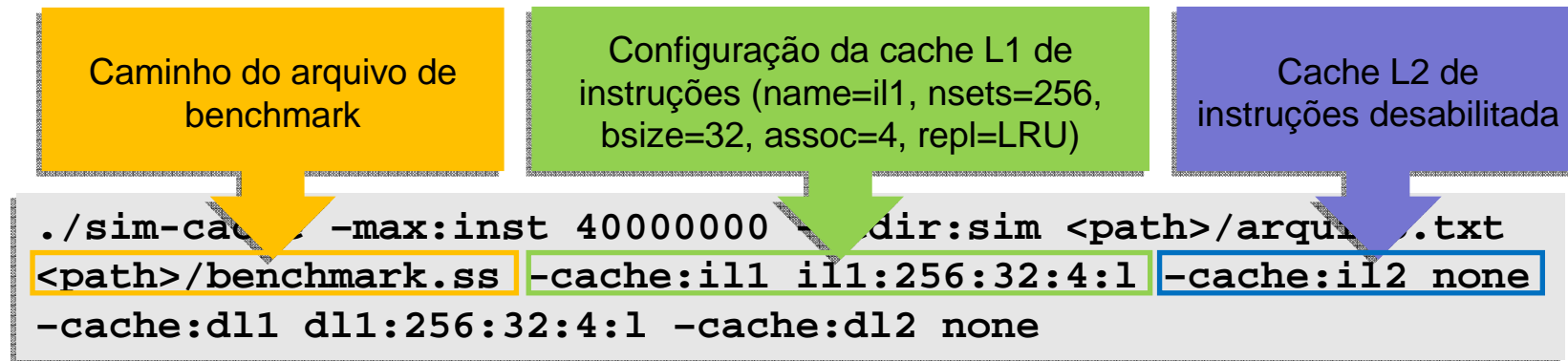
Número de instruções
que será simulado (40
milhões de instruções)

Redireciona a saída da simulação para o
arquivo <path>/arquivo.txt

```
./sim-cache -max:inst 40000000 -redir:sim <path>/arquivo.txt  
<path>/benchmark.ss -cache:il1 il1:256:32:4:1 -cache:il2 none  
-cache:dl1 dl1:256:32:4:1 -cache:dl2 none
```

Usando o sim-cache (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU



Usando o sim-cache (IV)

- Exemplo:
 - Simular a execução de um determinado benchmark usando a seguinte configuração de cache:
 - 256 conjuntos
 - 32 blocos
 - Associatividade 4
 - Política de substituição LRU

Configuração da cache L1 de dados
(name=il1, nsets=256, bsize=32,
assoc=4, repl=LRU)

Cache L2 de dados
desabilitada

```
./sim-cache max:inst 40000000 -r r:sim <path>/arquivo.txt  
<path>/benchmark.ss -cache:il1 il1:256:32:4:1 -cache:il2 none  
-cache:dl1 dl1:256:32:4:1 -cache:dl2 none
```

Analizando os Resultados

```
sim: ** simulation statistics **
sim_num_insn          40000000 # total number of instructions executed
sim_num_refs          15104353 # total number of loads and stores executed
sim_elapsed_time       12 # total simulation time in seconds
sim_inst_rate         3333333.3333 # simulation speed (in insts/sec)
il1.accesses          40000000 # total number of accesses
il1.hits              34792404 # total number of hits
il1.misses            5207596 # total number of misses
il1.replacements      5207564 # total number of replacements
il1.writebacks        0 # total number of writebacks
il1.invalidations     0 # total number of invalidations
il1.miss_rate         0.1302 # miss rate (i.e., misses/ref)
il1.repl_rate         0.1302 # replacement rate (i.e., repls/ref)
il1.wb_rate           0.0000 # writeback rate (i.e., wrbks/ref)
il1.inv_rate          0.0000 # invalidation rate (i.e., invs/ref)
dl1.accesses          15229737 # total number of accesses
dl1.hits              14061674 # total number of hits
dl1.misses            1168063 # total number of misses
dl1.replacements      1168031 # total number of replacements
dl1.writebacks        432729 # total number of writebacks
dl1.invalidations     0 # total number of invalidations
dl1.miss_rate         0.0767 # miss rate (i.e., misses/ref)
```

il1.miss_rate = 13.02%

Taxa de faltas da cache de
instruções de nível 1

dl1.miss_rate = 7.67%

Taxa de faltas da cache de
dados de nível 1

Ajuda?!

<http://www.inf.ufrgs.br/~vbcamara/sim>
vesmar.camara@inf.ufrgs.br

Sala 213 Prédio 67