

Tutorübung Grundlagen: Betriebssysteme und Systemsoftware

Moritz Beckel

München, 13. Januar 2023

Freitag 10:15-12:00 Uhr Raum ([00.11.038](#))

Zulip-Stream <https://zulip.in.tum.de/#narrow/stream/1295-GBS-Fr-1000-A>

Unterrichtsmaterialien findest du hier:

<https://home.in.tum.de/~beckel/gbs>

Folien wurden von mir selbst erstellt. Es besteht keine Garantie auf Korrektheit.

Speicherverwaltung

Paging

= Adressraum in Seiten aufgeteilt

1. Es müssen nicht alle Seiten im physischen Speicher sein
2. **Seiten** (pages) == virtuell und **Kacheln** (page frames) == physisch
3. Abbildung von virtuelle auf physische Adressen in der **Seitentabelle** (page table)
4. Aufteilung der virtuellen Adresse in **virtuelle Seitennummer** und **Offset**

Speicherverwaltung

Seitenauslagerung

1. **Seitenfehler (page fault)** wird ausgelöst wenn Seite nicht im physischen Speicher (kein P-Bit)
2. Kachel auswählen zu Auslagerung, neue Seite Einlagern, page table anpassen

Speicherverwaltung

Seitentabelleneintrag

1. Seitennummer
2. P-Bit (physische Adresse existent)
3. U/S (user/supervisor)
4. R-Bit (referenced, von Seite gelesen)
5. M-Bit (modified, Seite beschrieben)

Speicherverwaltung

Seitenersetzungsstrategien

1. FIFO-Strategie
2. Second Chance / Clock Algorithmus
3. LRU Algorithmus (Least recently used)
 1. NFU Algorithmus (Not frequently used)
 2. Aging
4. Working Set-s Algorithmus

Aufgabe 2

Arbeiten Sie mit den zur Verfügung stehenden **Kacheln** (f_1 - f_4) die **Seitenzugriffsfolge** gemäß den folgenden Ersetzungsstrategien ab und vergleichen Sie diese anhand der **Seitenfehleranzahl**. Gehen Sie davon aus, dass **zunächst keine Seite im Hauptspeicher** eingelagert ist.

Anfrage	f_1	f_2	f_3	f_4	Pagefaults
2	2	3	...	4	5
			...		

Aufgabe 2

a) FIFO: First In First Out

Anfrage	f_1	f_2	f_3	f_4	Pagefaults
1					
3					
5					
4					
2					
4					
3					
2					
1					
0					
5					
3					

Aufgabe 2

a) FIFO: First In First Out

Anfrage	f_1	f_2	f_3	f_4	Pagefaults
1	1				1
3	1	3			2
5	1	3	5		3
4	1	3	5	4	4
2	2	3	5	4	5
4	2	3	5	4	5
3	2	3	5	4	5
2	2	3	5	4	5
1	2	1	5	4	6
0	2	1	0	4	7
5	2	1	0	5	8
3	3	1	0	5	9

Aufgabe 2

b) LRU : Least Recently Used

Anfrage	f_1, t	f_2, t	f_3, t	f_4, t	Pagefaults
1					
3					
5					
4					
2					
4					
3					
2					
1					
0					
5					
3					

Aufgabe 2

b) LRU : Least Recently Used

Anfrage	f_1, t	f_2, t	f_3, t	f_4, t	Pagefaults
1	1,1				1
3	1,1	3,2			2
5	1,1	3,2	5,3		3
4	1,1	3,2	5,3	4,4	4
2	2,5	3,2	5,3	4,4	5
4	2,5	3,2	5,3	4,6	5
3	2,5	3,7	5,3	4,6	5
2	2,8	3,7	5,3	4,6	5
1	2,8	3,7	1,9	4,6	6
0	2,8	3,7	1,9	0,10	7
5	2,8	5,11	1,9	0,10	8
3	3,12	5,11	1,9	0,10	9

Aufgabe 2

c) NFU : Not Frequently Used

Anfrage	$f_1, \#$	$f_2, \#$	$f_3, \#$	$f_4, \#$	Pagefaults
1					
3					
5					
4					
2					
4					
3					
2					
1					
0					
5					
3					

Aufgabe 2

c) NFU : Not Frequently Used

Anfrage	$f_1, \#$	$f_2, \#$	$f_3, \#$	$f_4, \#$	Pagefaults
1	1,1				1
3	1,1	3,1			2
5	1,1	3,1	5,1		3
4	1,1	3,1	5,1	4,1	4
2	2,1	3,1	5,1	4,1	5
4	2,1	3,1	5,1	4,2	5
3	2,1	3,2	5,1	4,2	5
2	2,2	3,2	5,1	4,2	5
1	2,2	3,2	1,1	4,2	6
0	2,2	3,2	0,1	4,2	7
5	2,2	3,2	5,1	4,2	8
3	2,2	3,3	5,1	4,2	8

Aufgabe 2

d) FIFO : First In First Out

Anfrage	f_1	f_2	f_3	f_4	f_5	Pagefaults
1						
3						
5						
4						
2						
4						
3						
2						
1						
0						
5						
3						

Aufgabe 2

d) FIFO : First In First Out

Anfrage	f_1	f_2	f_3	f_4	f_5	PFs
1	1					1
3	1	3				2
5	1	3	5			3
4	1	3	5	4		4
2	1	3	5	4	2	5
4	1	3	5	4	2	5
3	1	3	5	4	2	5
2	1	3	5	4	2	5
1	1	3	5	4	2	5
0	0	3	5	4	2	6
5	0	3	5	4	2	6
3	0	3	5	4	2	6

Aufgabe 2

e) LRU : Least Recently Used

Anfrage	f_1, t	f_2, t	f_3, t	f_4, t	f_5, t	Pagefaults
1						
3						
5						
4						
2						
4						
3						
2						
1						
0						
5						
3						

Aufgabe 2

e) LRU : Least Recently Used

Anfrage	f_1, t	f_2, t	f_3, t	f_4, t	f_5, t	PFs
1	1,1					1
3	1,1	3,2				2
5	1,1	3,2	5,3			3
4	1,1	3,2	5,3	4,4		4
2	1,1	3,2	5,3	4,4	2,5	5
4	1,1	3,2	5,3	4,6	2,5	5
3	1,1	3,7	5,3	4,6	2,5	5
2	1,1	3,7	5,3	4,6	2,8	5
1	1,9	3,7	5,3	4,6	2,8	5
0	1,9	3,7	0,10	4,6	2,8	6
5	1,9	3,7	0,10	5,11	2,8	7
3	1,9	3,12	0,10	5,11	2,8	7

Aufgabe 2

f) NFU : Not Frequently Used

Anfrage	$f_1, \#$	$f_2, \#$	$f_3, \#$	$f_4, \#$	$f_5, \#$	Pagefaults
1						
3						
5						
4						
2						
4						
3						
2						
1						
0						
5						
3						

Aufgabe 2

f) NFU : Not Frequently Used

Anfrage	$f_1, \#$	$f_2, \#$	$f_3, \#$	$f_4, \#$	$f_5, \#$	PFs
1	1,1					1
3	1,1	3,1				2
5	1,1	3,1	5,1			3
4	1,1	3,1	5,1	4,1		4
2	1,1	3,1	5,1	4,1	2,1	5
4	1,1	3,1	5,1	4,2	2,1	5
3	1,1	3,2	5,1	4,2	2,1	5
2	1,1	3,2	5,1	4,2	2,2	5
1	1,2	3,2	5,1	4,2	2,2	5
0	1,2	3,2	0,1	4,2	2,2	6
5	1,2	3,2	5,1	4,2	2,2	7
3	1,2	3,3	5,1	4,2	2,2	7

Aufgabe 3

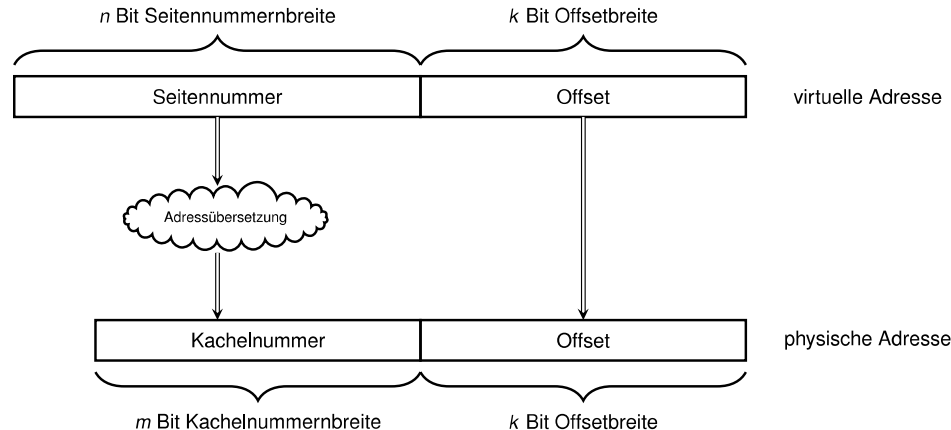
- g) Welche Eigenschaft der Ersetzungsstrategien ist wünschenswert in Bezug auf die Anzahl der Kacheln und welche der oben genannten Strategien erfüllt diese nicht?

Aufgabe 3

- g) Welche Eigenschaft der Ersetzungsstrategien ist wünschenswert in Bezug auf die Anzahl der Kacheln und welche der oben genannten Strategien erfüllt diese nicht?
- L.A. Bélády entdeckte 1969 ein Beispiel, in dem FIFO mit vier Kacheln mehr Seitenfehler erzeugt als mit drei. Wünschenswert wäre: Je mehr Kacheln vorhanden sind, desto weniger Seitenfehler treten auf. Dies ist aber nicht zwangsläufig immer der Fall

Aufgabe 3

Die Breite einer **virtuellen Adresse** betrage **12 Bit**. Als **physischer Speicher** stehen **256 Byte** zur Verfügung. Die Seitengröße entspricht der Kachelgröße. Wir betrachten die Adressübersetzung mittels einer **einstufigen Pagetable**.



Aufgabe 3

Die Breite einer **virtuellen Adresse** betrage **12 Bit**. Als **physischer Speicher** stehen **256 Byte** zur Verfügung. Die Seitengröße entspricht der Kachelgröße. Wir betrachten die Adressübersetzung mittels einer **einstufigen Pagetable**.

- a) Nehmen Sie eine **Seitengröße** von **32 Byte** an. **Wie viele Bits** der virtuellen Adresse entfallen auf die **Seitennummer** und **Kachelnummer**, wie viele auf den **Offset**? **Wie viele Seiten** können adressiert werden?

Aufgabe 3

Die Breite einer **virtuellen Adresse** betrage **12 Bit**. Als **physischer Speicher** stehen **256 Byte** zur Verfügung. Die Seitengröße entspricht der Kachelgröße. Wir betrachten die Adressübersetzung mittels einer **einstufigen Pagetable**.

- a) Nehmen Sie eine **Seitengröße** von **32 Byte** an. **Wie viele Bits** der virtuellen Adresse entfallen auf die **Seitennummer** und **Kachelnummer**, wie viele auf den **Offset**? **Wie viele Seiten** können adressiert werden?
- **Offset 5 Bit (32 Byte byteweise adressieren)**
 - **Seitennummer 7 Bit (12 Bit Gesamt – 5 Bit Offset)**
 - **Seiten 128 (2^7)**
 - **Kachelnummer 3 Bit ($\log_2 256 = 8$ Bit; $8 - 5 = 3$)**

Aufgabe 3

- b) Berechnen Sie zunächst die **Anzahl der notwendigen Einträge** in einer einstufigen Page Table für alle möglichen Kombinationen:

Seitengröße	Offsetbreite	#Einträge bei _ Bit virtueller Adressbreite:		
		16 Bit	32 Bit	64 Bit
4 KiB = 4096 Byte = 2^{12} Byte				
8 KiB = 8192 Byte = 2^{13} Byte				
16 KiB = 16384 Byte = 2^{14} Byte				

Aufgabe 3

- b) Berechnen Sie zunächst die **Anzahl der notwendigen Einträge** in einer einstufigen Page Table für alle möglichen Kombinationen:

Seitengröße	Offsetbreite	Länge der virtuellen Adresse		
		16Bit	32Bit	64Bit
4 KiB = 4096 Byte = 2^{12} Byte	12 Bit	2^4	2^{20}	2^{52}
8 KiB = 8192 Byte = 2^{13} Byte	13 Bit	2^3	2^{19}	2^{51}
16 KiB = 16384 Byte = 2^{14} Byte	14 Bit	2^2	2^{18}	2^{50}

Aufgabe 3

- c) Angenommen, Ihr System biete **32 Bit-breite virtuelle** Adressen und der **physische** Speicher sei über **24 Bit-breite** Adressen adressierbar. Geben Sie nun an, **wie viele Bits** der jeweiligen Adressen auf **Seitennummer** und zugehöriges Offset bzw. auf **Kachelnummer** und **zugehöriges Offset** für folgende Seitengrößen entfallen.

Seitengröße	Offsetbreite physisch	Offsetbreite virtuell	Seitennummer	Kachelnummer
1 KiB = 1024 Byte = 2^{10} Byte				
2 KiB = 2048 Byte = 2^{11} Byte				
4 KiB = 4096 Byte = 2^{12} Byte				
8 KiB = 8192 Byte = 2^{13} Byte				

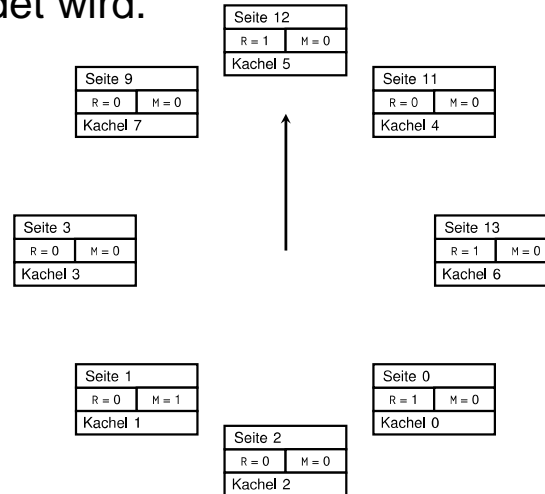
Aufgabe 3

- c) Angenommen, Ihr System biete 32 Bit-breite virtuelle Adressen und der physische Speicher sei über 24 Bit-breite Adressen adressierbar. Geben Sie nun an, wie viele Bits der jeweiligen Adressen auf Seitennummer und zugehöriges Offset bzw. auf Kachelnummer und zugehöriges Offset für folgende Seitengrößen entfallen.

Seitengröße	Offsetbreite physisch	Offsetbreite virtuell	Seitennummer	Kachelnummer
1 KiB = 1024 Byte = 2^{10} Byte	10 Bit	10 Bit	22 Bit	14 Bit
2 KiB = 2048 Byte = 2^{11} Byte	11 Bit	11 Bit	21 Bit	13 Bit
4 KiB = 4096 Byte = 2^{12} Byte	12 Bit	12 Bit	20 Bit	12 Bit
8 KiB = 8192 Byte = 2^{13} Byte	13 Bit	13 Bit	19 Bit	11 Bit

Aufgabe 4

Geben Sie den Inhalt der Page Table inklusive **R-Bit** und **M-Bit** nach jeder Operation in der angegebenen Folge von Seitenzugriffen an, wenn der Clock-Seitenersetzungsalgorithmus (**FIFO-Second-Chance**) verwendet wird.



Aufgabe 4

1. Schreibzugriff Seite 2

Seite: 9		
R = 0	M = 0	
Kachel: 7		

Seite: 12		
R = 1	M = 0	
Kachel: 5		

Seite: 11		
R = 0	M = 0	
Kachel: 4		

Seite: 3		
R = 0	M = 0	
Kachel: 3		

Seite: 13		
R = 1	M = 0	
Kachel: 6		

Seite: 1		
R = 0	M = 1	
Kachel: 1		

Seite: 2		
R = 0	M = 0	
Kachel: 2		

Seite: 0		
R = 1	M = 0	
Kachel: 0		

Aufgabe 4

2. Schreibzugriff Seite 5

Seite: 9		
R = 0	M = 0	
Kachel: 7		

Seite: 12		
R = 1	M = 0	
Kachel: 5		

Seite: 11		
R = 0	M = 0	
Kachel: 4		

Seite: 3		
R = 0	M = 0	
Kachel: 3		

Seite: 13		
R = 1	M = 0	
Kachel: 6		

Seite: 1		
R = 0	M = 1	
Kachel: 1		

Seite: 2		
R = 1	M = 1	
Kachel: 2		

Seite: 0		
R = 1	M = 0	
Kachel: 0		

Aufgabe 4

3. Lesezugriff Seite 9

Seite: 9		
R = 0	M = 0	
Kachel: 7		

Seite: 12		
R = 0	M = 0	
Kachel: 5		

Seite: 5		
R = 1	M = 1	
Kachel: 4		

Seite: 3		
R = 0	M = 0	
Kachel: 3		

Seite: 13		
R = 1	M = 0	
Kachel: 6		

Seite: 1		
R = 0	M = 1	
Kachel: 1		

Seite: 2		
R = 1	M = 1	
Kachel: 2		

Seite: 0		
R = 1	M = 0	
Kachel: 0		

Aufgabe 4

4. Schreibzugriff Seite 12

Seite: 9	
R = 1	M = 0
Kachel: 7	

Seite: 12	
R = 0	M = 0
Kachel: 5	

Seite: 5	
R = 1	M = 1
Kachel: 4	

Seite: 3	
R = 0	M = 0
Kachel: 3	

Seite: 13	
R = 1	M = 0
Kachel: 6	

Seite: 1	
R = 0	M = 1
Kachel: 1	

Seite: 2	
R = 1	M = 1
Kachel: 2	

Seite: 0	
R = 1	M = 0
Kachel: 0	

Aufgabe 4

5. Schreibzugriff Seite 7

Seite: 9	
R = 1	M = 0
Kachel: 7	

Seite: 12	
R = 1	M = 1
Kachel: 5	

Seite: 5	
R = 1	M = 1
Kachel: 4	

Seite: 3	
R = 0	M = 0
Kachel: 3	

Seite: 13	
R = 1	M = 0
Kachel: 6	

Seite: 1	
R = 0	M = 1
Kachel: 1	

Seite: 2	
R = 1	M = 1
Kachel: 2	

Seite: 0	
R = 1	M = 0
Kachel: 0	

Aufgabe 4

6. Schreibzugriff Seite 10

Seite: 9		
R = 1	M = 0	
Kachel: 7		

Seite: 12		
R = 1	M = 1	
Kachel: 5		

Seite: 5		
R = 1	M = 1	
Kachel: 4		

Seite: 3		
R = 0	M = 0	
Kachel: 3		

Seite: 13		
R = 0	M = 0	
Kachel: 6		

Seite: 7		
R = 1	M = 1	
Kachel: 1		

Seite: 2		
R = 0	M = 1	
Kachel: 2		

Seite: 0		
R = 0	M = 0	
Kachel: 0		

Aufgabe 4

7. Lesezugriff Seite 1

Seite: 9		
R = 1	M = 0	
Kachel: 7		

Seite: 12		
R = 1	M = 1	
Kachel: 5		

Seite: 5		
R = 1	M = 1	
Kachel: 4		

Seite: 10		
R = 1	M = 1	
Kachel: 3		

Seite: 13		
R = 0	M = 0	
Kachel: 6		

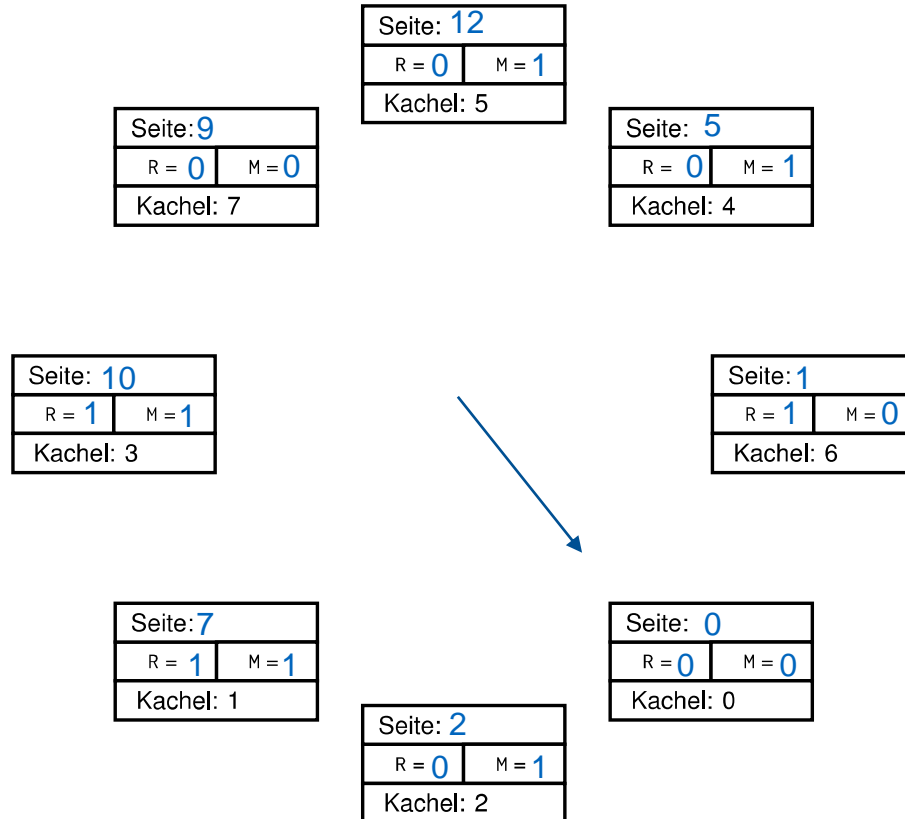
Seite: 7		
R = 1	M = 1	
Kachel: 1		

Seite: 2		
R = 0	M = 1	
Kachel: 2		

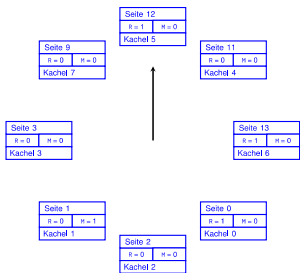
Seite: 0		
R = 0	M = 0	
Kachel: 0		

Aufgabe 4

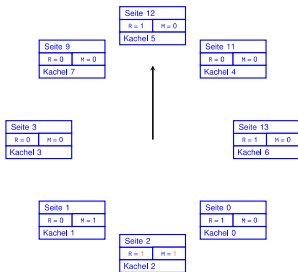
Endzustand



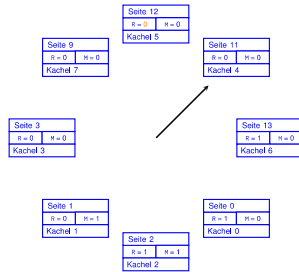
1. Initialbelegung



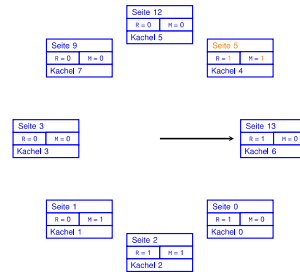
2. Schreibzugriff auf Seite 2; Befindet sich im Speicher \Rightarrow Setzen von F und M



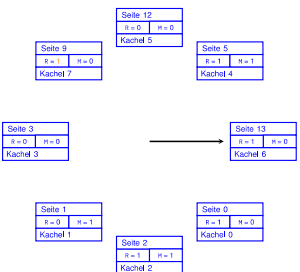
3. Schreibzugriff auf Seite 5; Seitenfehler \Rightarrow Suchen der ersten Seite mit R gleich 0, Löschen aller R-Bits auf dem Weg



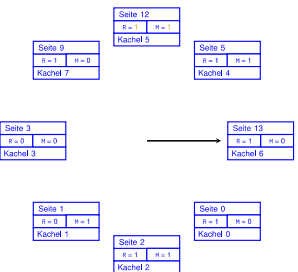
4. M und R gleich 0 \Rightarrow Überschreiben von Seite 11, Setzen des Zeigers hinter ersetzte Seite



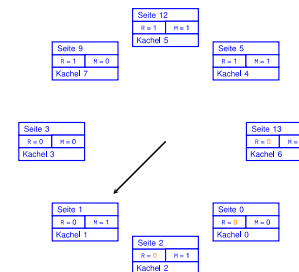
5. Lesezugriff auf Seite 9; Befindet sich im Speicher \Rightarrow Setzen von R



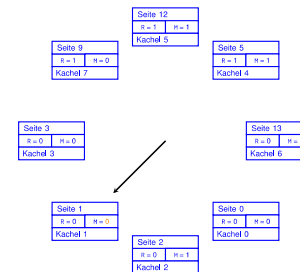
6. Schreibzugriff auf Seite 12; Befindet sich im Speicher \Rightarrow Setzen von R und M



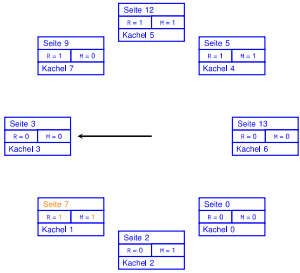
7. Schreibzugriff auf Seite 7; Seitenfehler \Rightarrow Suchen der ersten Seite mit R gleich 0, Löschen aller R-Bits auf dem Weg



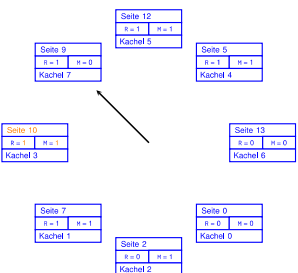
8. R gleich 0, M gleich 1 \Rightarrow Zurückschreiben von Seite 1 auf den Hintergrundspeicher, Anschließend Löschen des M-Bits.



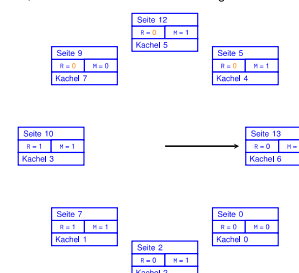
9. M und R gleich 0 \Rightarrow Überschreiben von Seite 1, Setzen des Zeigers hinter ersetzte Seite



10. Schreibzugriff auf Seite 10; Seitenfehler \Rightarrow R und M gleich 0, Überschreiben von Seite 3, Setzen des Zeigers hinter ersetzte Seite



11. Lesezugriff auf Seite 1; Seitenfehler \Rightarrow Suchen der ersten Seite mit R gleich 0, Löschen aller R-Bits auf dem Weg



12. M und R gleich 0 \Rightarrow Überschreiben von Seite 13, Setzen des Zeigers hinter ersetzte Seite

