

**Exercícios sobre Timers/Counters (1º. Semestre/2016)**

- 1) Considerando o *clock* do sistema como 24 MHz, gerar uma onda quadrada no pino P1.1 com período de: 10  $\mu$ s, 500  $\mu$ s, 1 s, 10 s utilizando os *timers*. Compare as vantagens e desvantagens de outra implementação utilizando *delays* aninhados.
- 2) Supondo que um sinal digital seja apresentado ao pino P1.1, medir a largura de um pulso, de 1  $\mu$ s a 0,1 s. Repita o exercício, porém utilizando uma entrada de interrupção externa.
- 3) Gerar um sinal de PWM (*Pulse-Width Modulation*) com frequência constante de 1 kHz e semiciclo positivo variando de 10 a 90%, de acordo com o valor carregado no acumulador. Cada variação deve ocorrer em exatamente 0,5 s e, ao atingir os extremos (90%), retorna ao início (10%).
- 4) O exercício anterior gera um sinal de controle de potência do tipo degrau em dente-de-serra. Descubra uma maneira de fazer o mesmo, porém com um controle senoidal (com variações de 1%).
- 5) Descubra a função do registrador CKCON0 do AT89C5130 e como deve ser configurado.
- 6) Estude o *datasheet* do processador AT89C5130 e descubra como utilizar o *Programmable Counter Array* como gerador de PWM.
- 7) O *timer 2* da família X52 tem funções semelhantes aos *timers 0* e 1. Identifique os registradores específicos do *timer 2* e faça a equivalência com aqueles do *timer 0*.
- 8) Considerando a questão anterior, descubra o que faz o programa a seguir.

```
ORG 0000h
    LJMP inicio
ORG 02Bh
    LJMP int_timer2
ORG 100h
inicio:
    ANL T2MOD,#0FCh
    ORL T2MOD,#01h
    CLR EXF2
    CLR TCLK
    CLR RCLK
    CLR EXEN2
    MOV TH2,MSB_recarga
    MOV TL2,LSB_recarga
    MOV RCAP2H,MSB_recarga
    MOV RCAP2L,LSB_recarga
    SETB C_T2
    CLR CP_RL2
    SETB EA
    SETB ET2
    SETB TR2
    JMP $
int_timer2:
    CLR TF2
    CPL P1.2
    RETI
END
```