微机原理与接口技术

姓名:陈致蓬

单位:中南大学自动化学院

电话: 15200328617

Email: ZP.Chen@csu.edu.cn

Homepage:

https://www.scholarmate.com/psnweb/homepage

QQ: 315566683

第**3**章 能

CPU 的结构和功

- 3.1 CPU 基本介绍
- 3.2 逻辑电路原理
- 3.3 CPU 工作原理

*3.1 CPU 基本介绍

中央处理器(central processing unit,简称CPU),是电子计算机的主要设备之一,电脑中的核心配件。其功能主要是解释计算机指令以及处理计算机软件中的数据。CPU是计算机中负责读取指令,对指令译码并执行指令的核心部件。



图形处理器(英语: graphics processing unit ,缩写: GPU),又称显示核心、视觉处 理器、显示芯片,是一种专门在个人电脑、 工作站、游戏机和一些移动设备(如平板电 脑、智能手机等)上做图像和图形相关运算 工作的微处理器。



*3.1 CPU 基本介绍

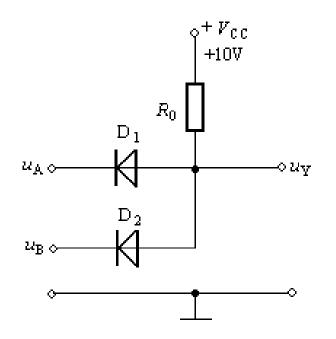


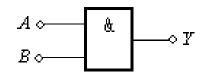
CPU 主要功能:

- 指令控制: 取指令、分析指令、执行指令
- 操作控制: 以若干微操作实现指令
- 时间控制:控制操作执行时间、避免冲突
- 数据加工:对数据进行算术和逻辑运算
- 中断处理:对异常情况和特殊请求进行处理



1. 与门



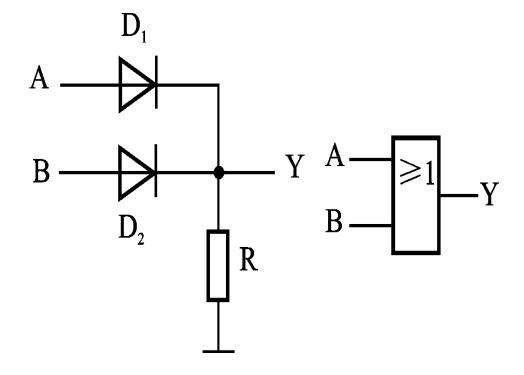


VA	VB	VY
0V	0V	0.7V
0V	3V	0.7V
3V	0V	0.7V
3V	3V	3.7V

A	В	Y
0	0	0
0	1	0
1	0	0
1	1	1

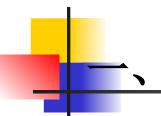


2. 或门



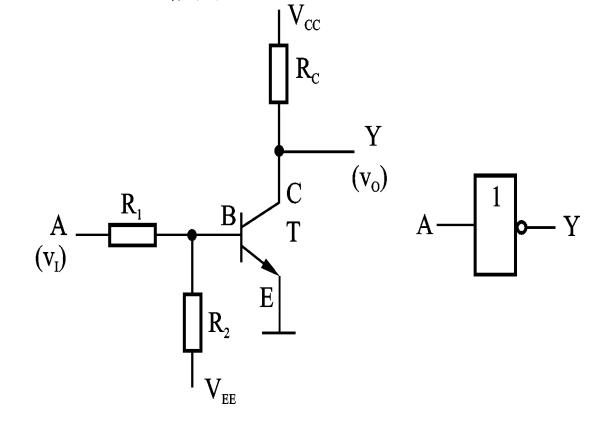
VA	VB	VY
0V	0V	0V
0V	3V	2.3V
3V	0V	2.3V
3V	3V	2.3V

A	В	Y
0	0	0
0	1	1
1	0	1
1	1	1



门电路





Vi	Vo
0V	V_{cc}
V_{cc}	0.2V

A	Y
0	1
1	0

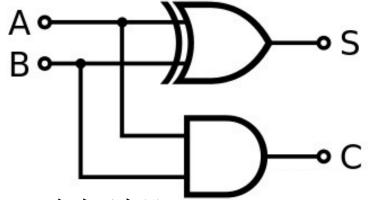
一、门电路

逻辑	真值表	MIL 逻辑符号	逻辑	真值表	MIL 逻辑符号
与	A B Y 0 0 0 0 1 0 1 0 0 1 1 1	A	与非	A B Y 0 0 1 0 1 1 1 0 1 1 1 0	A Y
或	A B Y 0 0 0 0 1 1 1 0 1 1 1 1	A	或非	A B Y 0 0 1 0 1 0 1 0 0 1 1 0	A B
异或	A B Y 0 0 0 0 1 1 1 0 1 1 1 0	A B	异或非	A B Y 0 0 1 0 1 0 1 0 0 1 1 1	A Y B
非	A Y 0 1 1 0	A Y			

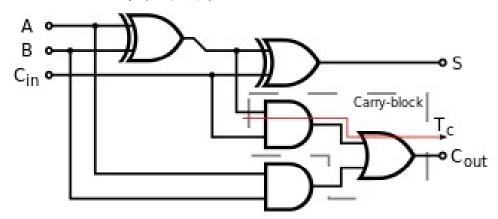
┿ -∳

二、组合逻辑电路

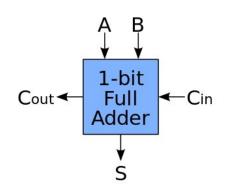
1. 半加法器



2. 全加法器



		→ -∳-	
输		输	田
λ			
A	В	S	CO
0	0	1	0
0	1	1	0
1	0	0	1
1	1		_



┿ -∳-



二、组合逻辑电路

3. 乘法器

乘法运算最终可分解为一系列的移位、相加操作。如对数字 5进行2乘,本质上是寄存器数据向左位移一位

$$5 = 101$$
 $10 = 1010$

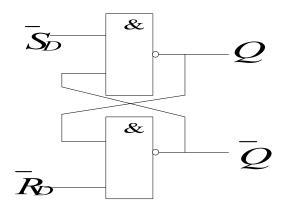
而对数字数字 5 进行 3 乘,则是寄存器数据向左位移一位, ,并再加 5。

$$5 = 101$$
 $10 = 1010$
 $15 = 10 + 5 = 1010 + 0101 = 1111$



二、组合逻辑电路

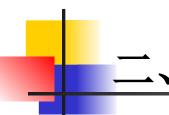
4. 触发器(存储)



触发器(FF)的作用是存储 1bit 数据用,4个或者8个并联 来保存4位或者8位数据。这种 我们称之为寄存器(Register)

\overline{S}_D	\overline{R}_D	Q ⁿ	Q ⁿ⁺¹	\overline{Q}^{n+1}
111			10	
110			01	*- - -
101			01	-φ-
100			01	
011			10	
010			10	
001			11	
000			11	

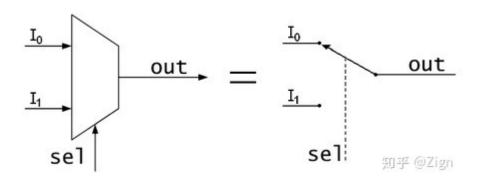
$\overline{S}_D \overline{R}_D$	Qn+1	功能描述
11	Qn	状态保持
10	0	清零,复位
01	1	置位,置1
00	×(1*)	状态不定

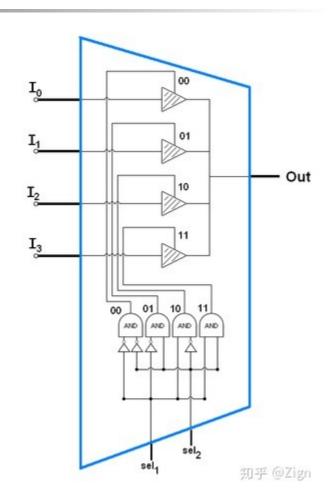


二、组合逻辑电路

5. 选择器 (判断)

基于门电路、运算电路、存储、判断电路等可以进一步实现循环等功能。从而达成计算机的基本要求: 图灵完备性





二、组合逻辑电路

'6. 汇编语言 令 CPU 存在 8 个输入针脚, 4 位指令, 4 位数

0100,数据读入寄存器

0001,数据与寄存器相加,结果保存到寄存器

0010, 寄存器数据向左位移 N 位(乘 2^N)



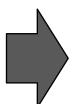
0100 0001 ; 寄存器存入 1

0001 0100 ; 寄存器的数字

加 4

0010 0001 ; 乘 2

0001 0011 ; 再加三



MOV 1 ; 寄存器存入 1

ADD 4 ; 寄存器的数字加 4

SHL 1;乘2

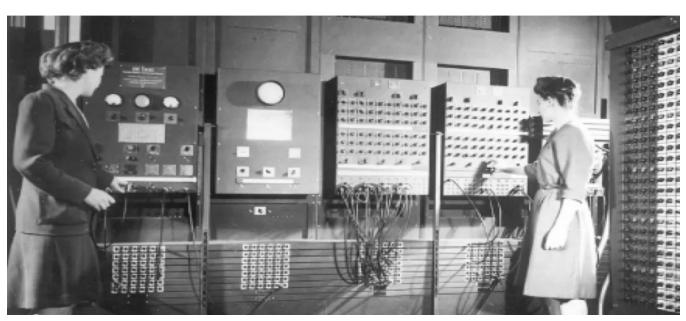
ADD 3 ; 再加三



CPU 设计思想

在第一个计算机诞生的时候,虽然采取了最先进的电子技术,但缺少设计思想上的指导,导致很多逻辑都是硬化在电路板上,软硬件耦合严重。这会造成一旦修改程序,就要重新组装电路板的问题,这样的编程效率很低。致使编程最开始的本质是:把线来

回插:





、CPU 设计思想

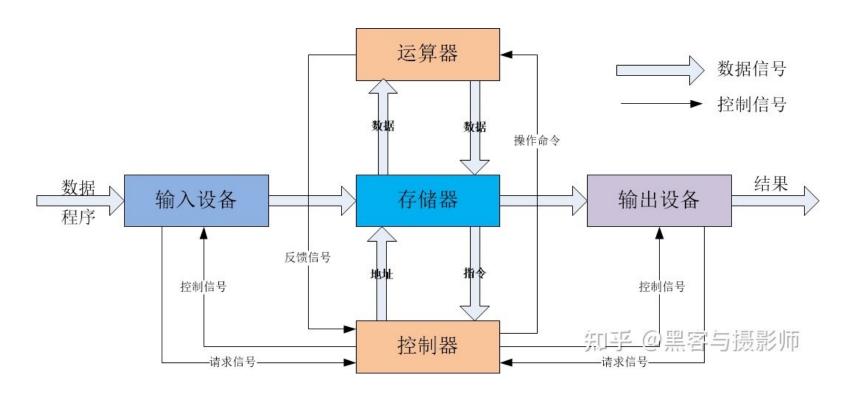
冯·诺依曼提出了一个至关重要的设计思路:计算机要有一定的逻辑结构,将软硬件分离,要求 CPU 顺序地从存储器中取出指令和数据,然后进行相应的计算,主要的思想:

- ■二进制:程序、数据的最终形态都是二进制编码、存储在存储器中,二进制编码也是 CPU 能够识别、执行的编码;
- ■指令、数据可存储:指令序列和数据存在主(内)存储器中,以便于 CPU 在工作时,能够高速地从存储器中提取指令,并加以分析和执行;
- ■计算机组成:确定了计算机的五个基本组成部分:运算器、控制器、存储器、输入设备、输出设备;



CPU 设计思想

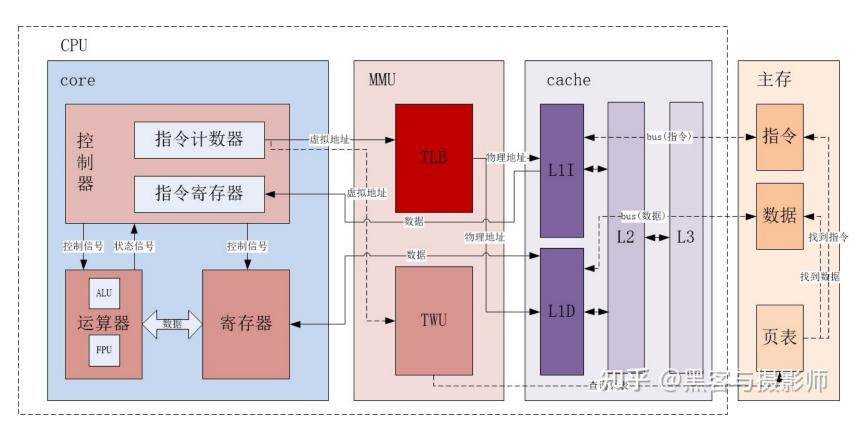
冯诺依曼机结构框图:





CPU 具体架构

CPU+ 主存框架:





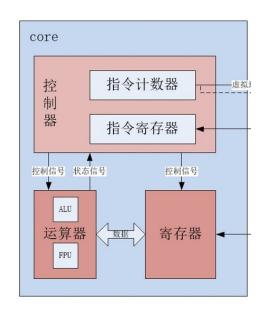
CPU CORE

CPU CORE 是一种根据指令进行各种处理的电子电路。一般由控

制器、运算器、寄存器组成。

1、控制器

控制器又称为控制单元(Control Unit,简称 CU),是计算机的指挥中心,只有在它的控制下,整个 CPU 才能够有条不紊地工作、自动执行程序。 CU包括指令寄存器、指令计数器,其中指令寄存器存放当前正在执行的指令,指令计数器总是指向下一条要执行指令的地址



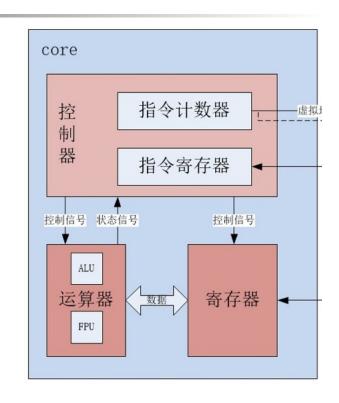
CU 的工作流程为:从内存中取指令、翻译指令、分析指令。然后根据指令的含义,向有关部件发送控制命令,控制相关部件,执行指令所包含的操作。



CPU CORE

2、运算器

运算器是一个负责算术运算和逻辑运算的模块,主要包含算术逻辑单元(Arithmetic Logic Unit,简称ALU)和浮点运算单元(Floating Point Unit,简称 FPU)。大多数通用 CPU 是以 16、32、64 位数据作为运算器一次处理数据的长度(即



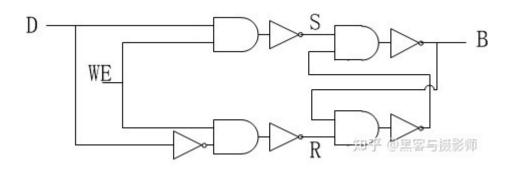
APU 的数要功能:在控制信号的作用下,完成加、减、乘、除等算术运算,以及与、或、非、异或等逻辑运算以及移位、补位等运算。

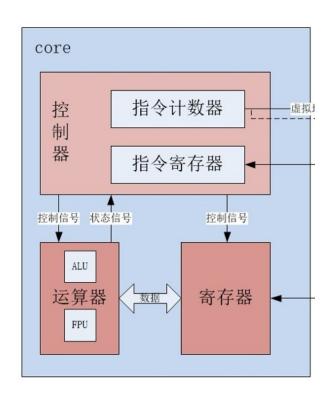


CPU CORE

3、寄存器

寄存器的主要功能是存储数据、地址及指令,并且能够高速、自动地完成数据的存储。寄存器是有记忆功能的器件,而且采用两种稳定状态 0 或 1 来记录数据信息,所以 CPU 中的程序和数据,都要转换为二进制才可以存储和操作。





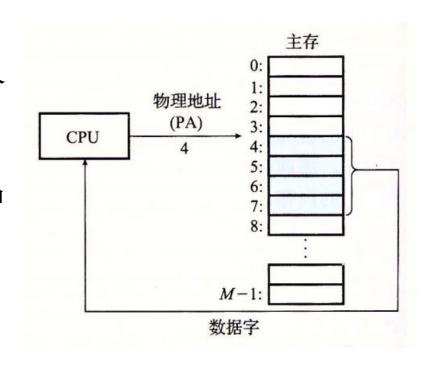
-∳--⊹-



1、物理地址

物理地址缺陷:

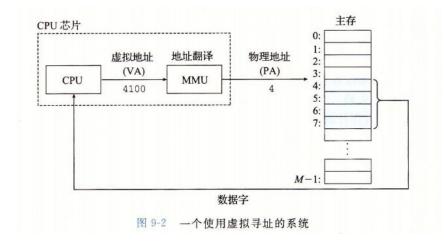
- •用户程序可以寻址内存的任意一个字节,它们就可以很容易地破坏操作系统,从而使系统停止运行。
- •物理地址寻址方式使得操作系统中同时运行两个或以上的程序几乎是 不可能的。





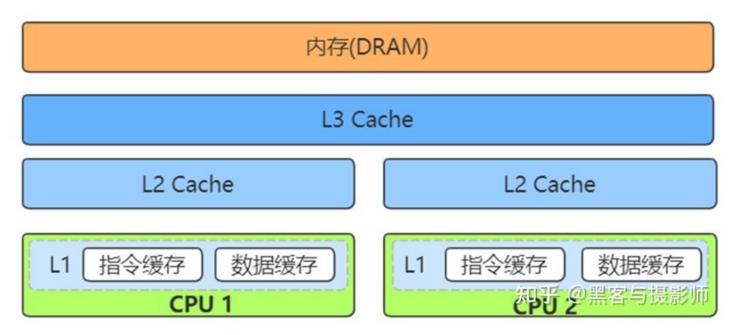
2、虚拟地址

- · 内存映射单元(MMU)作为 CPU和物理地址间的中转。
- · CPU 中每个进程都拥有一个自己的虚拟地址空间, MMU 负责将记录对应映射,将虚拟地址转化为物理地址
- · 每个进程可以有相同的虚拟地址 , MMU 会将其映射到不同物理 地址中, 这有助于防止非法访问 、实现进程的独立性

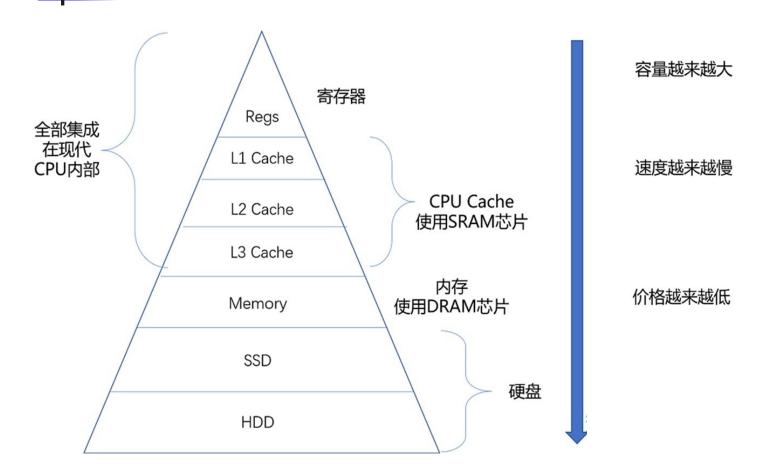




由于 CPU 与内存之间存在很大的速度差(两者相差上百倍) ,那么我们可以把内存中的部分代码,提前加载到访问更快的 Cache 里面,以减少数据读取的时间开销







→ -∳-

四、运行过程

CPU 从 cache 或主存中取出指令,然后放入指令寄存器,控制器对该指令进行译码。最终把指令分解成一系列的微操作,然后发出各种控制命令,执行微操作序列,从而完成一条指令的执行。指令的构造如下:

操作码									操作	数				
	1	0	1	0	0	1	1	1	0	0		1	0	1



1) 取指

将一条指令从 cache 或主存中,获取指令到指令寄存器的过程。

2) 译码

在指令译码阶段,指令译码器按照预定的指令格式,对取回的指令进行拆分和解释,分解成一系列的微操作。

3) 执行

此阶段是完成指令所规定的各种操作,实现具体指令的功能。

4) 访存

根据指令需要,有可能要访问主存,读取操作数,这样就进入了访存取数的阶段。

5) 写回

结果写回(Write Back,简称WB)阶段,一般把执行指令阶段的运行结果数据,写回到内部寄存器中,以便被后续的指令快速地存取。

五、CPU中断

在正常情况下,CPU 可以顺序执行,也可以分支执行,这些总归是按照既定顺序去执行。现实中,有时需要暂时中断 CPU 的当前执行流,让 CPU 去做点其他的工作,再回头来继续原来的执行流。因此 CPU 硬件提供了一种中断机制,可以先让 CPU 停下,等异常或中断服务程序执行完后,再切回来:

·保存 PC: 保存当前的 PC 的值到内存的某个位置

·修改 PC: 修改 PC 的值,让执行其他执行流

·回原 PC: 其他执行流执行结束之后,通过将刚才保存的 PC 值恢复到 PC

寄存器

·继续原执行流:继续中断前的执行流

结束语:

■ 第三章难点:

地址映射转换 CPU 时序控制

■ 作业:





