

直线扫描转换与光栅化 FPGA 设计与实现

作者：高桥（电子工程学院，集成电路设计与集成系统

0801）

指导教师：杜慧敏（西安邮电大学，教授）

摘要：本文在深入分析直线光栅化算法的基础上，设计并实现了直线光栅化模块中的点画模式初始化（Initial）和光栅化算法（Bresenham），实现了根据线段图形的顶点坐标和参数计算生成直线各点像素坐标和参数的功能。本文重点讨论 Bresenham 算法、初始化算法以及参数差值算法的硬件移植以及直线光栅化测试平台的搭建等问题。本文实现的功能包括：接收上级电路发送的直线顶点坐标，RGB 参数，存储直线参数，实现点画模式筛选初始化流程的完全流水线计算，实现光栅化数据的串行输出；支持流水线结构，通过握手协议接收上一级数据，发送数据到下一级。本课题采用 Altera 公司 Cyclone II 系列开发板作为硬件设备，编写 Verilog 代码驱动各模块实现直线光栅化的功能，利用 Modelsim 和 Quartus II 仿真软件对该电路进行仿真与验证，验证表明设计结果满足直线光栅化的设计要求。

关键字：直线光栅化，Bresenham，流水线

FPGA Design and Implementation of Linear Scan Conversion and Rasterization

Author: GAO Qiao (School of Electronic Engineering, IC Design & Integrated System 0801)

Instructor: DU Hui-min (Xi'an University of Posts and Telecommunications, Professor)

Abstract: This paper provides an FPGA solution on line segment rasterization which separate the whole process into two modules: initial module and Bresenham module, after a deep analysis on Bresenham Algorithm. This design can be adjusted to the pipeline structure of graphic processing perfectly through which the position and parameter of every pixel can be generated by the graphic information about the vertex of the line segment. The key points of this project lie on the problem of changing the algorithm of Bresenham, initialization, interpolation into the hardware description and founding the test platform both in software and hardware scale. The features of the circuit include: get the parameters of positions and RGB from the upper circuit, save all the information,

initial the line plotter through the pipeline calculate, output the raster data in series; support the pipeline structure, receive and send data through handshake protocol. The subject adopts Cyclone II series of Altera development board as hardware devices, use Verilog code drive the model to achieve the function of rasterization, use the Modelsim and Quartus II simulation software bring about the circuit simulation and verification and indicate whether the design circuits meet the requirements of line segment rasterization function.

Key Words: Line Segment Rasterization, Bresenham, Pipeline

1 引言

计算机图形学(Computer Graphics, 简称 CG)是一种使用数学算法将二维或三维图形转化为计算机显示器的栅格形式的科学。简单地说, 计算机图形学的主要研究内容就是研究如何在计算机中表示图形、以及利用计算机进行图形的计算、处理和显示的相关原理与算法^[1]。

光栅化是指把物体的数学描述以及与物体相关的颜色信息转换为屏幕上的像素的过程。如图 1, 描述了字体的光栅化^[2]。

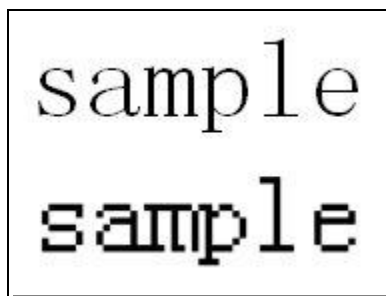


图 1 光栅化范例

2 直线的生成

2.1 直线光栅化算法简介

在数学上, 理想的直线是没有宽度的、由无数个点构成的集

合。当我们对直线进行光栅化时，只能在显示器所给定的有限个像素组成的矩阵中，确定最佳逼近该直线的一组像素，并且按扫描线顺序对这些像素进行写操作，这就是通常所说的直线的生成，或直线的扫描转换^[3]。如图 2 所示：

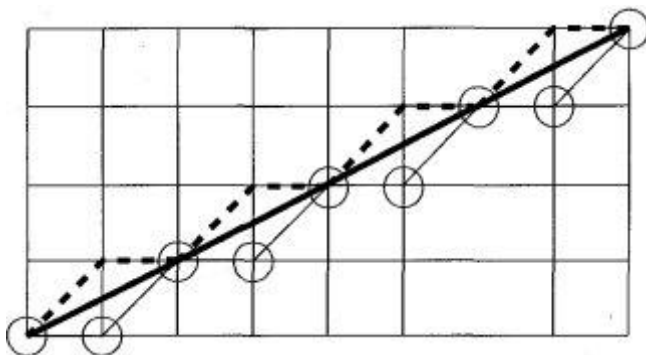


图 2 直线生成时的逼近

(1) Bresenham 直线算法

Bresenham 算法^[4]由 J.E.Bresenham 先生于 1965 年提出，属于计算机图形学发展的早期算法，也是多年来应用最广泛的直线光栅化算法。由于 Bresenham 不涉及浮点运算，同时只涉及加减法运算和移位运算，非常适合硬件电路移植，因此受到了硬件设计师的青睐。该方法同样可完成圆和曲线的光栅化。该算法过程可以概括为：

对于斜率小于 1 的直线，使用 P_k 表示 x 轴方向上每个理想点距离上下两个像素距离的差。从起点使用递推法计算每个像素的 P 值，并使用 P 的符号作为误差符号，决定下一个位置 (x_{k+1}, y_k) 、 (x_{k+1}, y_{k+1}) 和 (x_{k+1}, y_{k-1}) 哪一个更接近直线路径。

(2) RGB 参数的线性算法

光栅显示器的每个像素除了包含坐标信息外，还包含三原色（RGB）的颜色参数^[5]。本文在完成直线光栅化的同时完成 RGB 参数的线性插值计算。

根据起点和终点的 RGB 参数，使其插值生成的点实现过渡效果。采用的算法是使用除法器分别算出 RGB 值的单步差，然后再配合 Bresenham 算法，在画点的同时，由起点的 RGB 值一步一步加

上单步差。可以得到

$$R_{\text{step}} = \Delta R / \Delta x \quad \rightarrow \quad R_k = R_{k-1} + R_{\text{step}};$$

$$G_{\text{step}} = \Delta G / \Delta x \quad \rightarrow \quad G_k = G_{k-1} + G_{\text{step}};$$

$$B_{\text{step}} = \Delta B / \Delta x \quad \rightarrow \quad B_k = B_{k-1} + B_{\text{step}};$$

2.2 点画初始化工作原理分析

经过分析，虽然 Bresenham 计算过程简单，无浮点运算，但只能完成 $|m| < 1$ 直线描画。因此在进行算法运算之前，必须将其他区域的直线转化至可计算的区域，然后才能进行处理。处理完成后反向变换即可。因此需要设计高效的初始化模块，并且在初始化的同时生成相应的反响转化标志信号，用来提示生成的直线做反向转化。

(1) 坐标初始化：

坐标初始化的过程即将八个区域的直线都转化在 1 和 8 区域内，如图 3 黑箭头所示，然而实际转化时，每个区域转化的原因不一样，分析如下：

a. 区域 2、3、6、7 的斜率大于 1，造成无法使用 y_k 和 y_{k+1} 决定下一个点的纵坐标。但是 x 坐标与 y 坐标互换后一定符合斜率小于 1 的要求。

b. 区域 4、5 虽然斜率满足要求，但在 Bresenham 算法中，直线的扫描只能沿着 x 正方向，但是互换起点和终点坐标就一定可以满足 x 正向的要求。

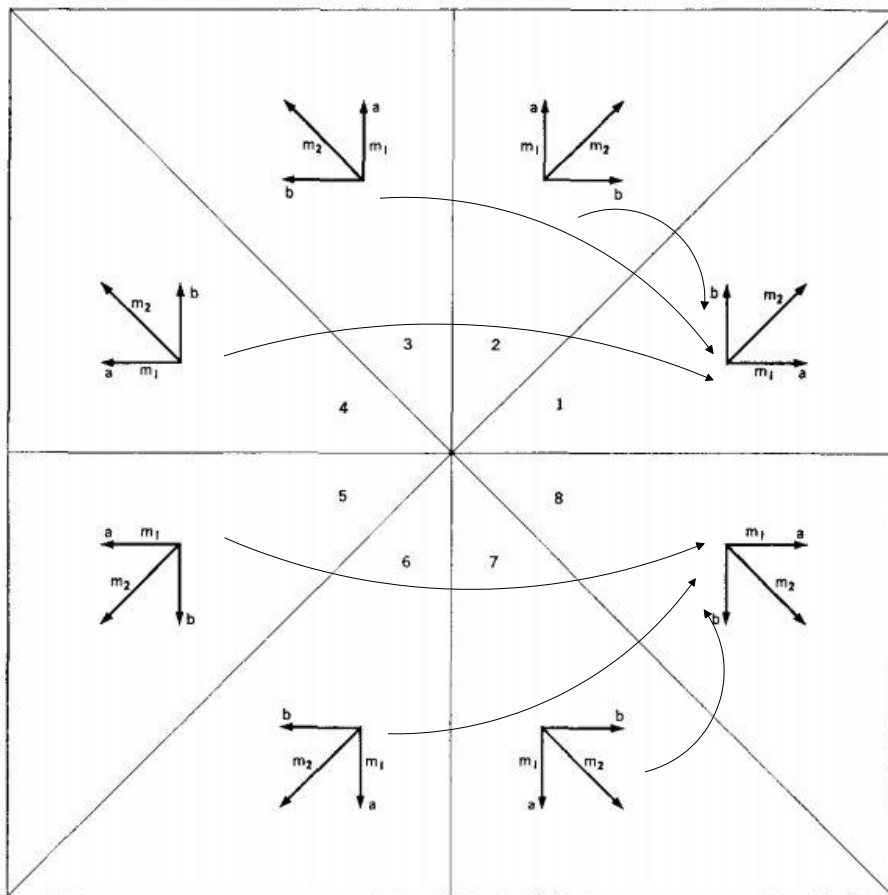


图 3 直线坐标初始化方向

经过分析发现，想要实现初始化转化，需要进行两种转化。同时发现，扫描方向相反的两条线段，经过 b 中分析的转化后，实质上没有变化，因此在直线生成后，不需要进行反向转换。因此考虑将坐标初始化分为两步：

1. 完成 x, y 翻转，
2. 完成起点，终点翻转。

如图 4，实线为步骤 1，虚线为步骤 2：

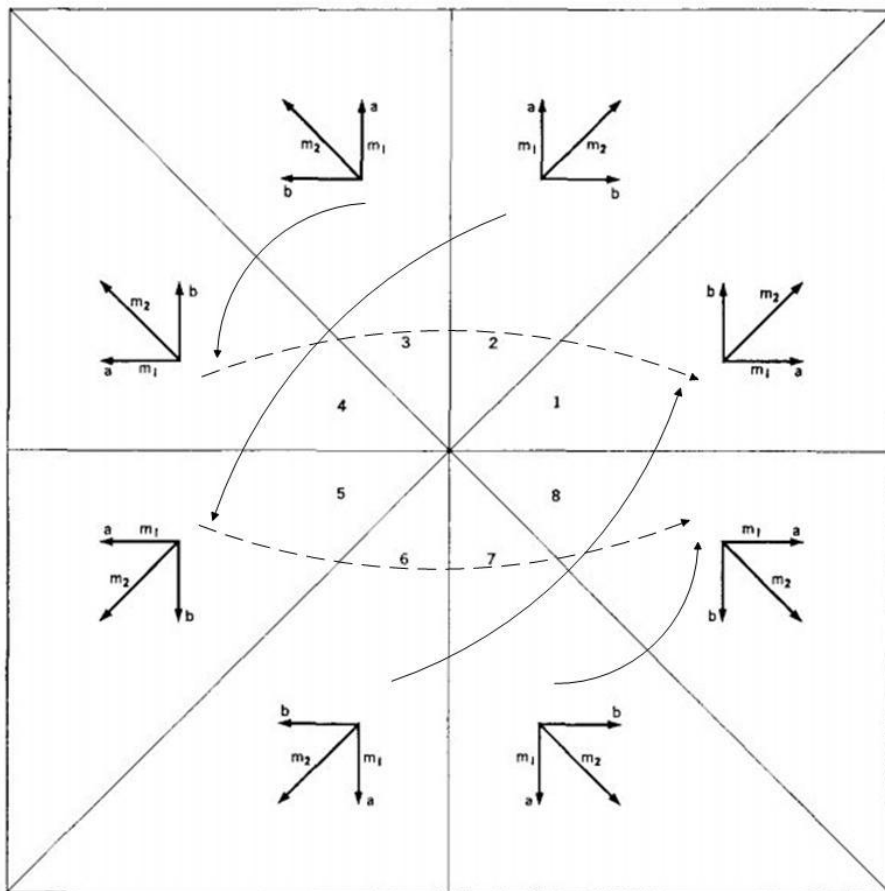


图 4 直线坐标转化图示

(2) RGB 颜色初始化

在初始化模块中，还需要完成 RGB_{step} 的数据准备（详见 2.1 RGB 参数的线性算法），因此需要点用除法器来实现计算。同时，由于坐标转换的原因，起点和终点的 RGB 参数也应该随之变换（起点和终点交换的情况）。因此，应当是 RGB 参数随着坐标变换而变换，当坐标初始化完成后，再将符合运算条件的 RGB 值输入除法器，进行计算。

3 直线光栅化模块电路设计

3.1 直线光栅化总体设计

直线光栅化模块是 gpu 渲染流水线中片元生成的重要工序。本模块的主要功能是接受直线图形信息，经过处理，生成精确到像素的直线图像信息。详细功能描述如下：

(1) 实现直线的描点处理，通过对输入直线两端点坐标的处理，依次输出直线上每个点的坐标。

(2) 实现颜色参数的线性插值，通过对输入的直线起点和终点的 RGB 值的分析，计算出每个像素的颜色值，实现颜色过渡。

(3) 使用 50MHz 参考时钟。

3.2 初始化模块设计与实现

本模块用于完成直线光栅化的初始化，将输入直线的参数转化到光栅算法所允许的范围内，并计算出所需数据。

通过以上对初始化流程的分析，观察到初始化过程的状态固定，可以使用流水线设计，其流水线设计如图 5：

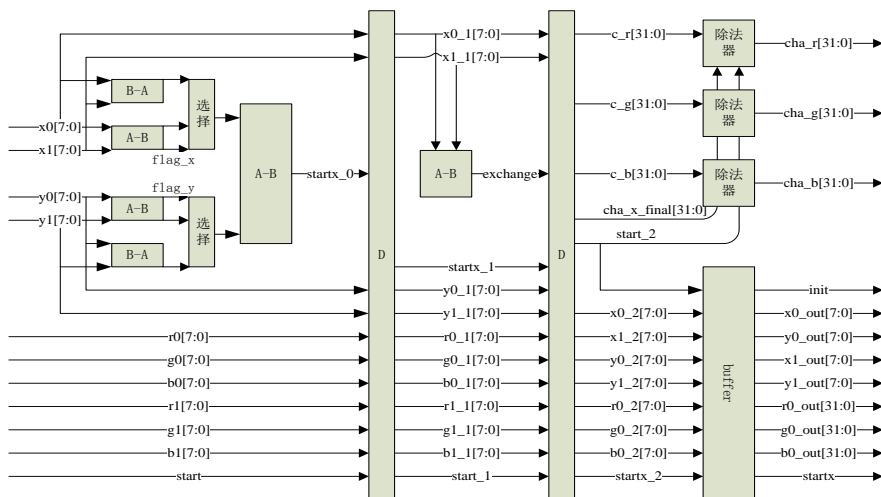


图 5 初始化模块的流水线实现

如图 5，第一步完成 x 和 y 轴的交换，并生成 $startx$ 信号，该信号将随其他数据一直传递到输出，以指导算法模块完成反向变换。第二步完成起点和终点数据的交换，并计算出起点与终点 RGB 的差 c_r, c_g, c_b ，以及 x 轴方向的差 cha_x_final 。之后通过三个除法器算出单步的差值。

除法器使用的是已经设计并测试好的 IP 核。该除法器是 12.20 定点除法器（12 位整数，20 位小数），基于 10 步流水线设计，每个时钟上升沿采样，并延时 10 个时钟周期输出除法的对应结果。

为了保证不经过除法器的数据与除法器的输出同步，所以加入仅用于传递数据的 buffer 模块，其时序与除法器完全相同，同样基于 10 步流水线设计。但不进行任何数据处理，每一步只传递数据。

3.3 Bresenham 算法模块设计与实现

本模块能够完成直线光栅化的算法计算以及 RGB 的线性计算，输出直线信息。

光栅化算法使用状态机实现，如图 6 为算法模块的状态转移图：

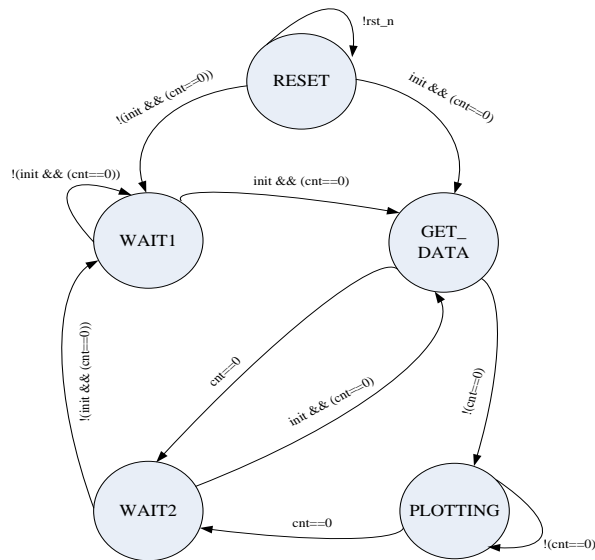


图 6 算法模块的状态转移图

注：cnt 为点画的计数信号，为 0 时不画点，cnt 初始状态默认设定为 0。

各状态功能介绍如下：

RESET：复位状态。所有数据归 0，包括 cnt 信号。

WAIT1：等待数据状态。该状态下点画部分处于准备好的状态，等待有效信号到达就跳转，期间数据归 0。

GET_DATA：点画开始状态。该状态下锁存所有有效数据，计算出 Δx 、 Δy 、 $2\Delta y$ 、 $2\Delta y - 2\Delta x$ 和 P_0 ，并输出显示第一个点。同时 $cnt = \Delta x - 1$ 。

PLOTTING：开始画线状态。该状态下依次迭代计算并输出像素信息。每执行一次， $cnt = cnt - 1$ 。

WAIT2：结束状态。直线计算和显示结束，所有数据归 0。若该状态下输入数据有效，可以直接进入下一条直线的点画开始状态。同时该状态将在输出端生成直线间的 0 断电，帮助下级电路区分不同的直线。

4 直线光栅化模块仿真验证

针对设计，仿真的时候需要添加适当的测试激励，确保输出的结果可以证明设计的正确性。具体的仿真方案如下：

- (1) 通过对点画模式的分析，将直线的描绘分为 8 个区域，因此，一定要检验 8 个区域内的直线是否能够正确显示。同时，由于 8 个边界直线的特殊性，还要检验边界直线是否能够正常显示。因此，应输出 8 个区域内直线和 8 个边界直线共 16 条直线。
- (2) 生成的直线的每一点会包含很多参数，需要核对参数的正确性。采用系统函数，在输出每一点的同时，在 Modelsim 的记录窗口显示输出点的坐标和颜色值。
- (3) 输出的数据不具有直观性，无法直观的观察直线的效果和颜色的渐变。因此使用系统函数，将颜色和坐标数据存储在文件中，并显示在屏幕上。

如图 6，经过上述仿真，将其设计结果的 16 条直线储存在图像中，便得到图中所演示的图形。图中显示了所有 16 条直线的整体效果和局部细节。由图片可以看出，生成的直线的坐标和颜色基本满足了设计要求（每条直线都是起点为纯红色，终点为纯蓝色）。

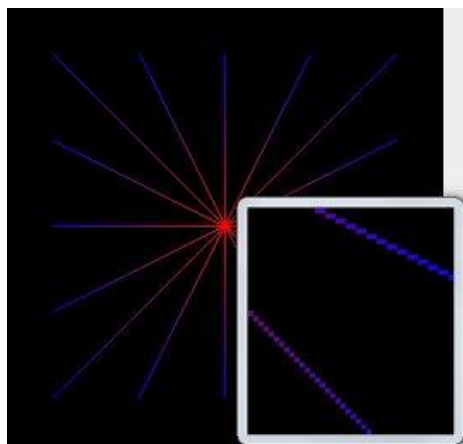


图 6 生成的图像文件

5 FPGA 验证

本章将介绍直线光栅化设计的硬件验证方案和结果。由于直线光栅化电路不能很容易地进行硬件测试，所以需要搭建相应的硬件验证平台，使用 VGA 和 RAM 将生成的直线显示在 LCD 显示器上。

根据直线光栅化的工作原理，搭建如图 7 的电路，对设计进行 FPGA 验证

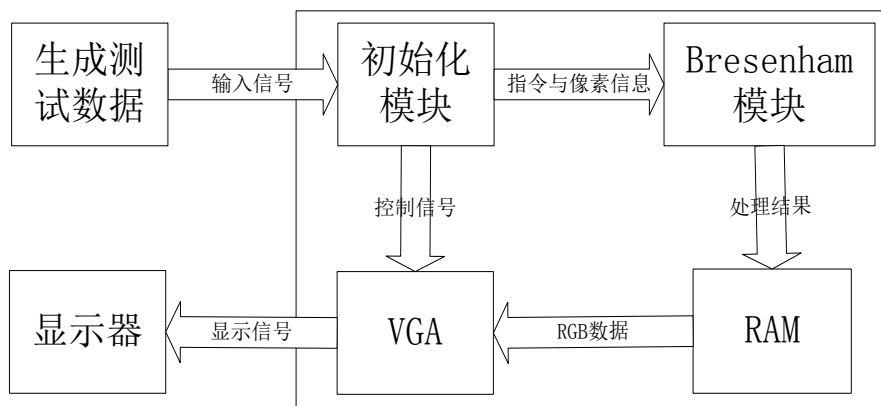


图 7 测试电路示意图

如图 7，生成测试数据模块自动向主模块发送已经设定好的输入信号，计算完成后，将所有的像素信息都存入 RAM 中，并在 VGA 控制器中生成全局控制信号，在显示器上显示直线的图像。

硬件方面，使用板载的 50MHz 和 27MHz 时钟（VGA 的像素时钟），使用板上开关作为复位和使能，使用 DE2 开发板上的 VGA 控制电路控制显示器。

6 结论

本课题解决了三个重要问题：完全实现了直线光栅化 Bresenham 算法以及 RGB 线性插值的硬件移植；实现了对于点画模式的分类和转换；成功搭建软件和硬件仿真平台，对设计进行了验证。

直线光栅化模块的难点在于由于算法本身的限制，必须对输入的直线进行初始化操作，以满足算法的要求；同时，初始化模块和算法模块的发送和接收频率不同，需要想方设法使模块正确连接；在算法模块中 RGB 插值运算，只能输出颜色的整数部分，怎样保证数值的正确性，需要对数值进一步处理。在初始化

(initial) 模块中，通过对初始化算法的详细分析，成功而高效的解决了这个问题。在算法 (bresenham) 模块中，采用采样的方法，成功实现了与初始化模块的对接。最终的 RGB 输出时，采用四舍五入的方法，成功矫正了累加带来的误差。

在下载配置硬件的过程中，因为单独的直线光栅化模块难以

测试, 所以 RAM、VGA 等模块结合起来一起实现, 这样就可以测试本课题所预期的功能和技术指标。

致谢

我要特别感谢杜慧敏老师、王东辉学长、卢险同学和许统彬同学, 以及西安邮电大学的众多老师和同学。感谢他们的支持和鼓励。

参考文献

- [1] 百度百科. 计算机图形学 [EB/OL], [2012-6-1].
<http://baike.baidu.com/view/13769.htm>
- [2] 百度百科. 光栅化 [EB/OL], [2012-6-1].
<http://baike.baidu.com/view/564094.htm>
- [3] 银红霞. 计算机图形学 [M]: 中国水利水电出版社, 2005. 38~46
- [4] J. E. Bresenham. Algorithm for computer control of a digital plotter[J]. IBM Systems Journal Vol.4 No.1 1965
- [5] 百度百科. 颜色空间 [EB/OL], [2012-6-1].
<http://baike.baidu.com/view/974298.html>
- [6] DE2 User Manual. Altera Corporation. 2007
- [7] ADV7123 Data Sheet Rev A. Analog Devices Corporation. 1998
- [8] 杜慧敏等. 基于 Verilog 的 FPGA 设计基础[M]. 西安电子科技大学出版社, 2006
- [9] 夏宇闻. Verilog 数字系统设计教程: 第 2 版[M]. 北京航空航天大学出版社, 2008
- [10] Micheal D.Ciletti 著 Verilog HDL 高级数字设计: 第 2 版[M]. 北京: 电子工业出版社, 2010