

乔思祎 (qiao siyi)

2020-4-14

+86 15229261817

[qsy2011815@163.com](mailto:qsy2011815@163.com)

<https://www.github.com/qiaosiyi/>

<https://scholar.google.com/citations?user=0xy1JXQAAAAJ&hl=zh-CN>

<https://www.cnblogs.com/pandaroll/>

家庭住址：天津·东丽区

## 经历背景

Xilinx 赛灵思 亚太研究院 (网络实验室) 新加坡	实习研究	2018.9 – 2020.4
西安交通大学 电信学院 智能网络与网络安全教育部实验室	博士在读	2013.9 – 今
西安交通大学 电信学院 电子科学与技术	本科	2009–2013.6

## 个人荣誉

优秀博士研究生 西安交通大学 西安	2017.01
中国互联网学术年会 (ICOC' 2016) 最佳论文奖 CCF CCI 西安	2016.08
ACM 学生科研竞赛参与奖 Microsoft research 巴西	2016.07
华为网络竞赛入围 HCNA 西安	2016.05
OpenHW' 14 3 <sup>rd</sup> ARM XILINX 西安	2014.08
陕西省大学生电子设计竞赛 1 <sup>st</sup> 陕西省	2012.10
全国大学生电子设计竞赛 1 <sup>st</sup> 教育部工信部 南京	2012.08
思源奖学金 西安交通大学 西安	2011.12

## 论文

- 1.QiaoSY, HuCC, GuanXH, ZouJH, **Adaptive Switch: A Heterogeneous Switch Architecture for Network Centric Computing**. 2020.03 在投. <https://qiaosiyi.github.io/papers/asw.pdf>
- 2.QiaoSY, HuCC, GuanXH, ZouJH, **Design of a hardware architecture for flow statistics with optimal space and time efficiency**. 2020.03 在投 <https://qiaosiyi.github.io/papers/meas.pdf>
- 3.QiaoSY, HuCC, LiH, GuanXH, ZouJH, **A Mechanism of Taming the Flow Table Overflow in OpenFlow Switch**, 计算机学报;2018 年 09 期 <https://qiaosiyi.github.io/papers/jsjxb.pdf>
- 4.QiaoSY, HuCC, LiH, GuanXH, ZouJH, **POSTER: Taming the flow table overflow in openflow switch**, Proceedings of the 2016 ACM SIGCOMM Conference <https://qiaosiyi.github.io/papers/sigcomm.pdf>
- 5.QiaoSY, HuCC, LiH, GuanXH, ZouJH, **A Mechanism of Taming the Flow Table Overflow in Openflow Switch**. In Proceedings of the 2016 conference 中国互联网学术年会. ICOC. (最佳论文) <https://qiaosiyi.github.io/papers/jsjxb.pdf>
- 6.QiaoSY, HuCC, LiH, GuanXH, ZouJH, **Network recorder and player: FPGA-based network traffic capture and replay**. 2014 International Conference In Field-Programmable Technology. <https://qiaosiyi.github.io/papers/fpt.pdf>

## 专利

1. **A hardware architecture for passive network measurement based on flow statistics**, Filed Jun 1, 2019. US Patent Pending <https://qiaosiyi.github.io/papers/patent.pdf>
2. **All-programmable SDN high-speed network card** Issued Jun 10, 2015 Patent issuer

CN204392269U

3. **All-programmable SDN switch**. Issued Feb 18, 2015 Patent issuer CN204168323U

## 研究经历

1. 2018.10 – 2019.4. **非线性数据压缩网络测量**。在基于 FPGA 的可编程智能网卡中，对大规模网络流量实施测量，并进行非线性压缩存储于片上。设计硬件算法，实现硬件核心模块，真实环境测试。100Gbps,150Mpps@156MHz。完成论文，专利，英文文档撰写，长期英文环境工作训练。西安交通大学与 xilinx 亚太研究院合作。

2. 2017.10 – 2020.3. **数据流异构型交换机**。基于可编程硬件网络设备，研究在网络中计算的性能拓展方法。将 FPGA 的计算灵活性与 ASIC 交换芯片相结合，目标实现 3Tbps.500Mpps@176MHz 由 FPGA 可控的网络内计算的性能。完成论文，专利。西安交通大学与 xilinx 亚太研究院合作。

3. 2016.11-2017.10. **车联网动态监控系统**。设计了一种基于计算机视觉的嵌入式车载监控装置。人脸打卡，运动传感器，GPS，4G 通信，Linux 嵌入式。西安交通大学与浙江台州交管局合作。

4. 2015.02-2016.09. **SDN 交换机流表溢出的缓解-共享机制**。分析流表溢出对 openflow 交换机性能的影响原理。提出使用 openflow 组表实现一种引导不可控流量的流表空间共享机制。分析 CPQD 软件交换机结构，编写 openflow 控制器应用。

5. 2014.01-2015.05. **全可编程 SDN 网络交换机实验平台**。硬件设计，芯片选型，原型搭建。完成专利。

6. 2012.09-2013.12. **基于 FPGA 的智能网卡**。硬件设计，芯片选型，原型搭建。实现了高速高精度的网络流量捕获与回放系统。1Gbps.1.5Mpps@125MHz。完成专利，论文。

## 技能

开发：C, Python, Verilog, Linux, Bash, PCB, STM32, Xilinx FPGA., 模拟电路.

英语：CET4.

开源项目：可编程键盘 <https://github.com/qiaosiyi/key-board>