

祝同学们

新春快乐



# 《计算机组成原理》

## （第一讲）

厦门大学信息学院软件工程系 曾文华

2023年2月27日

# 主讲教师： 曾文华

- Mobile: 18150092819
- E-mail: whzeng@xmu.edu.cn
- 微信号: zengwenhua1964312
- QQ号: 1020018948
- 办公室: 海韵办公楼A410

微信



厦门大学信息学院曾文华

QQ: 1020018948

QQ



# 1班课程群（微信）

群聊：计组(1班)

- 微信群名称：计组（1班）
- 此课程群仅用于《计算机组成原理》课程的学习，请勿在微信群中发布与课程内容无关的信息！



该二维码7天内(3月5日前)有效，重新进入将更新

# 1班课程群（QQ）

- QQ群名称：计组（1班）
- QQ群号码：544214349
- 此课程群仅用于《计算机组成原理》课程的学习，请勿在微信群中发布与课程内容无关的信息！

计组(1班)

群号：544214349



# 2班课程群（微信）

群聊：计组(2班)

- 微信群名称：计组（2班）
- 此课程群仅用于《计算机组成原理》课程的学习，请勿在微信群中发布与课程内容无关的信息！



该二维码7天内(3月5日前)有效，重新进入将更新

# 2班课程群（QQ）

- **QQ群名称：**计组（2班）
- **QQ群号码：**307505955
- 此课程群仅用于《计算机组成原理》课程的学习，请勿在微信群中发布与课程内容无关的信息！

计组(2班)

群号：307505955





# 2022—2023 学年第 2 学期课程表

专业：2021 级软工

( 人)

时	节	一	二	三	四	五
上 午	1	计算机组成原理 曾文华 1 班 学武楼 (1 号楼) C402	Java 程序设计 王美红 学武楼 (1 号楼) A302	计算机图形学 曾鸣 学武楼 (1 号楼) A302	计算机组成原理 曾文华 2 班 单周：学武楼 (1 号楼) C402 双周：文宣楼 (4 号楼) A402	计算机网络 林坤辉 1 班 单周：学武楼 (1 号楼) B206 双周：文宣楼 (4 号楼) B311
	2	计算机网络 黄炜 卓班 学武楼 (1 号楼) B207			计算机网络 黄炜 卓班 单周：学武楼 (1 号楼) B207 双周：文宣楼 (4 号楼) B311	
	3	毛中特	Java 程序设计 王美红 文宣楼 (4 号楼) B312	游戏设计基础 林俊聪 学武楼 (1 号楼) A304	习思想	计算机网络 林坤辉 2 班 单周：学武楼 C204 双周：文宣楼 A402
	4					计算机组成原理 张海英 卓班 双周：学武楼 B207
下 午	5	计算机组成原理 曾文华 2 班 学武楼 (1 号楼) C402	四史	计算机网络 林坤辉 1 班 学武楼 B206	计算机组成原理 曾文华 1 班 单周：学武楼 C402 双周：文宣楼 A402	英语
	6			数据库系统 王鸿吉 2 班 学武楼 C402 数据库系统 张仲楠 卓班 学武楼 B307	计算机组成原理 张海英 卓班 学武楼 (1 号楼) B207	
	7	形势与政策	多媒体技术 程轩 学武楼 (1 号楼) C305	计算机网络 林坤辉 2 班 学武楼 C204	游戏设计基础 林俊聪 双周：文宣楼 (4 号楼) A402	数据库系统 张仲楠 卓班 单周：学武楼 B307 双周：文宣楼 B312
	8			数据库系统 王鸿吉 1 班 学武楼 C402	计算机组成原理 张海英 卓班 单周：文宣楼 (4 号楼) B311	数据库系统 王鸿吉 1 班 单周：学武楼 C402 双周：文宣楼 B311



# 主教材

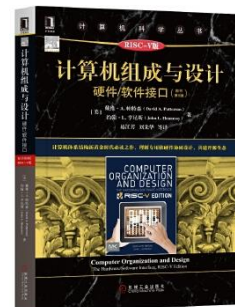
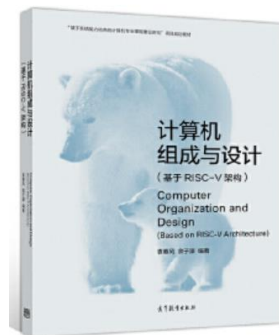
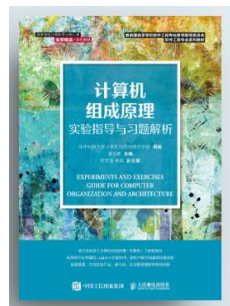
- 《计算机组成原理（微课版）》，谭志虎主编，秦磊华、吴非、肖亮 副主编。人民邮电出版社，2021年3月第1版，ISBN: 9787115558015



**谭志虎**，华中科技大学计算机科学与技术学院教授、副院长，数据计算机学院存储所副所长。1996年本科毕业于华中理工大学计算机及应用专业，1999年硕士毕业于华中理工大学计算机系统结构专业，2008年获计算机系统结构博士学位。1999-2002年担任武汉东湖存储技术有限公司研发总监，2002年进入华中科技大学任教，2012年8月到2013年7月期间在美国弗吉尼亚邦联大学做访问学者。主要研究领域包括大规模存储系统、存储可靠性，分布式存储等。担任《计算机组成原理》课程组组长，主要承担《计算机组成原理》、《计算机系统基础》、《Verilog语言》、《计算机系统能力综合训练》等课程的教学工作，开设有《计算机组成原理》、《计算机硬件系统设计》两门慕课课程。主持省部级教改项目5项，发表类教研论文8篇，先后获湖北省教学成果一等奖，校实验技术成果一等奖，宝钢优秀教师奖，校教学名师奖，校教师教学竞赛一等奖，教学质量一等奖，课堂教学卓越奖。

# 主要参考书

- 《**计算机组成原理实验指导与习题解析**》，谭志虎 主编，周军龙、肖亮 副主编。人民邮电出版社，2022年2月第1版，ISBN: 9787115582720
- 《**计算机组成原理实践教程——从逻辑门到CPU**》，谭志虎、秦磊华、胡迪青 编著，清华大学出版社，2018年10月第1版，ISBN: 9787302511892
- 《计算机组成与设计（基于RISC-V架构）》，袁春风、余子濠，高等教育出版社，2020年10月，ISBN: 9787040548921
- 《数字逻辑与计算机组成》，袁春风、武港山、吴海军、余子濠，机械工业出版社，2020年10月，ISBN: 9787111665557
- 《计算机组成与实现》，高小鹏，高等教育出版社，2018年12月，ISBN: 9787040510454
- 《计算机组成与设计：硬件/软件接口（原书第5版·RISC-V）》，David A. Patterson, John L. Hennessy 著，易江芳，刘先华 译，机械工业出版社，2021年3月出版，ISBN: 9787111652144



# 课件下载

- **Ftp: 121.192.180.66**
- **User Name: student**
- **Password: software**
- **Port: 21**
  
- **/教学课件/曾文华/计算机组成原理（2022-2023第2学期）/上课课件**
- **/教学课件/曾文华/计算机组成原理（2022-2023第2学期）/相关资料**
- **/教学课件/曾文华/计算机组成原理（2022-2023第2学期）/安装软件**
- **/教学课件/曾文华/计算机组成原理（2022-2023第2学期）/实验程序**

# 上传作业（实验报告）

- **Ftp: 121.192.180.66**
- **User Name: student**
- **Password: software**
- **Port: 21**
- **/上传作业/曾文华/计组（1班）（2022-2023第2学期）/作业/第X次作业**
- **/上传作业/曾文华/计组（1班）（2022-2023第2学期）/实验/第X次实验**
- **/上传作业/曾文华/计组（2班）（2022-2023第2学期）/作业/第X次作业**
- **/上传作业/曾文华/计组（2班）（2022-2023第2学期）/实验/第X次实验**
- 文件名取 “**学号\_姓名\_第X次作业.pptx**”
- 文件名取 “**学号\_姓名\_第X次实验.docx**”

# 课程性质和教学目标

- **课程性质：**《计算机组成原理》是软件工程专业的学科通修课程、数字媒体技术专业的学科或专业方向性课程。
- **教学目标：**通过本课程的学习，使得学生能够理解计算机硬件系统的基本原理和构成，掌握几种重要的硬件结构原理，为下一步专业课程的学习打下基础。课程包括三大任务：概述与三大硬件结构；中央处理器；控制器原理。通过课程讲授和同步实验的方式，使得学生掌握计算机的基本组成及相关原理，熟悉几种重要的结构如存储系统、总线、I/O系统，理解CPU的运算方法、指令系统及其结构与功能，并进一步发展利用掌握的相关原理和实验器材，模拟计算机系统的运行过程。
- **课程编码：**SENG 2147.03
- **学分/周学时：**3学分 / （3+1）学时

# 教学大纲、教学进度表

- 16周，23次上课、8次实验（五一节放假，少上1次课）

《计算机组成原理》课程教学大纲<sup>①</sup>

厦门大学信息学院<sup>①</sup>

教学进度表<sup>①</sup>

(2022 — 2023 学年第2学期)<sup>①</sup>

课程编号 <sup>②</sup>	SENG 2147.03 <sup>②</sup>				课程名称 <sup>②</sup>	计算机组成原理 <sup>②</sup>			
课程英文名称 <sup>②</sup>	Principles of Computer Organization <sup>②</sup>								
总学时数 <sup>②</sup>	64 <sup>②</sup>	理论 <sup>②</sup> 学时 <sup>②</sup>	48 <sup>②</sup>	实验 <sup>②</sup> 学时 <sup>②</sup>	16 <sup>②</sup>	上机 <sup>②</sup> 学时 <sup>②</sup>	0 <sup>②</sup>	本课程 负责人 <sup>②</sup>	曾文华 <sup>②</sup>
学 分 <sup>②</sup>	3 <sup>②</sup>								
开课单位 <sup>②</sup>	软件学院 <sup>②</sup>				适用专业 <sup>②</sup>		软件工程、数字媒体技术 <sup>②</sup>		
考核方式 <sup>②</sup>	期末笔试+上机实验+课后作业 <sup>②</sup>								
先修课程 <sup>②</sup>	大学物理、C 程序设计、汇编语言 <sup>②</sup>								
课程类型 <sup>②</sup>	学科必修 <sup>②</sup>								
选用教材 <sup>②</sup>	《计算机组成原理（微课版）》，谭志虎主编，秦磊华、吴非、肖亮 副主编，人民邮电出版社，2021 年 3 月第 1 版，ISBN： 9787115580156 <sup>②</sup>								
主要教学参考书 <sup>②</sup>	1、《计算机组成与设计（基于 RISC-V 架构）》，袁春风、余子藻，高等教育出版社，2020 年 10 月，ISBN：9787040548921 <sup>②</sup> 2、《数字逻辑与计算机组成》，袁春风、武进山、吴海军、余子藻，机械工业出版社，2020 年 10 月，ISBN：9787111665557 <sup>②</sup> 3、《计算机组成与实现》，高小鹏，高等教育出版社，2018 年 12 月，ISBN：9787040510454 <sup>②</sup> 4、《计算机组成与设计：硬件/软件接口（原书第 5 版 • RISC-V）》，David A. Patterson, John L. Hennessy 著，易江芳，刘先华 译，机械工业出版社，2021 年 3 月出版，ISBN：9787111652144 <sup>②</sup>								
课程简介 <sup>②</sup> (300-500 字) <sup>②</sup>	<p><b>课程性质：</b>计算机组成原理是计算机以及相关专业的基础主干课程，也是全国研究生入学考试必考专业课程之一。课程围绕冯·诺依曼体系结构计算机的三大部件：中央处理器、存储器、输入输出系统展开。主要介绍三大部件的基本组成、工作原理、彼此的分工协作以及相关的指令流水、中断等技术，为后续课程以及相关研究方向奠定理论基础。并引导学生建立整机概念。<sup>②</sup></p> <p><b>课程目标 1：</b>使学生了解冯·诺依曼计算机的基本组成和多层体系结构，掌握计算机工作的基本原理，并能运用这些基本理论与技能解决复杂工程问题。<sup>②</sup></p> <p><b>课程目标 2：</b>通过对 cache 原理的学习、并行进位链以及指令系统的设计、中断技</p>								

课程名称 计算机组成原理（1 班） 总学时 48+16 学分 3<sup>②</sup>  
专业、年级 软件工程、2021 级 任课教师 曾文华<sup>②</sup>

各章节教学大纲要 <sup>②</sup>	教学形式 <sup>②</sup>	时间安排 <sup>②</sup>	主讲人 <sup>②</sup>	备注 <sup>②</sup>
第 1 章 计算机系统概论（包括计算机发展历程、计算机系统的组成、计算机系统的层次结构、计算机性能指标和评价等） <sup>②</sup>	课程讲授 <sup>②</sup>	2023 年 2 月 27 日 <sup>②</sup> (周一) 1-2 节 <sup>②</sup>	曾文华 <sup>②</sup>	第一周 <sup>②</sup>
第 2 章 数据信息的表示（包括数据表示的作用、数值数据的表示、非数值数据的表示、数据信息的校验等） <sup>②</sup>	课程讲授 <sup>②</sup>	2023 年 3 月 2 日 <sup>②</sup> (单周四) 5-6 节 <sup>②</sup>	曾文华 <sup>②</sup>	第一周 <sup>②</sup>
第 2 章 数据信息的表示（包括数据表示的作用、数值数据的表示、非数值数据的表示、数据信息的校验等） <sup>②</sup>	课程讲授 <sup>②</sup>	2023 年 3 月 6 日 <sup>②</sup> (周一) 1-2 节 <sup>②</sup>	曾文华 <sup>②</sup>	第二周 <sup>②</sup>
实验 1 Logisim 使用及数据解码电路设计 <sup>②</sup>	实验 <sup>②</sup>	2023 年 3 月 9 日 <sup>②</sup> (双周四) 5-6 节 <sup>②</sup>	曾文华 <sup>②</sup>	第二周 <sup>②</sup>

# 课程考核方法

- **平时成绩：20%**
  - 课堂出勤情况（5%）
  - 作业提交及完成情况（10%）
  - 期中考试（线上）（5%）
- **实验成绩：30%**
  - 实验出勤及完成情况（15%）
  - 实验报告提交及完成情况（15%）
- **期末考试（闭卷）：50%**



# 课程内容

- 全书共9章：

第1章 计算机系统概论

第2章 数据信息的表示

第3章 运算方法与运算器

第4章 存储系统

第5章 指令系统

第6章 中央处理器

第7章 指令流水线

第8章 总线系统

第9章 输入输出系统



# 第1章 计算机系统概述

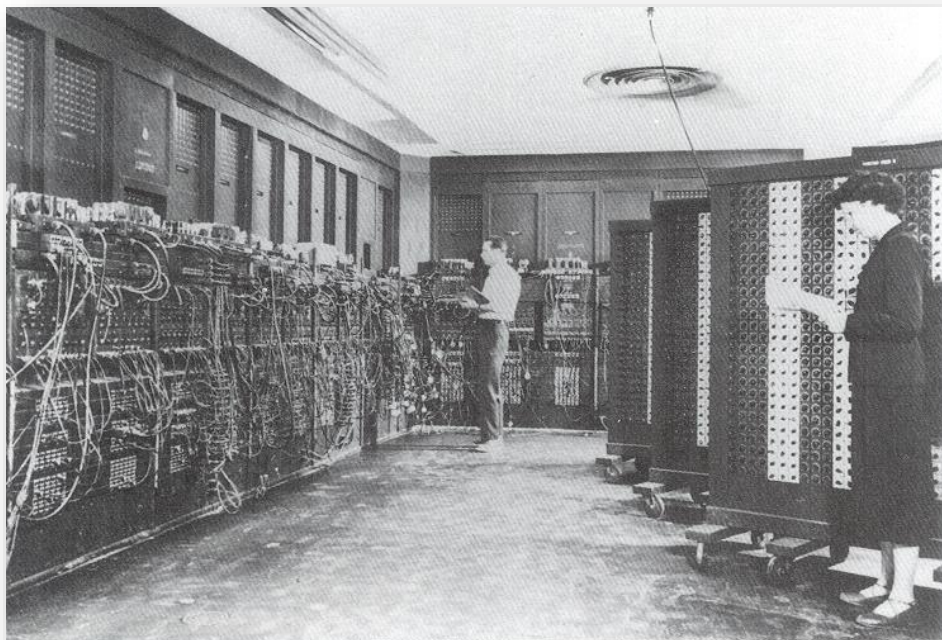
- 1.1 计算机发展历程
- 1.2 计算机系统的组成
- 1.3 计算机系统的层次结构
- 1.4 计算机性能指标和评价
- 1.5 课程学习的建议

# 1.1 计算机发展历程

- 1.1.1 国外计算机发展概况
- 1.1.2 摩尔定律
- 1.1.3 集成电路工艺发展概况
- 1.1.4 我国计算机发展概况

## • 1.1.1 国外计算机发展概况

- 世界上第一台电子数字计算机：**ENIAC**（Electronic Numerical Integrator And Computer），1946年2月在美国宾夕法尼亚大学研制成功。18000多个电子管，1500多个继电器，耗电150千瓦，重30吨，占地150平方米，运算速度5000次/秒左右。性能低，耗费巨大，但却是科学史上的一次划时代的创新，奠定了电子计算机的基础，宣告人类进入电子计算机时代。



## – 计算机的发展经历了以下4个阶段（4代）：

### • 电子管计算机（1946-1958年）

- **电子管**是一种最早期的电信号放大器件。被封闭在玻璃容器（一般为玻璃管）中的阴极电子发射部分、控制栅极、加速栅极、阳极（屏极）引线被焊在管基上。利用电场对真空中的控制栅极注入电子调制信号，并在阳极获得对信号放大或反馈振荡后的不同参数信号数据。

### • 晶体管计算机（1958-1964年）

- **晶体管**是一种固体半导体器件（包括二极管、三极管、场效应管、晶闸管等，有时特指双极型器件），具有检波、整流、放大、开关、稳压、信号调制等多种功能。晶体管作为一种可变电流开关，能够基于输入电压控制输出电流。与普通机械开关（如Relay、switch）不同，晶体管利用电信号来控制自身的开合，所以开关速度可以非常快，实验室中的切换速度可达100GHz以上。

### • 集成电路计算机（1964-1971年）

- **集成电路**（Integrated Circuit，IC）是一种微型电子器件或部件。采用一定的工艺，把一个电路中所需的晶体管、电阻、电容和电感等元件及布线互连一起，制作在一小块或几小块半导体晶片或介质基片上，然后封装在一个管壳内，成为具有所需电路功能的微型结构；其中所有元件在结构上已组成一个整体，使电子元件向着微型化、低功耗、智能化和高可靠性方面迈进了一大步。

### • 超大规模集成电路计算机（1971至今）

- **超大规模集成电路**（Very Large Scale Integration Circuit，VLSI）是一种将大量晶体管组合到单一芯片的集成电路，其集成度大于大规模集成电路。集成的晶体管数在不同的标准中有所不同。从1970年代开始，随着复杂的半导体以及通信技术的发展，集成电路的研究、发展也逐步展开。计算机里的控制核心微处理器就是超大规模集成电路的最典型实例，超大规模集成电路设计，尤其是数字集成电路，通常采用电子设计自动化的方式进行，已经成为计算机工程的重要分支之一。



电子管



晶体管



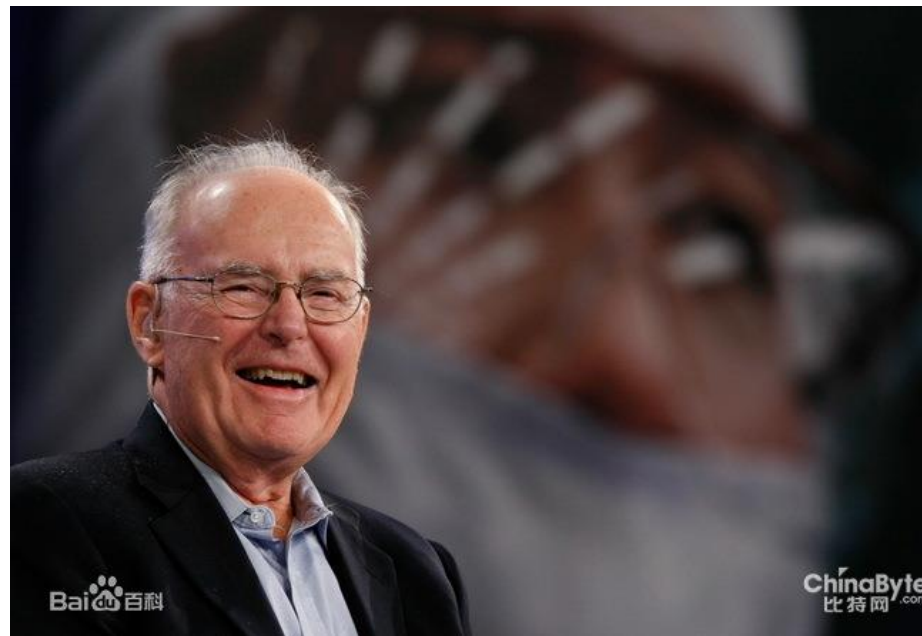
集成电路



超大规模集成电路

## • 1.1.2 摩尔定律

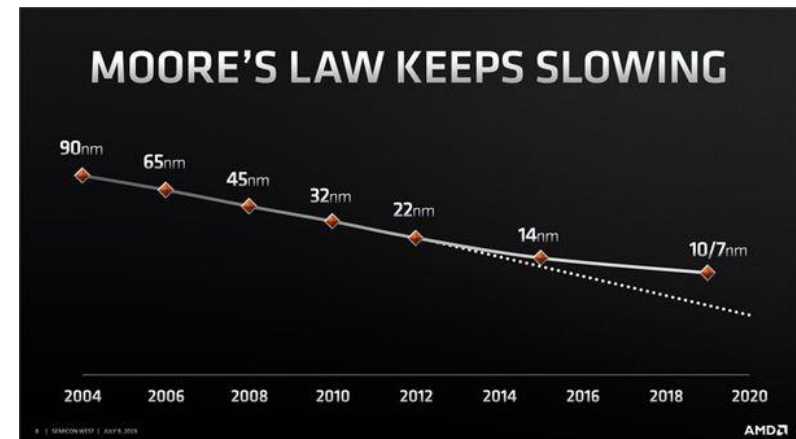
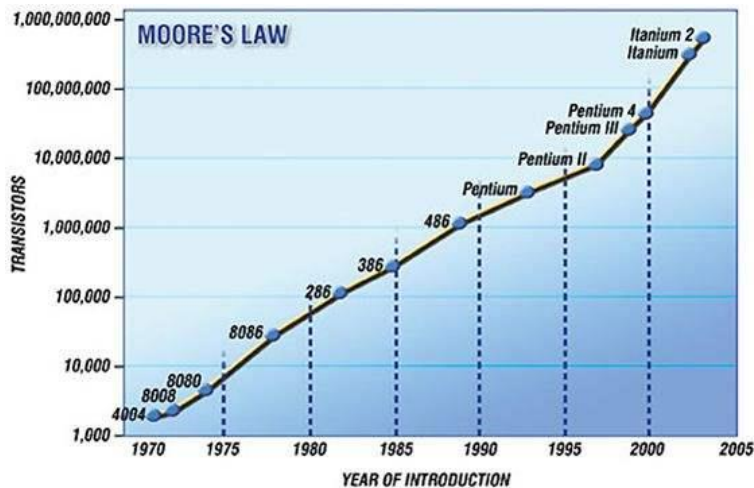
- **戈登·摩尔**（Gordon Moore），1929年1月3日出生于旧金山佩斯卡迪诺，美国科学家，企业家，英特尔公司创始人之一。他是科学家与富豪融为一体的双面人，戈登·摩尔在IT行业有一个神话，这个神话就是一条定律把一个企业带到成功的顶峰，这个定律就是“摩尔定律”。这个定律的发现者不是别人，正是世界头号CPU生产商Intel公司的创始人之一的戈登·摩尔。戈登摩尔1965年提出“摩尔定律”，1968年创办英特尔公司，1987年将CEO的位置交给安迪·葛洛夫。1990年被布什总统授予“国家技术奖”，2000年创办拥有50亿美元资产的基金会。2001年退休，退出Intel的董事会。2021年4月，2021福布斯富豪排行榜发布，戈登·摩尔以121亿美元位列《2021福布斯全球富豪榜》第182名。





## – 摩尔定律:

- 1965年, 戈登·摩尔在《Cramming More Components Onto Integrated Circuits》(将更多组件塞满集成电路, Electronics, Vol 32, No. 8, April 19, 1965) 一文中对集成电路上可容纳的晶体管数目、性能和价格等发展趋势进行了预测:
- 当价格不变时, 集成电路上可容纳的晶体管数量大约18至24个月翻一番, 性能也将提升一倍。
- 近年来, 半导体工艺已接近集成电路极限, 集成电路的发展开始逐渐偏离摩尔定律的预测, 从2013年开始逐步放缓至3年(36个月)翻一番。



## — 摩尔定律的意义和影响：

- ①单个芯片集成度提高后，其成本变化不大，因此总体成本明显下降；
- ②高集成度的芯片中，电路间的距离更近，其连线更短，工作速度可以更高；
- ③增加了芯片内部的连线，从而减少了外部连线，可靠性得以提高；
- ④计算机体积越来越小，减少了电能的消耗，适应性更好。



## • 1.1.3 集成电路工艺发展概况

### – 集成电路（IC）生产主要分为：

- ① **IC设计**：根据芯片的设计目的进行逻辑设计和规则制定，并根据设计图制作掩模以供后续光刻阶段使用。
- ② **IC制造**：将芯片电路图从掩模转移至晶圆上，实现预定的芯片功能，包括光刻、刻蚀、离子注入、薄膜沉积、化学机械研磨等步骤。
- ③ **IC封测**（封装和测试）：完成对芯片的封装和性能、功能的测试。

- **光刻的最小线条尺寸**是IC发展水平的重要标志，晶体管制程工艺经历了**130nm、90nm、65nm、45nm、32nm、28nm、22nm、14nm、10nm、7nm、5nm**等阶段。
- 高端**光刻机**技术被荷兰**ASML**公司垄断，上海微电子装备（集团）有限公司目前只能制造**90nm**制程的光刻机，将于**2022**年交付首台**28nm**工艺国产沉浸式光刻机。
- **晶圆的尺寸**是IC发展水平的另一个重要标志，目前市面上出现的晶圆直径主要是**150mm、200mm、300mm**，分别对应的是**6英寸、8英寸、12英寸**的晶圆，主流是**300mm**的，也就是**12英寸**的晶圆，占了所有晶圆的**80%**左右。

# 上海微电子披露：2021-2022 年交付第一台 28nm 工艺国产沉浸式光刻机

2020/6/10 17:01:22 来源：IT之家 作者：骑士 责编：骑士

评论：0

**2020年6月10日**

感谢IT之家网友 iFruit 的线索投递！

IT之家6月10日消息 界面新闻报道，近期，上海微电子装备(集团)股份有限公司披露，将在2021-2022年交付第一台28nm工艺的国产沉浸式光刻机。国产光刻机将从此前的90nm工艺一举突破到28nm工艺。

光刻机



# 荷兰禁止ASML向中企出售深紫外光刻机，外交部回应

来源：北京日报客户端 | 记者 刘晓琰

2023-01-31 16:26

2023年1月31日

1月31日，外交部发言人毛宁主持例行记者会。

有记者提问，荷兰此前已经禁止了阿斯麦公司的一些产品向中国出口，现在还停止向中国出售深紫外光刻机，请问中方对此有何评论？此举对中国和荷兰的关系有什么影响？



图源：外交部

毛宁表示，1月30日，秦刚外长同荷兰副首相兼外交大臣胡克斯特拉通电话，就双边关系等问题深入交换了意见。秦刚外长指出，开放务实是中荷关系的最大特色，双方要共同维护国际产业链供应链稳定，维护开放而非分裂、有序而非混乱的国际贸易环境。

胡克斯特拉副首相兼外交大臣表示，荷方愿推动两国开放务实的全面合作伙伴关系不断发展，将继续以负责任的方式处理对华经贸事宜。

“我想再次强调的是，个别国家出于一己私利，不惜损友自肥，恶意封锁和打压中国企业，人为推动产业转移脱钩，有关霸凌霸道行径严重破坏市场规则和国际经贸秩序，不仅损害中国企业的合法权益，也冲击全球供应链的稳定。”毛宁说，我们希望各方秉持客观公正立场，从自身长远利益和公平公正市场原则出发，独立自主地作出决定。



## 热门报道

换一批



《狂飙》何以狂飙  
2023-01-31 14:33



外媒：美国政府将禁止供应商向华为提供任何产品  
2023-01-31 14:40



录音笔在胡鑫宇遗体边墙洞发现，消失的106天究竟发生...  
2023-01-31 15:01

- 4 已在超60国发现这种毒株！我国暂未发...
- 5 2023年电影总票房突破100亿元，创造...
- 6 荷兰禁止ASML向中企出售深紫外光刻...
- 7 《狂飙》同名强盛集团被曝“年终奖现...
- 8 花白头发的张译反差好大？《狂飙》安...
- 9 北京无人驾驶跑进“快车道”

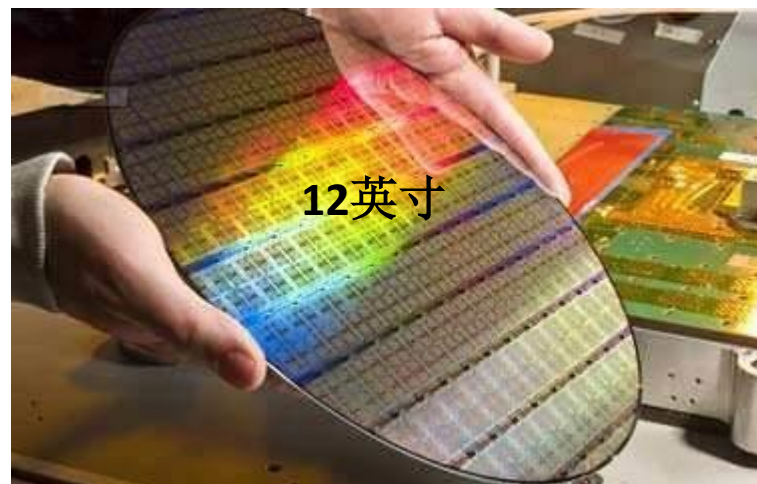
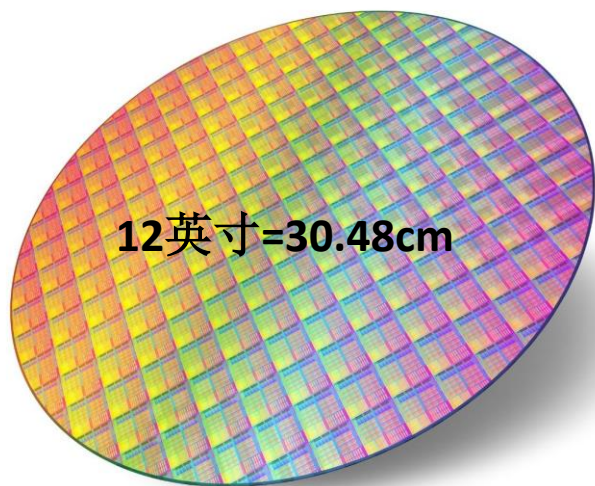
## 推荐阅读

换一批

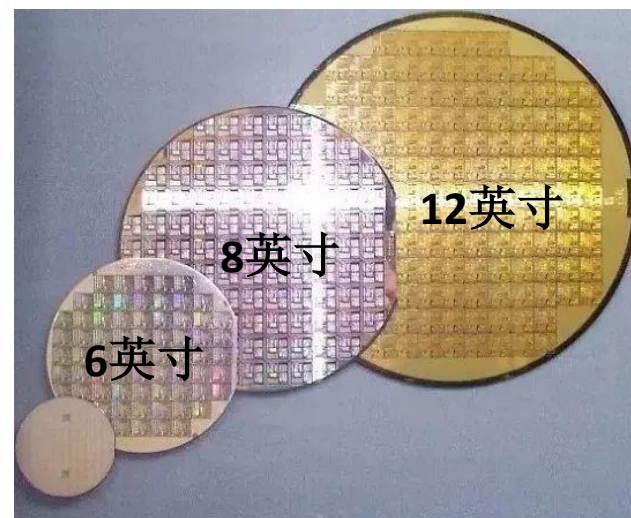


1.21亿欧元，世界杯最佳新人成英超最贵球员  
(体坛)  
2023-02-01 10:11





# 晶圆



## • 1.1.4 我国计算机发展概况

- 1958年：第一台小型电子管数字计算机（103计算机）。
- 1959年：第一台大型通用电子管数字计算机（104计算机）。
- 1964年：第一台晶体管通用电子计算机（441-B）。
- 1965年6月：全国产化的晶体管大型通用数字计算机（109乙）。
- 1971年：第一台小规模集成电路通用数字电子计算机（111机）。
- 70年代：DJS-130系列小型机、DJS-11机（150机）、180系列小型机、DJS-050系列微机、DJS-060系列微机。

- **1983年**：中科院计算技术研究所成功研制**大型向量机（757机）**，运算速度达**1000万次/秒**；同年，国防科大成功研制“**银河-I**”**巨型计算机**，运算速度达**1亿次/秒**。
- **1985年**：第一台支持中文且实现量产的国产微机**长城0520CH**正式研制成功。
- **1992年**：国防科大成功研制出“**银河-II**”**通用并行巨型机**，峰值速度达**4亿次/秒浮点运算**。
- **1995年**：国家智能机中心推出国内第一台具有大规模并行处理机（MPP）结构的**并行机“曙光1000”**，峰值速度达**25亿次/秒浮点运算**。
- **2009年**：国防科大使用国产龙芯芯片成功研制“**天河一号**”**超级计算机**，峰值速度达**1206亿次/秒**。**2010-2015年**，天河系列计算机获全球超级计算机**500强**六连冠。
- **2016年6月**：使用自主芯片制造的“**神威太湖之光**”取代“**天河二号**”登上榜首（全球超级计算机**500强**）。我国是继美国、日本之后的**第三大超级计算机生产国**。

# “天河一号” 超级计算机

- “天河一号”超级计算机由**国防科技大学**研制，是中国首台千兆次超级计算机，部署在天津的国家超级计算机中心，其测试运算速度可以达到**每秒2570万亿次**。2009年10月29日，作为第一台国产千万亿次超级计算机“天河一号”在湖南长沙亮相。
- 2010年11月14日，国际TOP500组织在网站上公布了最新全球超级计算机前500强排行榜，中国首台千万亿次超级计算机系统“天河一号”排名全球第一。
- “天河一号”于2010年投入使用后，在航天、天气预报、气候预报和海洋环境模仿方面均取得了显著成就。中国将采用超级计算机技术监控雾霾天气。





# “天河二号” 超级计算机

- “天河二号”是由**国防科技大学**研制的超级计算机系统，以峰值计算速度**每秒 $5.49 \times 10^{16}$ 次**、持续计算速度每秒 **$3.39 \times 10^{16}$ 次**双精度浮点运算的优异性能位居榜首，成为**2013年**全球最快超级计算机。
- 2013年**下半年，“天河二号”超级计算机在国家超级计算广州中心已正式投入运行，为**120**多家用户提供了**300**多项典型应用计算。
- 2015年5月**，“天河二号”上成功进行了**3兆**粒子数中微子和暗物质的宇宙学**N**体数值模拟，揭示了宇宙大爆炸**1600**万年之后约**137**亿年的漫长演化进程。同时这是当时（至**2015年**）为止世界上粒子数最多的**N**体模拟。



“天河一号”：2570万亿次  
 $= 2.57 \times 10^{15}$ 次

“天河二号”： $5.49 \times 10^{16}$ 次

$5.49 \times 10^{16} / 2.57 \times 10^{15} = 21.36$ 倍

# “神威·太湖之光” 超级计算机

- “神威·太湖之光”超级计算机是由**国家并行计算机工程技术研究中心**研制，安装在国家超级计算无锡中心的超级计算机。“神威·太湖之光”超级计算机安装了**40960**个中国自主研发的申威**26010**众核处理器，该众核处理器采用**64**位自主神威指令系统，核心工作频率**1.5GHz**。
- 2016年6月20日**，德国法兰克福国际超算大会（ISC）公布了新一期全球超级计算机TOP500榜单，由国家并行计算机工程技术研究中心研制的“神威·太湖之光”以**每秒12.54亿亿次**的峰值计算能力、每秒**9.3亿亿次**的持续计算能力夺得第一。

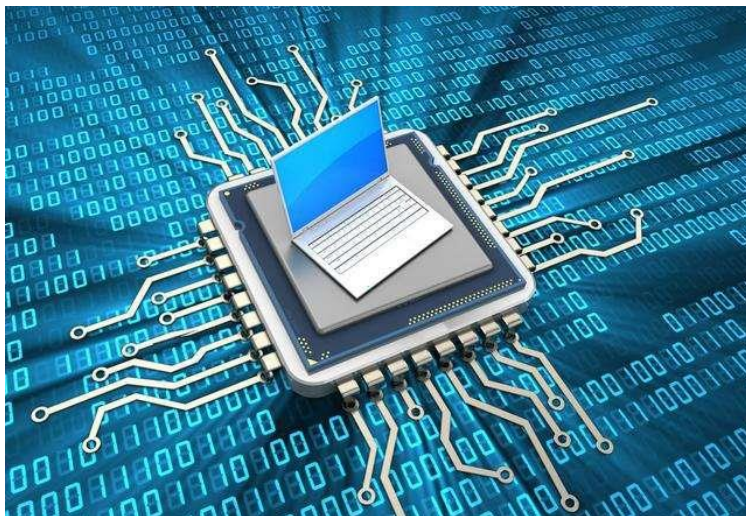


“天河二号”： $5.49 \times 10^{16}$ 次

“神威·太湖之光”： $12.54$ 亿  
亿次= $12.54 \times 10^{16}$

$12.54 \times 10^{16} / 5.49 \times 10^{16} = 2.28$ 倍

- 必须看到，我国计算机产业在关键技术（如**CPU设计**、**芯片制造**、**系统软件**、**基础软件**、**工业软件**）方面还存在严重的短板，我国信息产业的自主可控还有很长的路需要走。
- 《计算机组成原理》课程介绍**CPU内部结构和原理**，是我们投身信息产业自主可控的敲门砖。



# 1.2 计算机系统的组成

1.2.1 计算机硬件系统

1.2.2 计算机软件系统

- 硬件: Hardware
- 软件: Software
- 固件: **Firmware**, 具有软件功能的硬件, 是一种把软件固化在硬件之中的器件。如微型计算机中, 把高级语言的编译程序固化在只读存储器中, 则此存储器就具有了编译程序的功能, 这种存储器就属于固件。比如计算机主板上的基本输入/输出系统BIOS (**Basic Input/Output System**), 通常固化在ROM中, 也称为**ROM BIOS**, 就是固件。



**AMI BIOS**是AMI公司出品的BIOS系统软件, 开发于80年代中期。市面上较流行的主板BIOS主要有 Award BIOS、AMI BIOS、Phoenix BIOS三种类型。AMI BIOS通过Intel授权的全球一共有四家, 除了上面说的三家还有一家国产BIOS--Byosoft BIOS。

## • 1.2.1 计算机硬件系统

- **冯·诺依曼结构计算机**：数学家冯·诺依曼提出了计算机制造的三个基本原则，即采用二进制逻辑、程序存储执行（存储程序和程序控制）以及计算机由五个部分组成（运算器、控制器、存储器、输入设备、输出设备），这套理论被称为**冯·诺依曼体系结构**。
- **二进制逻辑**：相比十进制，二进制的两个状态“0”和“1”更容易用逻辑电路实现（低电平表示“0”、高电平表示“1”），适合采用布尔代数的方法实现运算电路。
- **存储程序**：将程序和运行程序所需要的数据以二进制的形式存放到存储器中。
- **程序控制**：计算机中的控制器逐条取出存储器中的指令并按顺序执行，控制各功能部件进行相应的操作，完成数据的加工处理。
- **五大部件**：运算器、控制器、存储器、输入设备、输出设备。



# 冯·诺依曼

- 约翰·冯·诺依曼（John von Neumann，1903年12月28日-1957年2月8日），美籍匈牙利数学家、计算机科学家、物理学家，是20世纪最重要的数学家之一。冯·诺依曼是罗兰大学数学博士，是现代计算机、博弈论、核武器和生化武器等领域内的科学全才之一，被后人称为“**现代计算机之父**”、“**博弈论之父**”。
- 冯·诺依曼先后执教于柏林大学和汉堡大学，1930年前往美国，后入美国籍。历任普林斯顿大学教授、普林斯顿高等研究院教授，入选美国原子能委员会会员、美国国家科学院院士。早期以算子理论、共振论、量子理论、集合论等方面的研究闻名，开创了冯·诺依曼代数。冯·诺依曼第二次世界大战期间曾参与曼哈顿计划，为第一颗原子弹的研制作出了贡献。



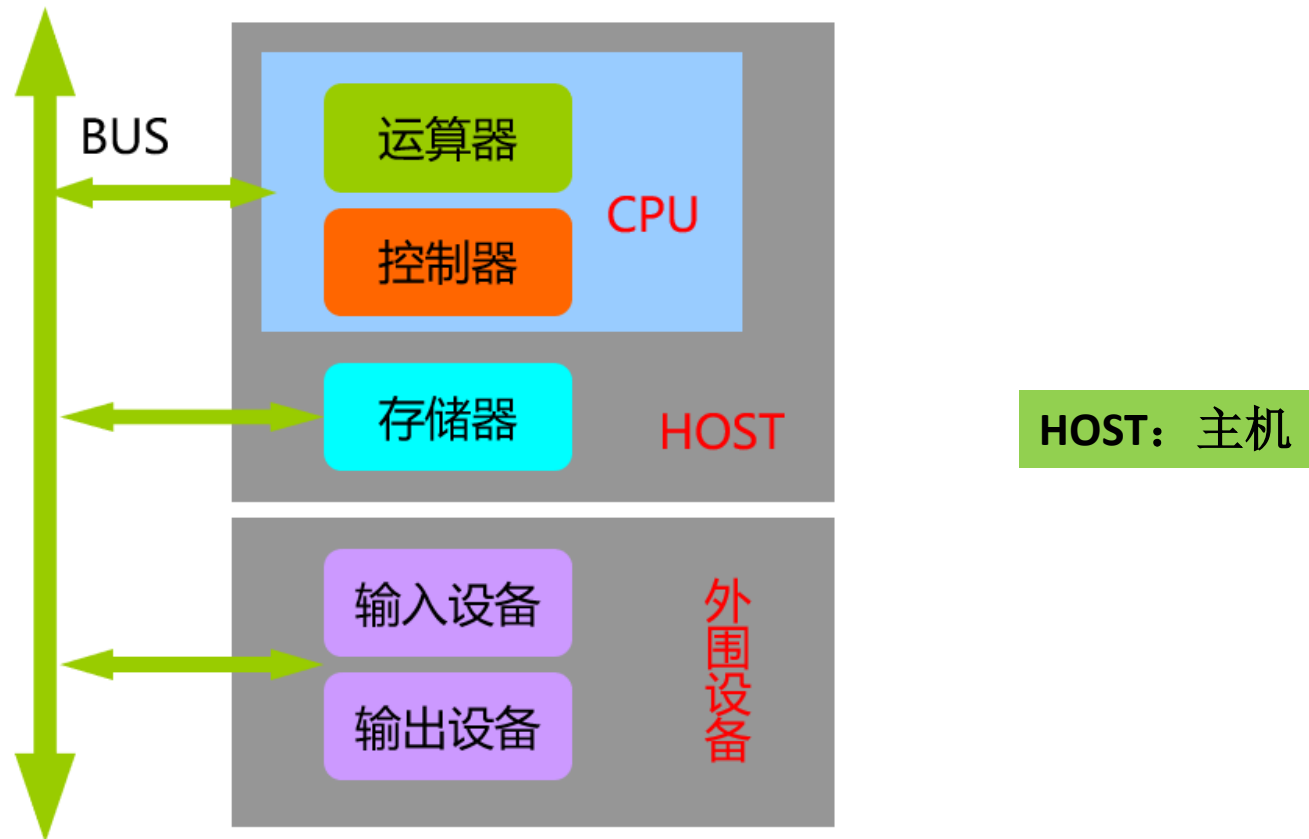


图1.1 冯·诺依曼体系结构计算机（见教材）



## – 1、存储器

- 存储器的主要功能是存放程序和数据，目前计算机的主存储器都是半导体存储器。

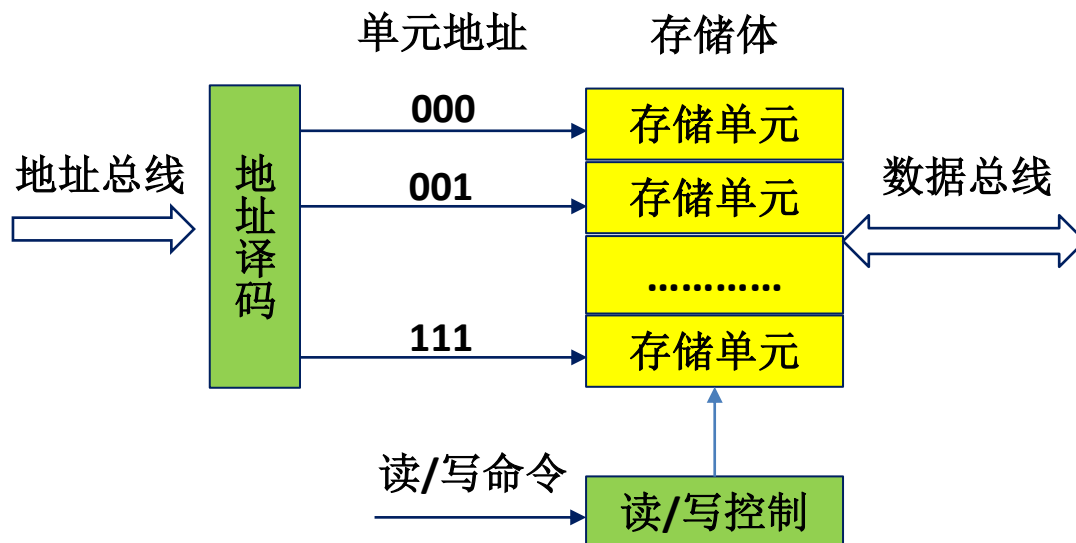


图1.2 存储器组成框图（见教材）

## – 2、运算器

- 运算器是一种用于信息加工处理的部件，它对数据进行算术运算和逻辑运算。运算器通常由**算术逻辑单元**（**ALU, Arithmetic and Logic Unit**）和一系列寄存器组成。通常将运算器一次运算能处理的二进制位数称为**机器字长**。现代计算机具有多个寄存器，称为**寄存器组**（寄存器堆、寄存器文件）。

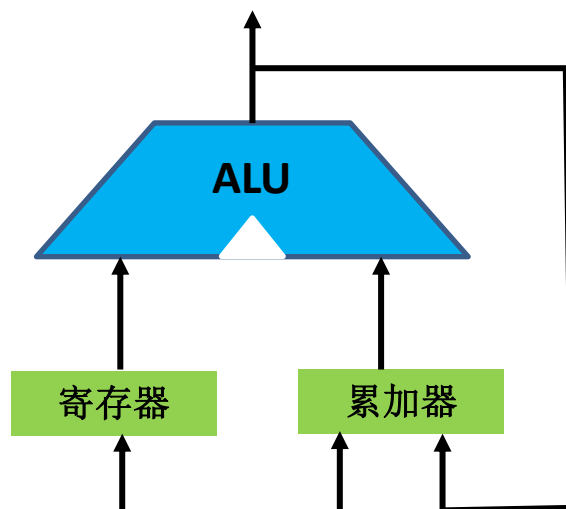


图1.3 运算器示意图（见教材）

### – 3、控制器

- 控制器是整个计算机的指挥中心，它可使计算机各部件协调工作。计算机中有两股信息在流动，一股是**控制流信息**，另一股是**数据流信息**。控制流信息的发源地是控制器，控制器产生控制流信息的依据来自3个方面：**指令寄存器**（IR）、**状态寄存器**和**时序电路**。

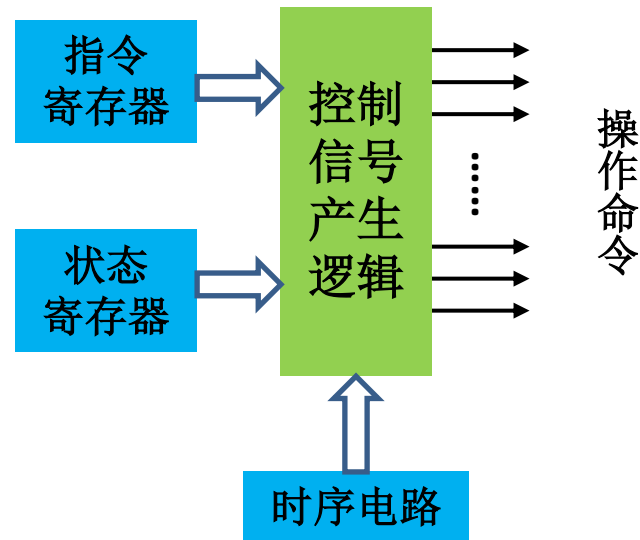


图1.4 控制器结构图（见教材）

## – 4、输入设备

- 常用的输入设备有：键盘、鼠标、摄像头、扫描仪、模/数（A/D）转换器等。

## – 5、输出设备

- 常用的输出设备有：打印机、显示器、数/模（D/A）转换器等。

## – 外存储器

- 常见的外存储器有：磁盘（软盘、硬盘）、光盘和磁带机等。
- 外存储器既可以作为输入设备，也可以作为输出设备。
- 外存储器也称为辅助存储器，归到存储器设备中。

## – 6、系统互连

- 总线（**Bus**）是连接两个或多个设备（部件）的公共信息通路，它主要由数据线（数据总线）、地址线（地址总线）和控制线（控制总线）组成。
- CPU连接计算机中各主要部件的总线称为系统总线。

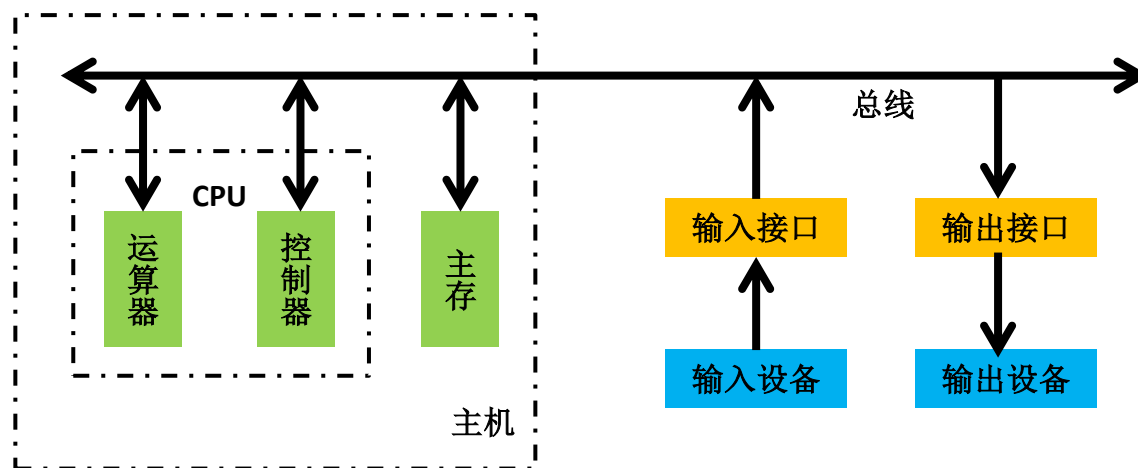


图1.5 基于单总线结构的系统互连（见教材）

## • 1.2.2 计算机软件系统

### – 应用软件

### – 系统软件：

- 1、操作系统：UNIX、Windows、Linux、Android、iOS、鸿蒙等。
- 2、程序设计语言及语言处理程序：
  - ① 机器语言：是用二进制代码表示的计算机能直接识别和执行的一种机器指令的集合。机器语言也称为面向机器的语言，不同硬件结构的计算机的机器语言一般是不同的。
  - ② 汇编语言：是一种用助记符表示的面向机器的计算机语言。汇编语言必须利用汇编器转换成机器指令才能执行。
  - ③ 高级语言：是面向用户的程序设计语言，需要通过相应的语言翻译程序才可变成计算机硬件能识别的目标程序。其根据执行方式可分为解释型和编译型两类。
- 3、数据库管理系统（DBMS）：如Oracle、SQL Server、DB2、MySQL等。
- 4、应用程序：如文本编辑软件、浏览器等。



# x86汇编语言程序及机器指令

```
sort_1.asm - 记事本
文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)
x86 (32位) 汇编语言程序 排序 (升序排列, 从小到大)

.486                                ; create 32 bit code
.model flat, stdcall               ; 32 bit memory model
option casemap :none               ; case sensitive

include \masm32\macros\macros.asm

includelib \masm32\lib\masm32.lib
includelib \masm32\lib\gdi32.lib
includelib \masm32\lib\user32.lib
includelib \masm32\lib\kernel32.lib
includelib \masm32\lib\wsock32.lib
includelib \masm32\lib\msvcrt.lib

include \masm32\include\msvcrt.inc
include \masm32\include\masm32.inc
include \masm32\include\gdi32.inc
include \masm32\include\user32.inc
include \masm32\include\kernel32.inc

.data
    arr dd 10,2,3,2,5,21,32,12,43,12,33,43,54,66,87,89,00,4,2,6
    len1 byte ?
    len2 byte ?
    fmt byte '%d',0

.code

main:
;-----显示原始数据-----
    mov len1,lengthof arr          ;获取数据长度
    mov ebx,offset arr             ;获取数据的起始地址
    xor ecx,ecx
    mov al,len1

prt1:
    movsx ebx,al
    cmp ecx,ebx
    jnb fina1
    mov edx,arr[(type arr)*ecx]
    pushad
    invoke crt_printf,offset fmt,edx ;显示一个数据
    popad
    inc ecx
    jmp prt1

fina1:
    print chr$(" ",13,10)          ;显示回车、换行
    print chr$(" ",13,10)          ;显示回车、换行
```

```
C:\06\sort_1.exe - Notepad++
文件(F) 编辑(E) 搜索(S) 视图(V) 编码(C) 语言(L) 设置(T) 工具(O) 宏(M) 运行(R) 插件(P) 窗口(W) ?
base-0-700 - 2023-01-31T22:22:19.847.bin  base-0-700 - 2023-01-31T22:22:52.137.bin  base-0-700 - 2023-01-31T22:24:13.500.bin  sort_1.exe  se
Address  0  1  2  3  4  5  6  7  8  9  a  b  c  d  e  f  Dump
00000000  4d 5a 90 00 03 00 00 00 04 00 00 00 ff ff 00 00 MZ.....
00000010  b8 00 00 00 00 00 00 00 40 00 00 00 00 00 00 00 ?......@.....
00000020  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
00000030  00 00 00 00 00 00 00 00 00 00 00 00 b0 00 00 00 .....?..
00000040  0e 1f ba 0e 00 b4 09 cd 21 b8 01 4c cd 21 54 68 ..?..???L?Th
00000050  69 73 20 70 72 6f 67 72 61 6d 20 63 61 6e 6e 6f is program canno
00000060  74 20 62 65 20 72 75 6e 20 69 6e 20 44 4f 53 20 t be run in DOS
00000070  6d 6f 64 65 2e 0d 0d 0a 24 00 00 00 00 00 00 00 mode....$......
00000080  45 39 71 fc 01 58 1f af 01 58 1f af 01 58 1f af E9q?X.?X.?X.?
00000090  8f 47 0c af 08 58 1f af fd 78 0d af 0c 58 1f af .G.?X. x.?X.?
000000a0  52 69 63 68 01 58 1f af 00 00 00 00 00 00 00 00 Rich.X.?.....
000000b0  50 45 00 00 4c 01 03 00 0c 24 da 63 00 00 00 00 PE..L...$.越...
000000c0  00 00 00 00 e0 00 0f 01 0b 01 05 0c 00 02 00 00 ....?.....
000000d0  00 04 00 00 00 00 00 00 00 00 00 00 00 00 10 00 .....
000000e0  00 20 00 00 00 00 40 00 00 10 00 00 00 02 00 00 .....@.....
000000f0  04 00 00 00 00 00 00 00 04 00 00 00 00 00 00 00 .....
00000100  00 40 00 00 00 04 00 00 00 00 00 00 03 00 00 00 .....@.....
00000110  00 00 10 00 00 10 00 00 00 00 10 00 00 00 10 00 .....
00000120  00 00 00 00 10 00 00 00 00 00 00 00 00 00 00 00 .....
00000130  18 20 00 00 3c 00 00 00 00 00 00 00 00 00 00 00 . ..<.....
00000140  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
00000150  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
00000160  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
00000170  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
00000180  00 00 00 00 00 00 00 00 00 00 20 00 00 18 00 00 00 .....
00000190  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
000001a0  00 00 00 00 00 00 00 00 2e 74 65 78 74 00 00 00 .....text...
000001b0  aa 01 00 00 00 10 00 00 00 02 00 00 00 04 00 00 ?.....
000001c0  00 00 00 00 00 00 00 00 00 00 00 00 20 00 00 60 .....`
000001d0  2e 72 64 61 74 61 00 00 ba 00 00 00 00 20 00 00 .....rdata..?..
000001e0  00 02 00 00 00 06 00 00 00 00 00 00 00 00 00 00 .....
000001f0  00 00 00 00 40 00 00 40 2e 64 61 74 61 00 00 00 .....@...@.data...
00000200  60 00 00 00 30 00 00 02 00 00 00 00 08 00 00 00 .....0.....
00000210  00 00 00 00 00 00 00 00 00 00 00 00 40 00 c0 00 .....@...?
00000220  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 .....
```

机器语言

汇编语言程序

# MIPS汇编语言程序及机器指令

sum100\_mips.asm - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

#MIPS程序 求累加和 sum100\_mips.asm

#求累加和:  $1+2+\dots+n$ ,  $n$ 的值为100 (可以改变), 累加和的结果存放到地址为0的数据存储器中

main:

```
addi $s0,$zero,100    # n=100 -> s0
addi $s1,$zero,1       # 1 -> s1
addi $s2,$zero,1       # 1 -> s2
addi $s3,$zero,0       # 0 -> s3
```

loop:

```
add $s3,$s3,$s1        # s3+s1 -> s3
beq $s1,$s0,finish     # 如果s1=s0, 则转finish
add $s1,$s1,$s2        # s1+s2 -> s1
j loop
```

finish:

```
sw $s3,0($zero)        # s3 存到地址为0的存储单元中

addi $v0,$zero,10      # 10号系统调用
syscall                # 程序退出
```

汇编语言程序

\*sum100\_mips.hex - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

20100064

20110001

20120001

20130000

02719820

12300002

02328820

08000c04

ac130000

2002000a

0000000c

机器语言 (机器指令)

# RISC-V汇编语言程序及机器指令

sum\_riscv.asm - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

#RISC-V计算累加和程序      sum\_riscv.asm      result=1+2+...+n  
#n存放在主存地址为0的数据存储器中, 结果result存放在主存地址为4的数据存储器中

```
main:
    lw a3, 0(zero)          # (0) -> a3   读取主存0号单元 (地址为0) 的值 (n) 到a3=n
    ori a5, zero, 1         # a5=1      a5内容 (循环变量i) 为1
    ori a2, zero, 1         # a2=1      a2内容 (循环增量) 为1
    ori a4, zero, 0         # a4=0      a4内容为0

loop:
    add a4, a4, a5           # a4+a5 -> a4   将i加到a4 (累加和)
    beq a5, a3, finish       # 判断a5=a3?   若a5=a3=n, 则跳出循环
    add a5, a5, a2           # a5+a2 -> a5   a5=a5+1
    jal zero, loop           # 无条件跳转到loop执行

finish:
    sw a4, 4(zero)          # a4 -> (4)      将累加结果result保存到主存1号单元 (地址为4)

end:
    jal zero, end           # 无条件跳转到end执行
```

汇编语言程序

\*sum\_riscv.hex - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

```
00002683
00106793
00106613
00006713
00f70733
00d78663
00c787b3
ff5ff06f
00e02223
0000006f
```

机器语言 (机器指令)

# ARMv7汇编语言程序及机器指令

Sum.s - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

```
# 累加和个数放在[0x100]单元中 (100=0x64)
#累加和结果放在[0x104]单元中 (5050=0x13ba)
```

```
.global _start
_start:
.org 0
    ldr r4,=num
    ldr r5,=result
    mov r0,#100
    str r0,[r4]
    ldr r3,[r4]
    mov r0,#1
    mov r1,#0

sum:
    add r1,r0
    add r0,#1
    cmp r0,r3
    bgt end
    b sum

end:
    str r1,[r5]

stop:
    b stop

.org 0x100
num:
    .word 0

result:
    .word 0
```

汇编语言程序

sum\_armv7.txt - 记事本

文件(F) 编辑(E) 格式(O) 查看(V) 帮助(H)

```
e3a04c06
e3a05e61
e3a00064
e5840000
e5943000
e3a00001
e3a01000
e0811000
e2800001
e1500003
ca000001
eaffffffb
e5851000
eaffffff
```

机器语言（机器指令）

# 1.3 计算机系统的层次结构

1.3.1 系统层次结构

1.3.2 各层之间的关系

1.3.3 软件和硬件的逻辑功能等价性

## • 1.3.1 系统层次结构

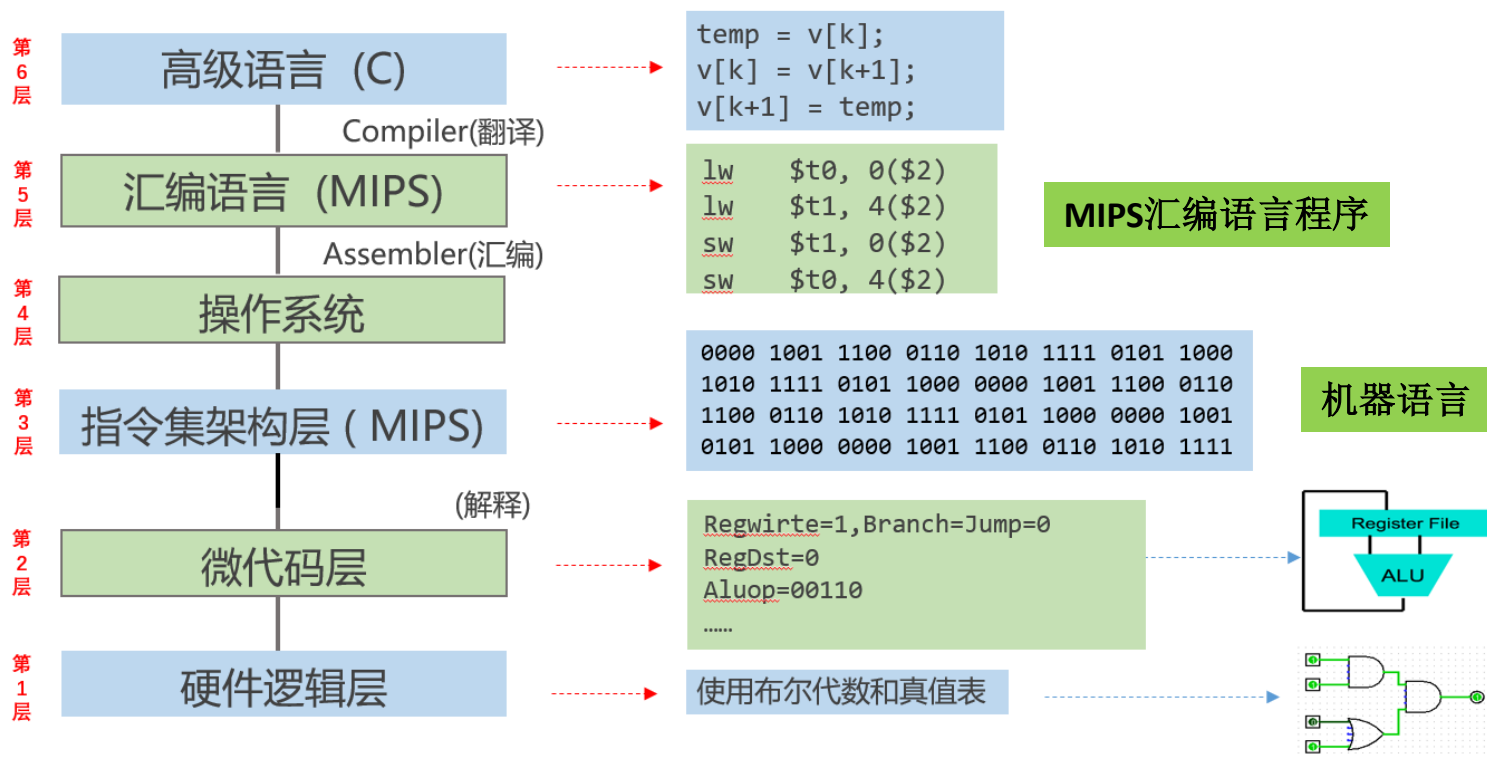
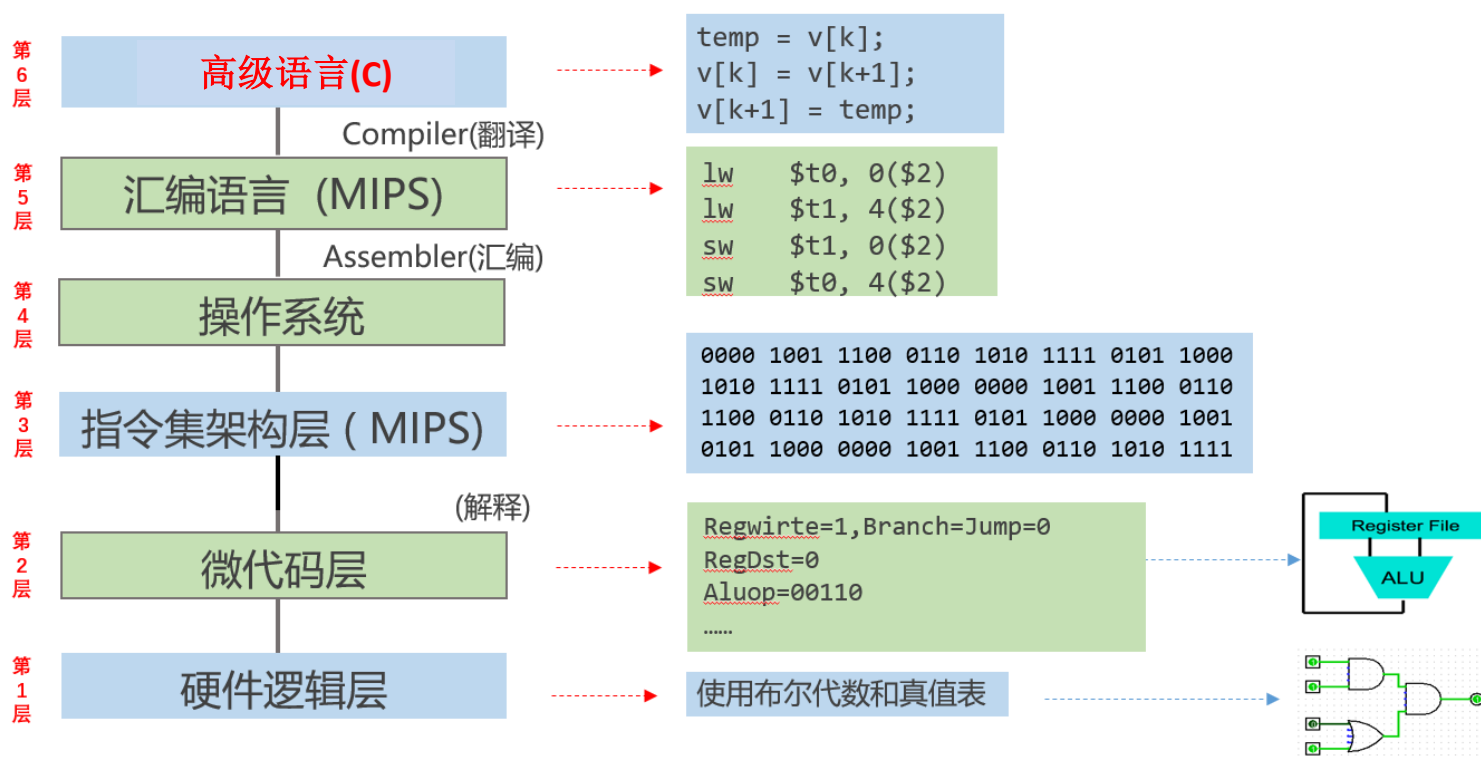


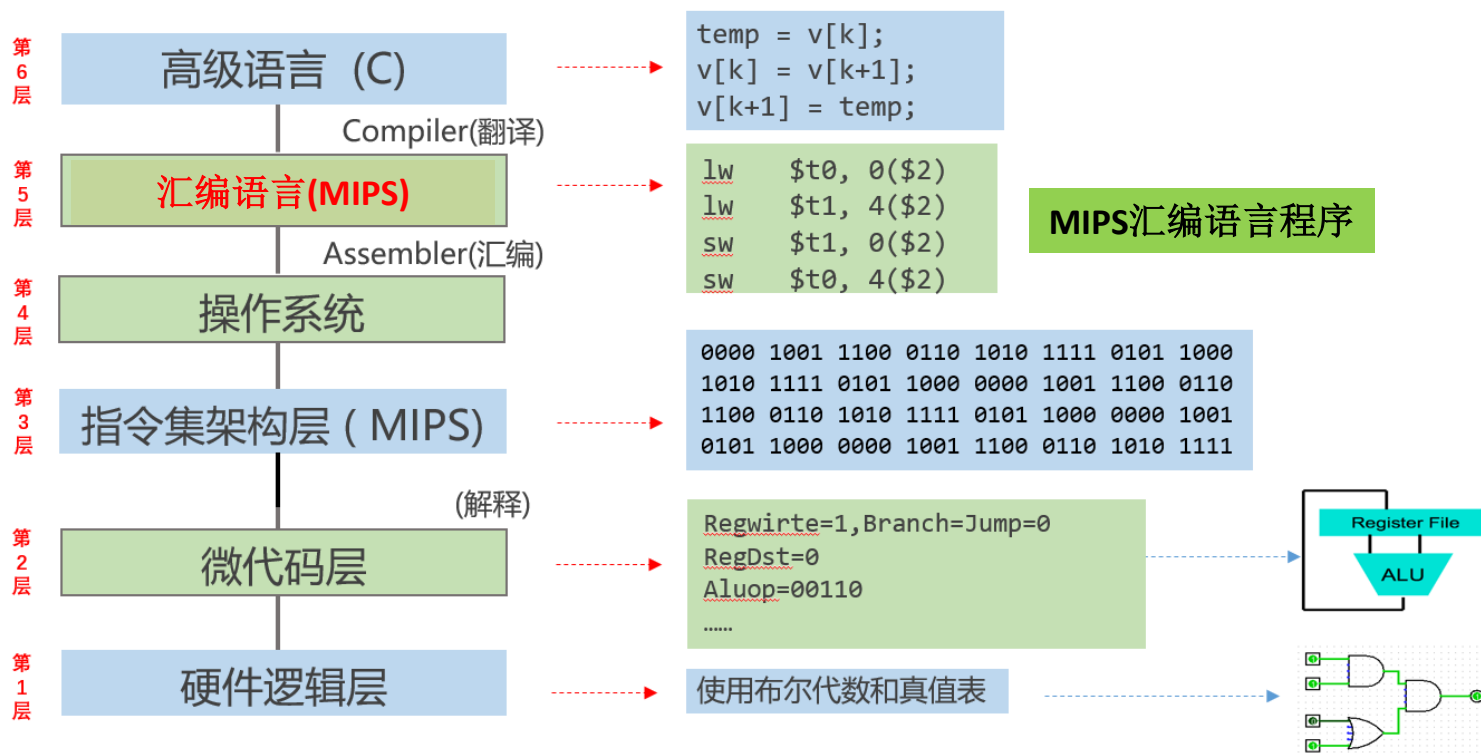
图1.7 计算机系统的层次结构（见教材）

- 第6层：高级语言层，是面向用户的抽象层次。用户使用与机器无关的高级语言编程，编程过程中不需要知道机器的技术细节，只需掌握高级语言的语法规则、算法和数据结构等就可以编程。

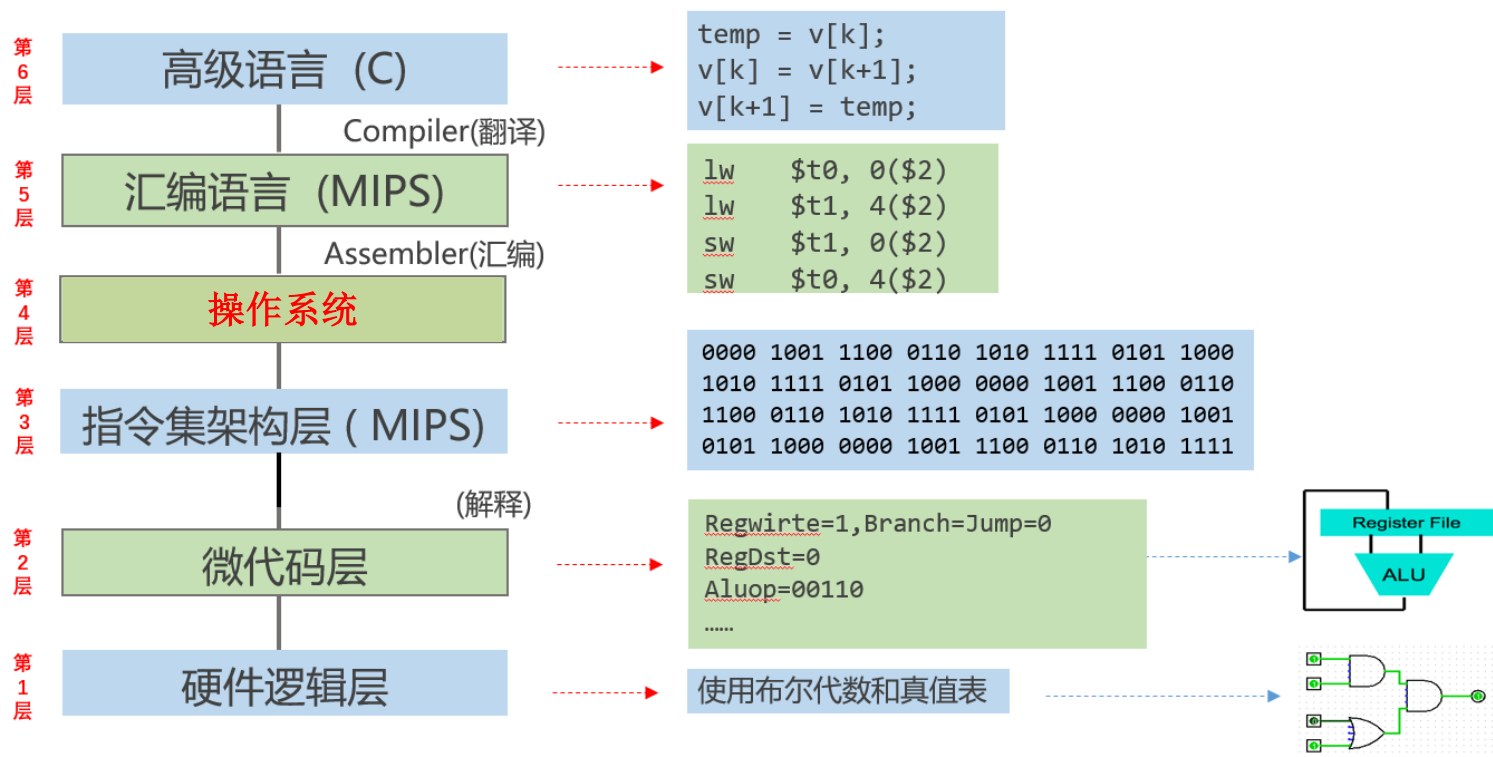




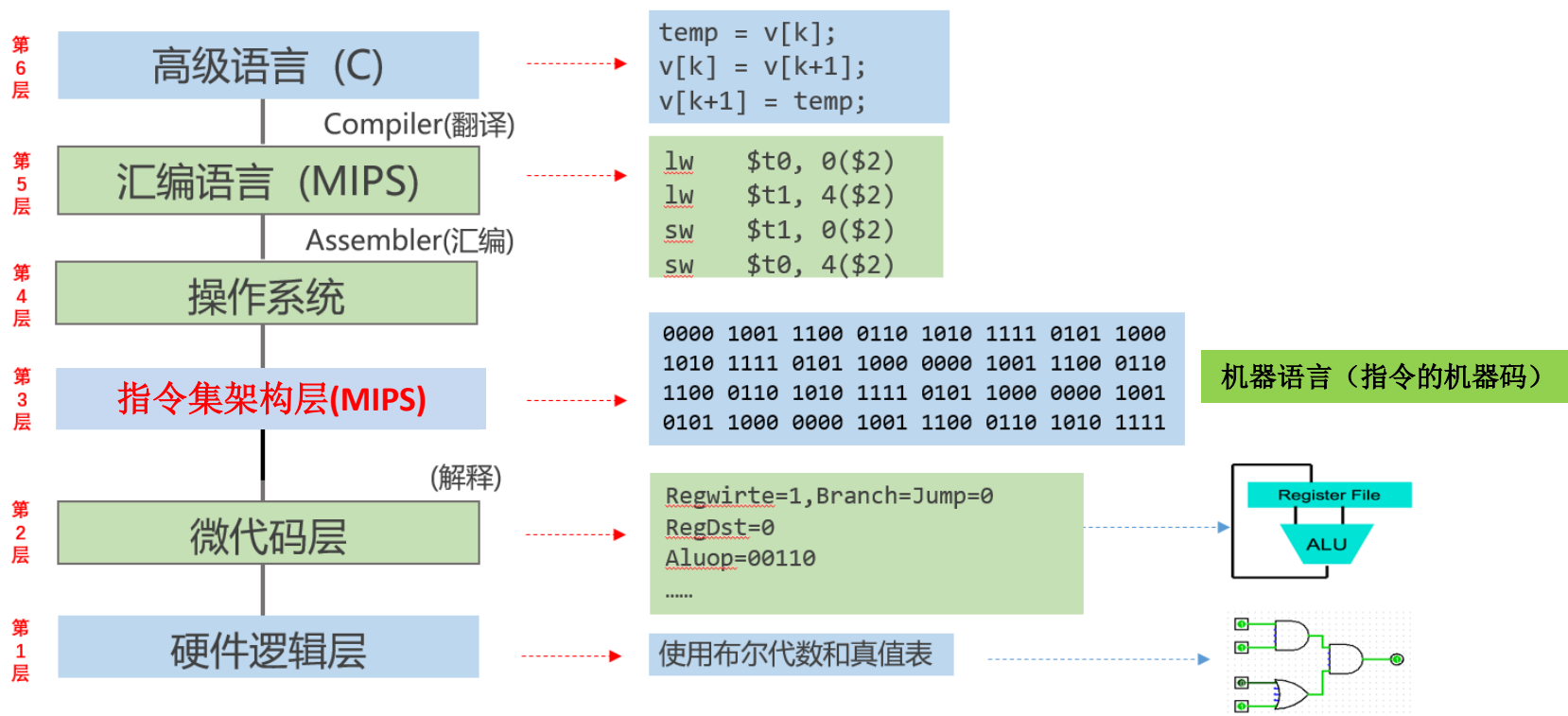
- 第5层：汇编语言层，该层为用户提供基于助记符表示的汇编语言编程。汇编语言与机器结构直接相关，用户必须了解机器内部的详细技术细节（如寄存器、寻址方式）后才能编程。



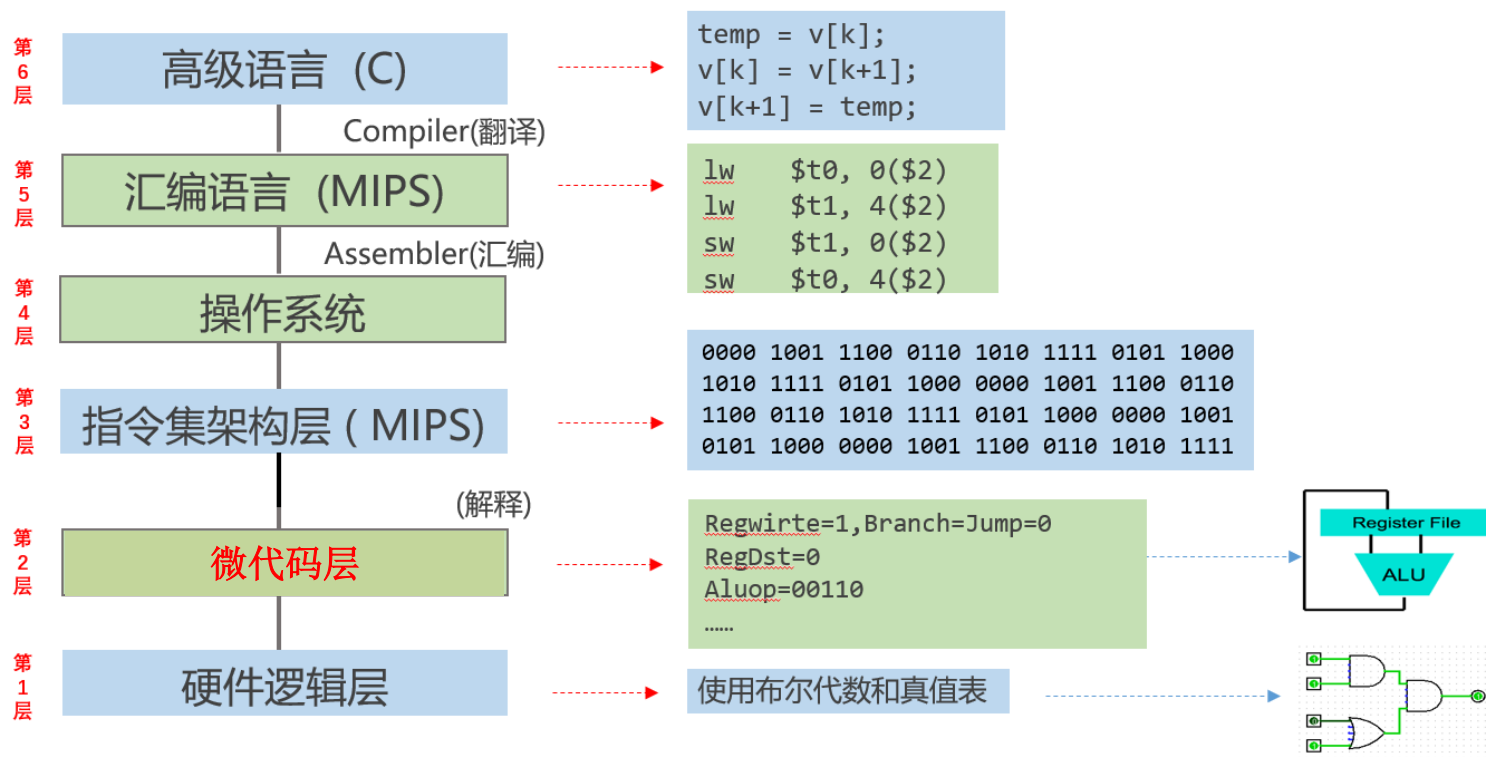
- 第4层：操作系统层，该层用于对计算机系统的硬件和软件资源进行统一管理和调度，提高计算机系统的使用效率，方便用户使用计算机。



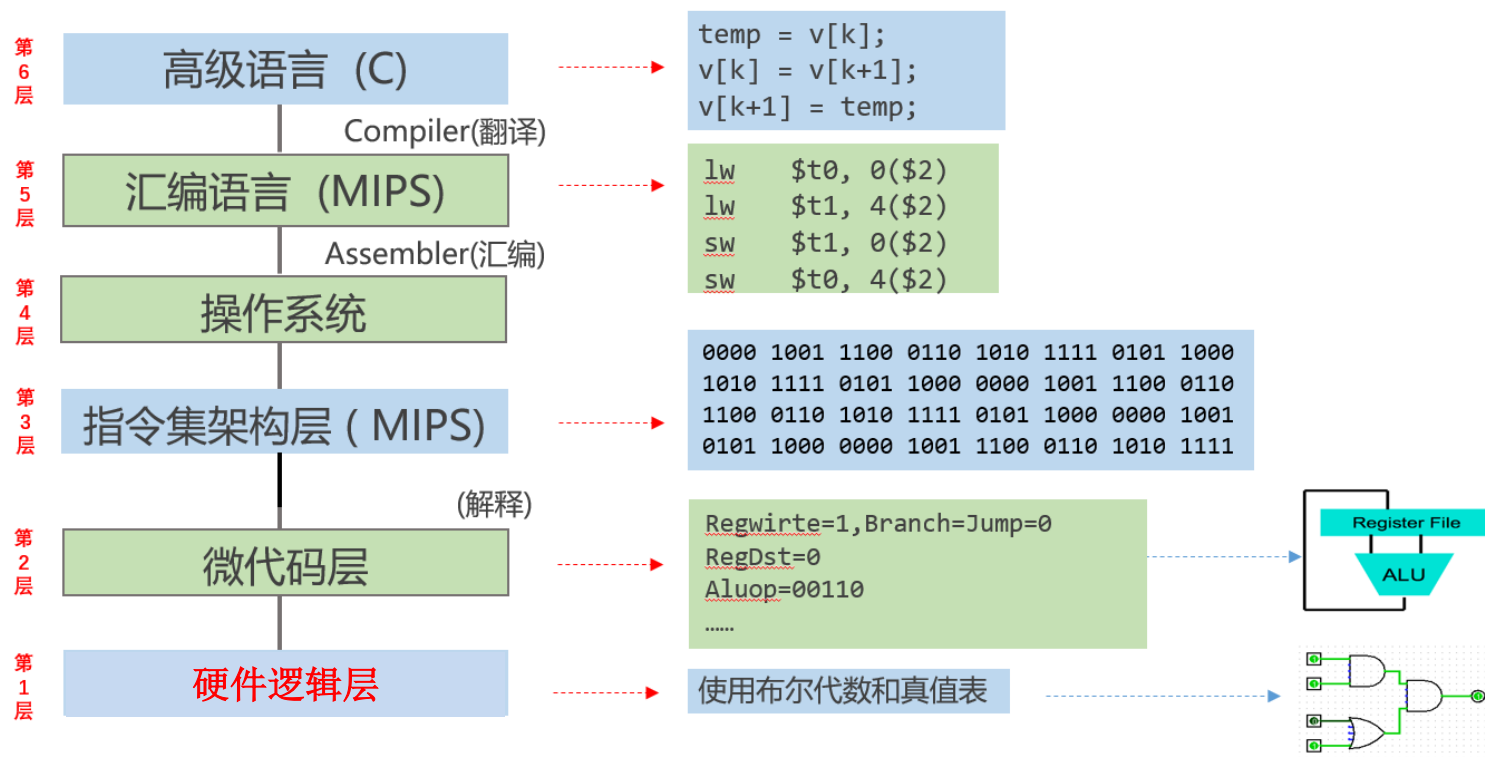
- 第3层：指令集架构层，该层可通过机器语言编写程序实现对计算机硬件的控制，也称为传统机器层或ISA（Instruction Set Architecture，指令集体系结构）层，是计算机中软件系统和硬件系统之间的界面和纽带。



- 第2层：微代码层，该层是实际的机器层，该层的用户使用微指令编写微程序，用户所编写的微程序由硬件直接执行（只有采用微程序设计的计算机系统才有这一层）。

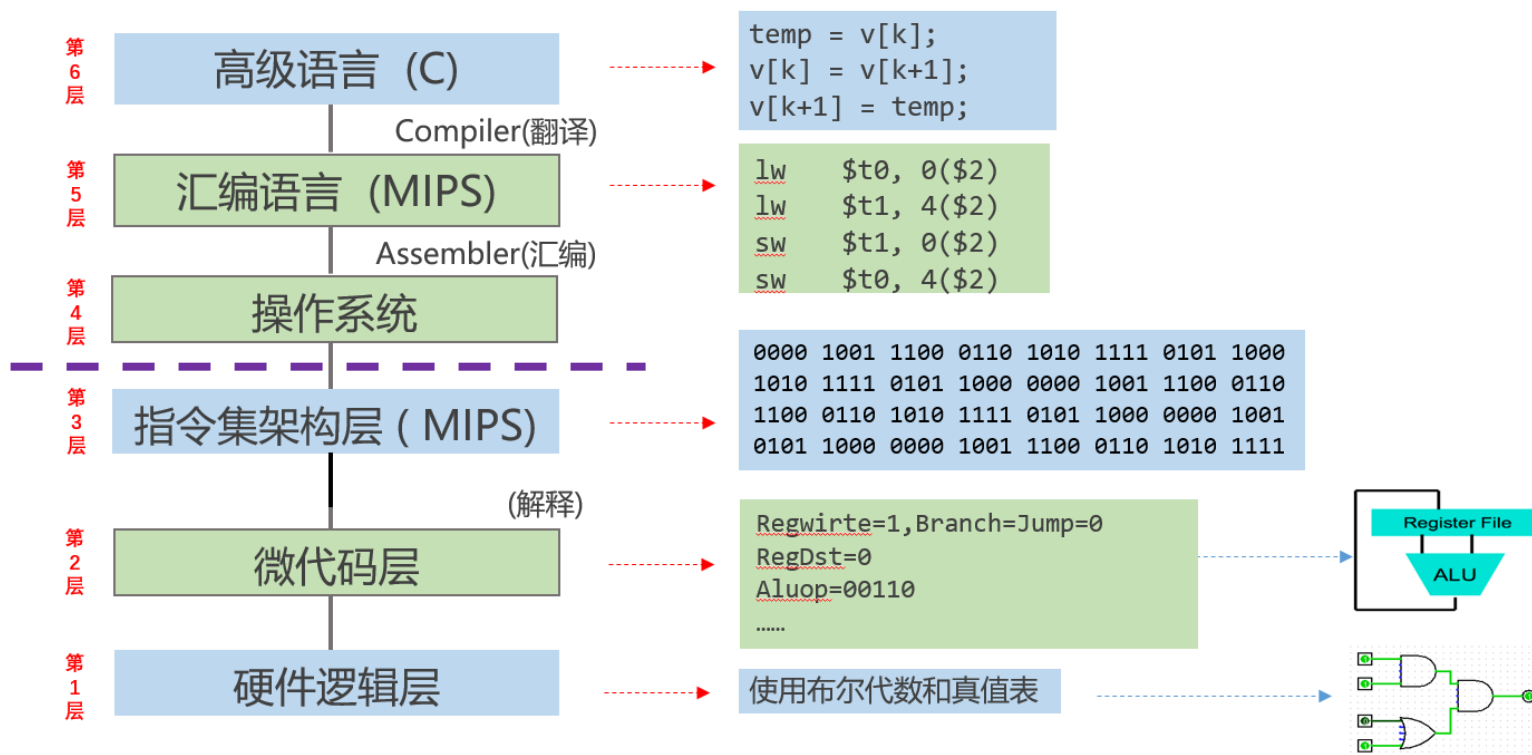


- 第1层：硬件逻辑层（逻辑门层），该层是计算机系统最底层的硬件系统，由逻辑门、触发器等逻辑电路组成，它是由逻辑设计者采用布尔代数设计的硬件内核。



- 第1、2、3层：硬件层，是计算机系统的基础和核心。
- 第4、5、6层：软件层，第4层是面向机器的，第5、6层是面向应用的。

硬、软件  
交互界面

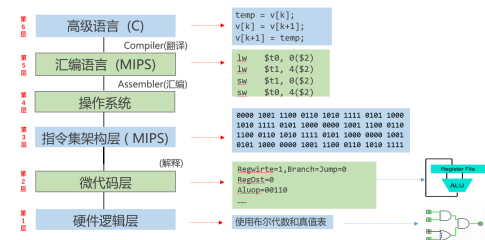




## • 1.3.2 各层之间的关系

- 计算机系统层次结构中，高层是低层功能的扩展，低层是高层的基础。
- 站在不同的层次观察计算机系统会得到不同的概念：

- 程序员在第6层看到的计算机是一个处理高级语言的机器；
- 系统操作员将第4层看作系统的资源；
- 硬件设计人员在第1、2层看到的计算机是电子线路和逻辑器件集。



- 计算机结构的层次划分不是绝对的。机器指令系统级（第3层）与操作系统级（第4层）的界面又称为**硬、软件交互界面**，随着软件硬化和硬件软化而动态变化。操作系统和其它系统软件的界面也有动态变化的趋势（如数据库软件也起到了部分操作系统的功能）。

### • 1.3.3 软件和硬件的逻辑功能等价性

- 计算机硬件实现的是最基本的算术运算和逻辑运算功能，而其它功能大多通过软件的扩充得以实现。
- 硬件和软件在功能上的分配关系随着技术的发展而不断变化，部分功能既可以由硬件实现，也可以由软件实现，称为**软硬件逻辑功能的等价性**。
- 浮点数运算既可以用专门的**浮点运算器硬件**实现，也可以通过一段**子程序**实现。
- 软件和硬件的功能分配及其界面的确定是计算机系统结构研究的重要内容，**软件和硬件功能界面的划分**是由设计目标、性能价格比、技术水平等综合因素决定的。
- 随着大规模集成电路技术的发展，软件硬化或固化是必然趋势。例如，ROM-BIOS形式上是硬件，但其实际内容是软件（称为**固件：Firmware**）。

# 1.4 计算机性能指标和评价

1.4.1 基本性能指标

1.4.2 与时间有关的性能指标

1.4.3 CPU性能公式应用

1.4.4 性能测试及其工具

## • 1.4.1 基本性能指标

### – 1、字长

- **字长**是指CPU一次处理的**数据位数**，字长一般与计算机内部的寄存器、运算器、数据总线的位宽相等。**16**位计算机，**32**位计算机，**64**位计算机。
- 字长对计算机性能的影响：
  - 影响计算精确度。字长越长，计算精确度就越高，反之计算精确度就越低。
  - 影响数据的表示范围和精度。字长越长，定点数的表示范围就越大，浮点数的表示范围越大、精度也越高。

## – 2、主存容量

- **主存容量**是指主存能存储的最大信息量，一般用 $M \times N$ 表示， $M$ 表示存储单元数，也称字容量； $N$ 表示每个存储单元存储的二进制位数，也称位容量。例如8GB内存表示为： $8 \times 2^{30} \times 8$ ， $M = 8 \times 2^{30}$ ， $N = 8$ 。
- 增加主存容量能减少程序运行期间访问辅存（外部存储器）的次数，有利于提高程序的执行速度，也有利于计算机性能的提高。
- $\text{KiB} = 2^{10}\text{B}$ 、 $\text{MiB} = 2^{20}\text{B}$ 、 $\text{GiB} = 2^{30}\text{B}$ 、 $\text{TiB} = 2^{40}\text{B}$ 、 $\text{PiB} = 2^{50}\text{B}$ 。
- $\text{KB} = 10^3\text{B}$ 、 $\text{MB} = 10^6\text{B}$ 、 $\text{GB} = 10^9\text{B}$ 、 $\text{TB} = 10^{12}\text{B}$ 、 $\text{PB} = 10^{15}\text{B}$ 。
  - $\text{KB}/\text{KiB} = 1000/1024 = 0.97$
  - $\text{MB}/\text{MiB} = 1000000/1,048,576 = 0.95$
  - $\text{GB}/\text{GiB} = 1000000000/1,073,741,824 = 0.93$
  - $\text{TB}/\text{TiB} = 1000000000000/(1024 \times 1024 \times 1024 \times 1024) = 0.91$
  - $\text{PB}/\text{PiB} = 1000000000000000/(1024 \times 1024 \times 1024 \times 1024 \times 1024) = 0.88$

## • 1.4.2 与时间有关的性能指标

### — 1、时钟周期

- **时钟周期**是计算机中最基本、最小的时间单位。
- 时钟周期是**主频**的倒数，也称为节拍周期或T周期。
- 例如，主频=1GHz，时钟周期=1ns。

### — 2、CPI

- **CPI**（Clock Cycles Per Instruction）是指执行每条指令所需要的平均时钟周期数。
- 假设程序中包含的总指令条数为IC，程序执行所需的时钟周期数为m，则：

$$CPI = \frac{m}{IC}$$

- 假设程序中有n类指令，第i类指令的使用频率为 $P_i$ ，第i类指令的CPI为 $CPI_i$ ，第i类指令的条数为 $IC_i$ ，则：

$$CPI = \sum_{i=1}^n (CPI_i \times P_i) = \sum_{i=1}^n \left( CPI_i \times \frac{IC_i}{IC} \right)$$

### – 3、CPU时间

- 假设某段程序执行所需的时钟周期数为 $m$ ，时钟周期为 $T$ ，时钟频率为 $f$ ，则该段程序的CPU时间 $T_{CPU}$ 为：

$$T_{CPU} = m \times T = \frac{m}{f}$$

$$CPI = \frac{m}{IC}$$

$$T_{CPU} = CPI \times IC \times T = \frac{CPI \times IC}{f}$$

- CPU时间（ $T_{CPU}$ ）与以下3个因素紧密相关：
  - ① 时钟频率 $f$ （主频）：时钟频率越高，程序执行速度就越快。时钟频率取决于CPU的实现技术和工艺。
  - ② CPI：CPI越小，程序执行速度就越快。CPI取决于计算机的实现技术和指令集结构。
  - ③ 指令条数 $IC$ ：当CPI和时钟周期（时钟频率）固定时，程序指令条数越少，执行速度就越快。指令条数主要与指令系统的设计和编译技术有关。



## — 4、IPC

- **IPC** (Instructions Per Cycle) 是指某个时钟周期CPU能执行的指令条数，是CPI的倒数。
- 随着指令流水线技术和多核技术的发展，IPC的值已经可以大于1（即1个时钟周期内执行1条以上的指令），也就是说CPI也可以小于1。
- IPC和CPI的值与指令集体系结构（ISA: Instruction Set Architecture）、处理器微体系结构、计算机系统组成、操作系统效率以及应用软件的设计紧密相关。

## — 5、MIPS

- **MIPS**（**M**illion **I**nstructions **P**er **S**econd）为每秒执行百万条指令，**GIPS**（**G**iga **I**nstructions **P**er **S**econd）为每秒执行10亿条指令。
- 假设某段程序中包含的总指令条数为 $IC$ ，该段程序的CPU时间为 $T_{CPU}$ ，则：

$$MIPS = \frac{IC}{T_{CPU} \times 10^6}$$

$$T_{CPU} = CPI \times IC \times T = \frac{CPI \times IC}{f}$$

$$MIPS = \frac{f}{CPI} \times 10^{-6} = IPC \times f \times 10^{-6}$$

- 计算机的性能（MIPS）与指令的CPI和主频 $f$ 有直接的关系。主频 $f$ 越高，MIPS值越高；CPI越小，MIPS值越高。

- 第三方**基准测试程序**：通过在不同的计算机上运行相同的基准测试程序来比较计算机性能。
  - ① **Whetstone**基准测试程序：用于测试浮点运算性能。
  - ② **Dhrystone**基准测试程序：用于测试整数编译器及CPU处理整数指令和控制功能的有效性。
- 表1.2（见教材）：不同年份计算机MIPS性能参数（使用**Dhrystone**基准测试程序）
  - ① 2018年，Intel Core i9-9900K，制程工艺=14nm，主频=4.70GHz，**Dhrystone MIPS=412090（4120.9亿次/秒运算速度）**，IPC=87.68，IPC/核=10.69（**8核**）。
  - ② 2020年，AMD Ryzen Threadripper 3990X，晶体管=39.54billion（**395.4亿个晶体管**），制程工艺=7nm，主频=4.35GHz，**Dhrystone MIPS=2356230（23562.3亿次/秒运算速度）**，IPC=541.66，IPC/核=8.46（**64核**）。
- 表1.3（见教材）：Intel Core2 CPU的MIPS测试结果（使用**Whetstone**基准测试程序）
  - ① **Basic解释器=59，Basic编译器=347，FORTRAN=347，Java=1534，C/C++=2043。**
  - ② 不同编程语言得到的**Whetstone**测试结果不一样。
  - ③ 浮点运算的**MIPS**值比较小。

## — 6、MFLOPS

- **MFLOPS** (Million Floating-point Operations per Second) 为每秒执行百万 ( $10^6$ ) 浮点运算次数。
- **GFLOPS** (Giga Floating-point Operations per Second) 为每秒执行10亿 ( $10^9$ ) 浮点运算次数。
- **TFLOPS** (Tera Floating-point Operations per Second) 为每秒执行万亿 ( $10^{12}$ ) 浮点运算次数。
- **PFLOPS** (Peta Floating-point Operations per Second) 为每秒执行千万亿 ( $10^{15}$ ) 浮点运算次数。
- 假设某计算机在 $T_{CPU}$ 时间内执行 $IC_{flops}$ 次浮点运算，则：

$$MFLOPS = \frac{IC_{flops}}{T_{CPU} \times 10^6}$$

## • 1.4.3 CPU性能公式应用

- 例1.1：某程序的目标代码主要由4类指令组成，它们在程序中所占比例和各自CPI如表1.4所示（见教材）。请问：
- ① 求该程序的CPI。
  - ② 若该CPU的主频为400MHz，求该计算机的MIPS。

表1.4

指令类型	CPI	所占比例
算术逻辑运算指令	1	60%
访存指令	2	18%
转移指令	4	12%
其他指令	8	10%

– 答：

$$CPI = \sum_{i=1}^4 (CPI_i \times P_i) = 1 \times 0.6 + 2 \times 0.18 + 4 \times 0.12 + 8 \times 0.1 = 2.24$$

$$MIPS = \frac{f}{CPI} = \frac{400 \times 10^6}{2.24} \times 10^{-6} = 178.6$$

每秒执行1.786亿条指令

- 例1.2：若计算机A和B是基于相同指令集设计的两种不同类型的计算机，A的时钟周期为2ns，某程序在A上运行时的CPI为3；B的时钟周期为4ns，同一程序在B上运行时的CPI为2。请问，对这个程序而言，计算机A与B哪个更快？快多少？

– 答：

- 该程序在计算机A和计算机B上的运行时间分别为：

$$T_{CPUA} = CPI_A \times IC_A \times T_A$$

$$T_{CPUB} = CPI_B \times IC_B \times T_B$$

- 因为是同一个程序，故：

$$IC_A = IC_B = IC$$

- 因此有：

$$\frac{T_{CPUA}}{T_{CPUB}} = \frac{CPI_A \times IC_A \times T_A}{CPI_B \times IC_B \times T_B} = \frac{3 \times IC \times 2ns}{2 \times IC \times 4ns} = 0.75$$

- 即：计算机A比计算机B快，快 $1/0.75 \approx 1.3333$ 倍。

- 例1.3：设某计算机中A、B、C三类指令的CPI如表1.5所示（见教材）。现有两类不同的编译器将同一高级语言的语句编译成两种不同类型的代码序列，其中包含上述三类指令的数量如表1.6所示（见教材）。请问：

- ① 两种代码序列的CPI分别是多少？
- ② 哪种代码的执行速度快？

表1.5

指令	A	B	C
CPI	1	2	3

表1.6

代码序列	代码中3类指令的数量		
	A	B	C
1	2	1	2
2	4	1	1

— 答：

- 两种代码序列的CPI分别为：

$$CPI_1 = \sum_{i=1}^3 (CPI_i \times P_i) = 1 \times \left(\frac{2}{5}\right) + 2 \times \left(\frac{1}{5}\right) + 3 \times \left(\frac{2}{5}\right) = 2$$

$$CPI_2 = \sum_{i=1}^3 (CPI_i \times P_i) = 1 \times \left(\frac{4}{6}\right) + 2 \times \left(\frac{1}{6}\right) + 3 \times \left(\frac{1}{6}\right) = 1.5$$

- 两种代码序列的运行时间分别为（因为是同一个计算机，故时钟周期相同）：

$$T_{CPU1} = CPI_1 \times IC_1 \times T_1 = 2 \times 5 \times T = 10T$$

$$IC_1 = 2 + 1 + 2 = 5$$

$$IC_2 = 4 + 1 + 1 = 6$$

$$T_{CPU2} = CPI_2 \times IC_2 \times T_2 = 1.5 \times 6 \times T = 9T$$

$$T_1 = T_2 = T$$

- 即：第2种代码的执行速度快。尽管第2种代码的数量（6条）比第1种代码的数量（5条）多，但是执行速度却要快，原因是第2种代码中CPI小的指令所占比例更高（A类指令）。



## • 1.4.4 性能测试及其工具

### – 目前较为流行的计算机性能测试软件：

- 硬盘测试软件：CrystalDiskMark、ATTO Disk Benchmark、HD Tune、IOmeter等。
- 光驱测试软件：Nero InfoTool、Nero CD-DVD Speed等。
- 显卡测试软件：3DMark、FurMark、GPU-Z、Fraps、SiSoftware Sandra等。
- CPU测试软件：CPU-Z、SiSoftware Sandra、Geekbench、Fritz、Super PI等。
- 内存测试软件：SiSoftware Sandra、MemTest、PassMark Performance Test等。
- 综合性测试软件：SiSoftware Sandra、鲁大师、安兔兔等。

### – 基准测试程序（**Benchmark**）：将应用程序中使用频率最高的那些核心程序作为评价计算机性能的标准程序。流行的基准测试程序有：Dhrystone、Whetstone、Linpack、SPEC、NPB等。

# 1.5 课程学习的建议

- 通过《计算机组成原理》课程的学习，应理解计算机核心组成部件（运算器、控制器、存储器等）的**内部结构**、**工作原理**、**设计与实现方法**，并能具有整机的概念，奠定坚实的智能硬件及计算机系统的设计实现基础。
- **1、构造观**：在理解并掌握运算器、控制器等核心功能部件的结构及工作原理的基础上，掌握运算器、控制器等功能部件及简单计算机系统的设计方法，具有功能部件和智能硬件及其系统的设计能力。
- **2、系统观**：研究硬件系统与软件系统的协同与互动。一方面，从程序员的角度审视计算机的硬件系统，研究并分析计算机功能部件采用不同结构和设计方法可能会给程序执行的正确性和执行性能带来什么样的影响。另一方面，从硬件工程师的角度审视程序设计的优化问题，探究如何利用硬件的特性提升程序运行的性能和效率。
- **3、工程观**：软硬件协同视角下的计算机系统开发和实现能力，考虑工程制约因素、选择恰当技术和工具进行工程优化的意识，关注工程实施过程中科学要素、技术要素及非技术要素的协调与融合。

# 本章小结

- **计算机的发展经历了4代**：电子管、晶体管、集成电路、超大规模集成电路。
- **摩尔定律**：当价格不变时，集成电路上可容纳的晶体管数量大约**18至24**个月翻一番，性能也将提升一倍。
- **冯·诺依曼体系结构**（冯·诺依曼结构计算机）：计算机制造的三个基本原则，即采用二进制逻辑、程序存储执行（存储程序和程序控制）以及计算机由五个部分组成（运算器、控制器、存储器、输入设备、输出设备）。
- **计算机系统的层次结构**：高级语言层、汇编语言层、操作系统层、指令集架构层（ISA层）、微代码层、逻辑门层。
- **软件和硬件的逻辑功能等价性**：硬件和软件在功能上的分配关系随着技术的发展而不断变化，部分功能既可以由硬件实现，也可以由软件实现，称为软硬件逻辑功能的等价性。
- **计算机性能指标**：字长、主存容量、时钟周期、CPI、CPU时间、IPC、MIPS、MFLOPS。
- **计算机性能测试软件**：CPU测试软件、内存测试软件、显卡测试软件、硬盘测试软件、综合性测试软件等，基准测试程序（Benchmark）。

# 习题 (P17-18)

- 1.2
- 1.4
- 1.5
- 1.6

# 实践训练（课外训练）

- 从网上下载合适的计算机系统性能测试工具（性能测试软件）对计算机（自己的台式电脑或笔记本电脑）进行性能测试；
- 尝试对比分析不同性能测试工具对同一计算机进行测试的不同结果；
- 结合自己所学的知识，分析性能测试工具（性能测试软件）的关键是什么？

## 习题 1

1.1 解释下列名词。

摩尔定律 汇编器 编译器 解释器 链接器 时钟周期 机器字长 主存容量 CPI IPC MIPS MFLOPS CPU 时间



1.2 选择题（考研真题）。

(1) [2018] 冯·诺依曼结构计算机中数据采用二进制编码表示，其主要原因是\_\_\_\_\_。

I. 二进制运算规则简单

II. 制造两个稳态的物理器件较为容易

III. 便于逻辑门电路实现算术运算

A. 仅 I、II

B. 仅 I、III

C. 仅 II、III

D. I、II、III

(2) [2019] 下列关于冯·诺依曼结构计算机基本思想的叙述中，错误的是\_\_\_\_\_。

A. 程序的功能都通过中央处理器执行指令实现

B. 指令和数据都用二进制表示，形式上无差别

C. 指令按地址访问，数据都在指令中直接给出

D. 程序执行前，指令和数据需预先存放在存储器中

(3) [2016] 高级语言源程序转换为机器级目标代码文件的程序称为\_\_\_\_\_。

A. 汇编程序

B. 链接程序

C. 编译程序

D. 解释程序

(4) [2015] 计算机硬件能够直接执行的是\_\_\_\_\_。

I. 机器语言程序

II. 汇编语言程序

III. 硬件描述语言程序

A. 仅 I

B. 仅 I、II

C. 仅 I、III

D. I、II、III

(5) [2011] 下列选项中，描述浮点数操作速度指标的是\_\_\_\_\_。

A. MIPS

B. CPI

C. IPC

D. MFLOPS

(6) [2010] 下列选项中，能缩短程序执行时间的措施是\_\_\_\_\_。

I. 提高 CPU 时钟频率

II. 优化数据通路结构

III. 对程序进行编译优化

A. 仅 I 和 II

B. 仅 I 和 III

C. 仅 II 和 III

D. I、II、III

(7) [2013] 某计算机主频为 1.2GHz，其指令分为 4 类，它们在基准程序中所占比例及 CPI 如表 1.7 所示。

表 1.7 各类指令在基准程序中所占比例及 CPI

指令类型	所占比例	CPI	指令类型	所占比例	CPI
A	50%	2	C	10%	4
B	20%	3	D	20%	5

该机的 MIPS 数是\_\_\_\_\_。

A. 100

B. 200

C. 400

D. 600

(8) [2012] 假定基准程序 A 在某计算机上的运行时间为 100 秒，其中 90 秒为 CPU 时间，其余为 I/O

时间。若 CPU 速度提高 50%，I/O 速度不变，则运行基准程序 A 所耗费的时间是\_\_\_\_\_。

- A. 55 秒                      B. 60 秒                      C. 65 秒                      D. 70 秒

(9) [2014] 程序 P 在机器 M 上的执行时间是 20 秒，编译优化后，P 执行的指令数减少到原来的 70%，而 CPI 增加到原来的 1.2 倍，则 P 在 M 上的执行时间是\_\_\_\_\_。

- A. 8.4 秒                      B. 11.7 秒                      C. 14.0 秒                      D. 16.8 秒

(10) [2017] 假定计算机 M1 和 M2 具有相同的指令集体系结构 (ISA)，主频分别为 1.5GHz 和 1.2GHz。在 M1 和 M2 上运行某基准程序 P，平均 CPI 分别为 2 和 1，则程序 P 在 M1 和 M2 上运行时间的比值是\_\_\_\_\_。

- A. 0.4                          B. 0.625                          C. 1.6                          D. 2.5

1.3 冯·诺依曼结构计算机的基本思想是什么？按此思想设计的计算机硬件系统应由哪些部件组成？它们各有何作用？

→ 1.4 计算机系统从功能上可划分为哪些层次？各层次在计算机系统中起什么作用？

→ 1.5 假定某计算机 1 和计算机 2 以不同的方式实现了相同的指令集，该指令集中共有 A、B、C、D 4 类指令，它们所占的比例分别为 40%、20%、15% 和 25%。计算机 1 和计算机 2 的时钟周期分别为 600MHz 和 800MHz，各类指令在两计算机上的 CPI 如表 1.8 所示。

表 1.8 各类指令在两计算机上的 CPI

指令类型	A	B	C	D
CPI1	2	3	4	5
CPI2	2	2	3	4

求两计算机的 MIPS 各为多少？

→ 1.6 若某程序编译后生成的目标代码由 A、B、C、D 4 类指令组成，它们在程序中所占比例分别为 40%、20%、15%、25%。已知 A、B、C、D 四类指令的 CPI 分别为 1、2、2、2。现需要对程序进行编译优化，优化后的程序中 A 类指令数量减少了一半，而其他指令数量未发生变化。假设运行该程序的计算机 CPU 主频为 500MHz。回答下列各题。

- (1) 优化前后程序的 CPI 各为多少？
- (2) 优化前后程序的 MIPS 各为多少？
- (3) 通过上面的计算结果，你能得出什么结论？

## 实践训练

调查主流 CPU 厂商常用的性能测试工具，从网上下载合适的计算机系统性能测试工具对计算机进行性能测试，尝试对比分析不同性能测试工具对同一计算机进行测试的不同结果。结合自己所学的知识，分析性能测试软件的关键是什么。



# 关于作业提交

- **1周内**必须提交（上传到学院的FTP服务器上），否则认为是迟交作业；如果期末仍然没有提交，则认为是未提交作业
  - 作业完成情况成绩=第1次作业提交情况\*第1次作业评分+第2次作业提交情况\*第2次作业评分+.....+第N次作业提交情况\*第N次作业评分
  - 作业评分：A（好）、B（中）、C（差）三挡
  - 作业提交情况：按时提交（1.0）、迟交（0.5）、未提交（0.0）
- 请采用电子版的格式（**PPT文档**）上传到FTP服务器上，文件名取“学号+姓名+第X次作业.pptx”
  - 例如：11920212203695+向泽旭+第1次作业.pptx
- 1周后上课时（2023年3月6日）会**随机抽取1位同学**到讲台上汇报作业。
- 第1次作业提交的截止日期为：**2023年3月5日晚上24点。**

# 作业样例

## • 1.1 解释下列名词：

- ① 摩尔定律：当价格不变时，集成电路上可容纳的晶体管数量大约18至24个月翻一番，性能也将提升一倍。
- ② 汇编器：汇编程序负责将汇编语言翻译成机器语言目标程序，也称为汇编器。
- ③ 编译器：编译程序负责将高级语言翻译成汇编代码代码，也称为编译器。
- ④ 解释器：解释程序用于将源程序中的语句按执行顺序逐条翻译成机器指令并执行，且不生成目标程序，也称为解释器。
- ⑤ 链接器：链接器是一个程序，将一个或多个由编译器或汇编器生成的目标文件外加库链接为一个可执行文件。
- ⑥ 时钟周期：时钟周期是计算机中最基本的、最小的时间单位。在一个时钟周期内，CPU仅完成一个最基本的动作。
- ⑦ 机器字长：字长指CPU一次处理的数据位数，字长一般与计算机内部的寄存器、运算器、数据总线的位宽相等。
- ⑧ 主存容量：主存容量是指主存能存储的最大信息量，一般用M×N表示，M表示存储单元数，也称字容量；N表示每个存储单元存储的二进制位数，也称位容量。
- ⑨ CPI：CPI（Clock Cycles Per Instruction）是指执行每条指令所需要的平均时钟周期数。
- ⑩ IPC：IPC（Instructions Per Cycle）是指某个时钟周期CPU能执行的指令条数，是CPI的倒数。
- ⑪ MIPS：MIPS（Million Instructions Per Second）为每秒执行百万条指令。
- ⑫ MFLOPS：MFLOPS（Million Floating-point Operations per Second）为每秒执行百万（ $10^6$ ）浮点运算次数。
- ⑬ CPU时间：假设某段程序执行所需的时钟周期数为m，时钟周期为T，时钟频率为f，则该段程序的CPU时间 $T_{CPU}$ 为：

$$T_{CPU} = m \times T = \frac{m}{f}$$

$$T_{CPU} = CPI \times IC \times T = \frac{CPI \times IC}{f}$$

- **1.3 冯·诺依曼结构计算机的基本思想是什么？按此思想设计的计算机硬件系统应由哪些部件组成？它们各有何作用？**

- **答：**

- 数学家冯·诺依曼提出了计算机制造的三个基本原则，即采用二进制逻辑、程序存储执行（存储程序和程序控制）以及计算机由五个部分组成（运算器、控制器、存储器、输入设备、输出设备），这套理论被称为冯·诺依曼体系结构。
- 计算机硬件系统应由运算器、控制器、存储器、输入设备、输出设备等组成。
- 运算器是一种用于信息加工处理的部件，它对数据进行算术运算和逻辑运算。运算器通常由算术逻辑单元（**ALU, Arithmetic and Logic Unit**）和一系列寄存器组成。通常将运算器一次运算能处理的二进制位数称为机器字长。现代计算机具有多个寄存器，称为寄存器组。
- 控制器是整个计算机的指挥中心，它可使计算机各部件协调工作。计算机中有两股信息在流动，一股是控制流信息，另一股是数据流信息。控制流信息的发源地是控制器，控制器产生控制流信息的依据来自3个方面：指令寄存器、状态寄存器和时序电路。
- 存储器的主要功能是存放程序和数据，目前计算机的主存储器都是半导体存储器。
- 输入设备就是将信息输入计算机的外部设备，它将人们熟悉的信息形式转换成计算机能接收并识别的信息形式。
- 输出设备就是将计算机运算结果转换成人们和其他设备能接收和识别的信息形式的设备，如字符、文字、图形、图像、声音等。

**Thanks**