主存地址 0x0000\_0000到0xffff\_ffff 每个地址能装1B的数据，共能存放2^32=4GB的数据

每个cache line能装64B个数据，256个cache line能装256\*64B=16\*1024B个数据，即16KB

若每个组中有4个cache line，即4路组相联，则可分256/4=64个组

一个cache line可以装64个主存地址的数据，那么32位主存地址中，[5:0]是块内偏移量，[31:6]是主存块地址，主存块地址的[11:6]是索引（index），[31:12]是标识（tag）

Cache line由以下数据构成



当组内cache line需要被替换时，采用随机替换策略