

# 数字电路与数字系统实验

|      |                 |
|------|-----------------|
| 实验名称 | exp10 音频输出实验    |
| 院系   | 计算机科学与技术系       |
| 学生姓名 |                 |
| 学号   |                 |
| 班级   | 数字电路与数字系统实验1班   |
| 邮箱   |                 |
| 实验时间 | 2020 年 11 月 1 日 |

# 目录

|     |                  |    |
|-----|------------------|----|
| 1   | 实验目的             | 2  |
| 2   | 实验原理             | 2  |
| 3   | 实验环境/器材          | 2  |
| 4   | 程序代码结构           | 3  |
| 5   | 实验步骤/过程          | 3  |
| 5.1 | 键盘控制模块 . . . . . | 3  |
| 5.2 | 音符与和声 . . . . .  | 5  |
| 5.3 | 调节音量 . . . . .   | 8  |
| 6   | 测试方法+实验结果        | 13 |
| 7   | 遇到的问题及解决办法       | 13 |
| 8   | 得到的启示            | 14 |
| 9   | 意见和建议            | 14 |

## 1 实验目的

- 学习如何将数字信号转换为模拟信号
- 学习音频信号的输出方式
- 复习PS/2键盘控制器的设计方法
- 学习乐理知识

## 2 实验原理

本实验的数字音频采用48kHz的采样率，即每间隔 $1/48000$ 秒（1/48毫秒的时间产生一个数字输出样本点。对于不同频率的正弦波信号，其周期对应的样本点数不同。例如对于频率为960Hz的正弦波，每50个样本点对应它的一个周期。

我们如果要产生不同频率的正弦波，需要先按频率计算出样本点对应的相位，然后查三角函数表获取对应幅度值的方式。我们存储了一张1024点的sin函数表。即存储器中以地址 $k=0 \cdots 1023$ 存储了1024个三角函数值。我们可以根据频率计算相邻两个样本点对应的sin表中的相位之差。然后只需要把这个值传入题目文件提供的模块，即可生成相应频率的正弦波。

## 3 实验环境/器材

- Quartus编辑器和DE10-Standard开发平台
- FPGA开发板
- 带有PS/2接口的键盘
- 带3.5mm接口的耳机

## 4 程序代码结构

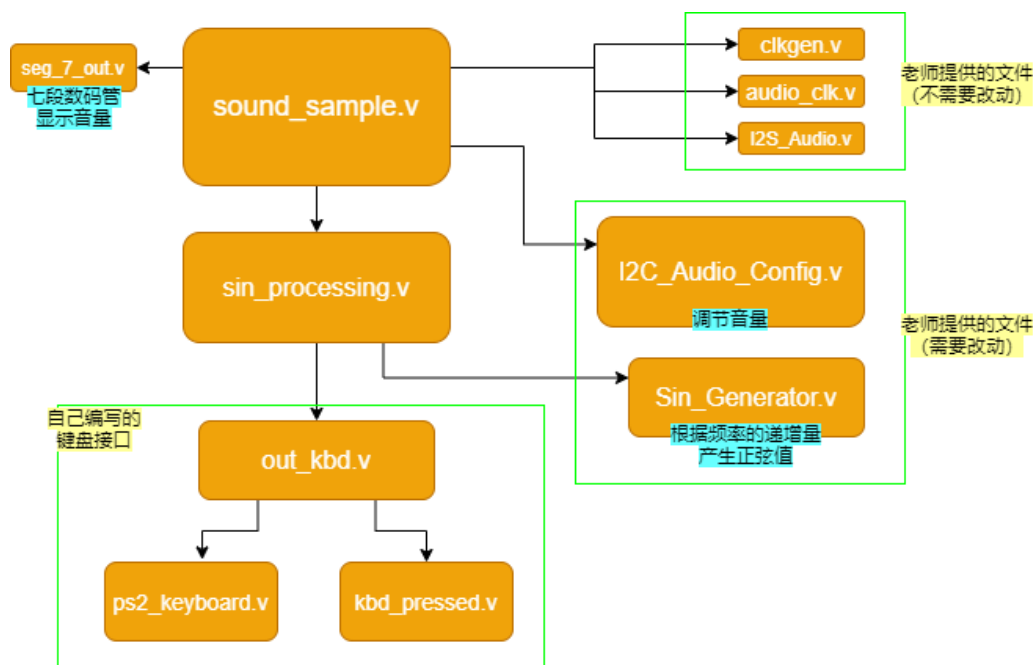


图 1: 模块结构

## 5 实验步骤/过程

### 5.1 键盘控制模块

编写键盘控制模块的方法和实验8大体相同。通过调用ps2\_keyboard 模块获取扫描码，依次判断当前的按键状态。因为不需要输出键码和ASCII码，所以我们对实验8的代码进行了一些修改。首先我们要确定应该把什么返回给上层模块。根据我们要实现的功能，我们发现只需要把当前的按键状态返回即可。所以我们构建一个八位的变量作为返回值，告诉上层模块哪些琴键处于被按下的状态。

获取按键状态需要对所有通码和断码进行分析。当扫描码读到F0时，说明下一个扫描码是断码。所以当F0读完时，我们下一个扫描码（即断码）赋给变量off\_data，然后停顿一段时间，直到这个断码读完，再读取下一个通码。通码保存在变量eff\_data 中。

```

1 always @ (posedge clk) begin
2     if (clrn == 0) begin
3         nextdata_n <= 1;
4         key_off <= 0;
5         pressed <= 1;
6         eff_data <= 8'b0;
7         off_data <= 8'b0;
8         cnt_key <= 0;
9     end else begin
10        if (ready) begin
11            if (data == 8'hF0) begin // don't read F0
12                pressed <= 0;
13            end else begin
14                if (pressed == 0) begin
15                    pressed <= 1;
16                    key_off <= 1; // skip break code
17                    off_data <= data;
18                    eff_data <= 0;
19                end else begin
20                    if (key_off == 0) eff_data <= data;
21                end
22            end
23            nextdata_n <= 0;
24        end else nextdata_n <= 1;
25
26        // delay for next effective code
27        if (key_off) begin
28            if (cnt_key == 5000000) begin
29                cnt_key <= 0;
30                key_off <= 0;
31            end else begin
32                cnt_key <= cnt_key + 1;
33                key_off <= 1;
34            end
35        end
36
37    end
38 end

```

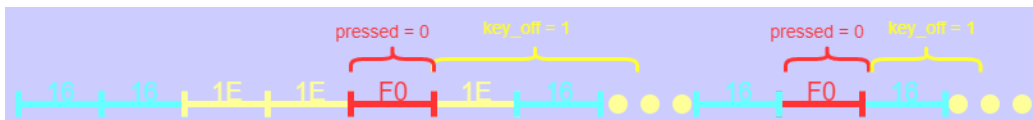


图 2: 控制扫描码

接着我们就可以根据key\_off信号，再结合通码和断码来更新按键状态。具体实现在kbd\_pressed模块中，逻辑很简单，这里就不展示了。

写完键盘控制模块之后不能马上对接音频控制模块，要先测试一下键盘控制模块运行是否成功。于是我新建一个工程，把按键状态的八位变量按位赋值给LEDR。操作键盘观察输出得知运行成功。

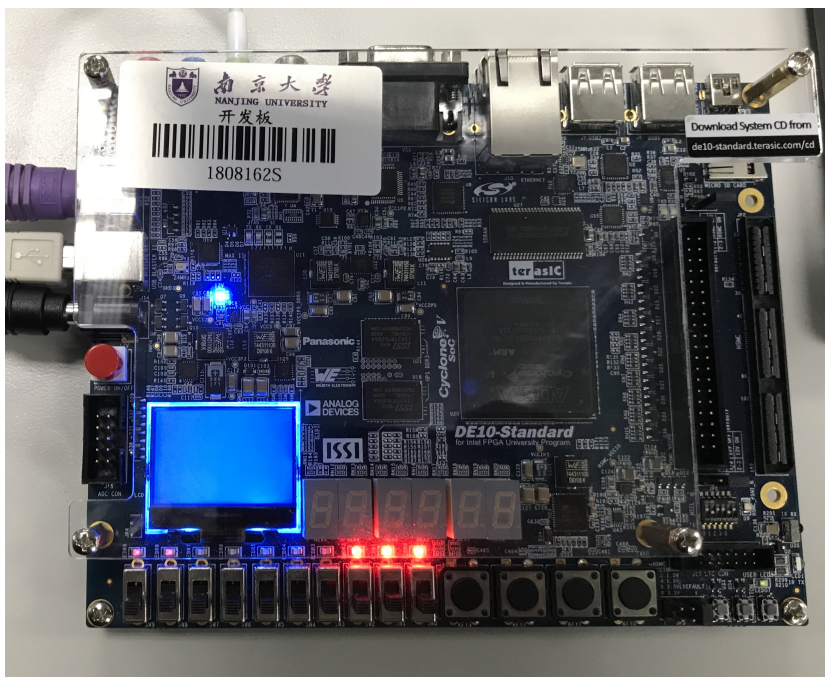


图 3: 同时按do、re、mi

## 5.2 音符与和声

在题目提供的工程中，Sin\_Generator模块是在顶层模块中调用的。在只支持同时按一个键的情况下，我们只需要把该键对应音符的频率通过简单的计算，传入此模块，即可实现电子琴的单音符输出。于是我们只需要

根据键盘控制模块返回的按键状态，把相应的值传入实现好的模块，基础功能就实现了。

而和声的实现稍微复杂一些。我们需要把多个键对应的sin值按比例缩小之后相加，然后把得到的值传给处理sin值的模块。所以我们创建一个名为 sin\_processing的模块，用它调用键盘控制模块和计算sin值的模块，综合处理按键和对应的sin值，最后返回和声的sin值。

Sin\_Generator的内容不用修改，需要改动的是调用它的上层模块（从顶层模块改为sin\_processing模块）。我们直接来看 sin\_processing模块：

```
1 module sin_processing(  
2     input clk_sys,  
3     input clk_aud,  
4     input clrn,  
5     input ps2_clk,  
6     input ps2_data,  
7     output reg [15:0] final_data  
8 );  
9  
10 parameter [15:0] freq_do_1 = 16'd714;  
11 parameter [15:0] freq_re = 16'd802;  
12 parameter [15:0] freq_mi = 16'd900;  
13 parameter [15:0] freq_fa = 16'd954;  
14 parameter [15:0] freq_so = 16'd1070;  
15 parameter [15:0] freq_la = 16'd1201;  
16 parameter [15:0] freq_si = 16'd1349;  
17 parameter [15:0] freq_do_2 = 16'd1429;  
18  
19 wire [7:0] key_8;  
20 wire [15:0] freq0, freq1, freq2, freq3, freq4, freq5,  
    freq6, freq7;  
21 wire [15:0] data0_tmp, data1_tmp, data2_tmp, data3_tmp,  
    data4_tmp, data5_tmp, data6_tmp, data7_tmp;  
22 wire signed [15:0] data0, data1, data2, data3, data4,  
    data5, data6, data7;  
23 wire signed [7:0] cnt;  
24  
25 out_kbd kbd1(  

```

```

26         .clk(clk_sys),
27         .clrn(clrn),
28         .ps2_clk(ps2_clk),
29         .ps2_data(ps2_data),
30         .key_8(key_8)
31     );
32
33     Sin_Generator sin_wave0(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_do_1), .dataout(data0_tmp));
34     Sin_Generator sin_wave1(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_re), .dataout(data1_tmp));
35     Sin_Generator sin_wave2(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_mi), .dataout(data2_tmp));
36     Sin_Generator sin_wave3(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_fa), .dataout(data3_tmp));
37     Sin_Generator sin_wave4(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_so), .dataout(data4_tmp));
38     Sin_Generator sin_wave5(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_la), .dataout(data5_tmp));
39     Sin_Generator sin_wave6(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_si), .dataout(data6_tmp));
40     Sin_Generator sin_wave7(.clk(clk_aud), .reset_n(clrn), .
        freq(freq_do_2), .dataout(data7_tmp));
41
42     assign data0 = key_8[0] ? data0_tmp : 16'd0;
43     assign data1 = key_8[1] ? data1_tmp : 16'd0;
44     assign data2 = key_8[2] ? data2_tmp : 16'd0;
45     assign data3 = key_8[3] ? data3_tmp : 16'd0;
46     assign data4 = key_8[4] ? data4_tmp : 16'd0;
47     assign data5 = key_8[5] ? data5_tmp : 16'd0;
48     assign data6 = key_8[6] ? data6_tmp : 16'd0;
49     assign data7 = key_8[7] ? data7_tmp : 16'd0;
50     assign cnt = key_8[0]+key_8[1]+key_8[2]+key_8[3]+key_8
        [4]+key_8[5]+key_8[6]+key_8[7];
51
52     initial begin
53         final_data = 16'd0;
54     end

```



```

55
56     always @ (posedge clk_aud) begin
57         if (clr_n == 0 || cnt == 0) begin
58             final_data <= 16'd0;
59         end else begin
60             final_data <= data0/cnt+data1/cnt+data2/cnt
61                         +data3/cnt+data4/cnt+data5/cnt
62                         +data6/cnt+data7/cnt;
63         end
64     end
65
66 endmodule

```

对于某个音符，它的频率对应的相位递增值（这里直接记为 freq\_音符名）是固定的。所以我们可以直接调用 8次Sin\_Generator模块，计算出所有8个音符的 sin值，再根据需要来使用它们。sin值是根据同时按键的键数按比例缩小的。同时按cnt个键，相应键的sin值就缩小cnt倍，这样之后再相加就不会溢出了。

### 5.3 调节音量

调节音量是在I2C\_Audio\_Config模块中设置的，我们需要修改这个模块的内容。修改之前，我们先来研究一下这个模块是如何工作的（模块内容见题目pdf或题目提供的文件）：

此模块的功能是初始化音频设置。它按照一定的时序，依次进行相关设置（包括音量），所有设置只进行一遍，完成之后不再重新设置。经过我们的仔细观察，发现音量大小是由存储器的这个单元进行控制的：

```

1 audio_reg[3]= 7'h02; audio_cmd[3]=9'h79; //Left Volume
2 audio_reg[4]= 7'h03; audio_cmd[4]=9'h79; //Right Volume

```

于是我们进行相应的修改，使得我们可以用FPGA开发板上的按钮来设置音量加和音量减。需要注意的是读取完一个音量加减信号后，需要经过一段时间，再读取下一个音量加减信号。否则会出现按一下音量加（减）就调到最大（小）音量的情况。整个模块代码如下：

```

1 module I2C_Audio_Config(clk_i2c,

```

```

2             reset_n,
3             I2C_SCLK,
4             I2C_SDAT,
5             testbit,
6             vol_up,
7             vol_down,
8             l_vol,
9             r_vol);
10 parameter total_cmd = 9;
11 parameter [8:0] init_vol = 9'h48;
12
13 input clk_i2c;  //10k I2C clock
14 input reset_n;
15 input vol_up, vol_down;
16
17 output I2C_SCLK;
18 output [3:0] testbit;
19 output [8:0] l_vol, r_vol;
20 inout I2C_SDAT;
21
22 reg [23:0] mi2c_data;
23 reg mi2c_go;
24 wire mi2c_end;
25 reg [1:0] mi2c_state;
26 //state 0: stop, state 1: sendnext;
27 //state 2: wait for finish, state 3:move index
28
29 wire [2:0] mi2c_ack;
30 wire [7:0] audio_addr;
31
32 reg [3:0] cmd_count;
33 reg [6:0] audio_reg [15:0]; //register to write
34 reg [8:0] audio_cmd [15:0]; //register content
35
36 reg [8:0] curr_vol;
37 reg [31:0] vol_cmd_off_cnt;
38 reg vol_cmd_off;
39

```

```

40 initial begin
41     audio_reg[0]= 7'h0f; audio_cmd[0]=9'h0; //reset
42     audio_reg[1]= 7'h06; audio_cmd[1]=9'h0; //Disable Power
         Down
43     audio_reg[2]= 7'h08; audio_cmd[2]=9'h2; //Sampling Control
44     audio_reg[3]= 7'h02; audio_cmd[3]=init_vol; //Left Volume
45     audio_reg[4]= 7'h03; audio_cmd[4]=init_vol; //Right Volume
46     audio_reg[5]= 7'h07; audio_cmd[5]=9'h1; //I2S format
47     audio_reg[6]= 7'h09; audio_cmd[6]=9'h1; //Active
48     audio_reg[7]= 7'h04; audio_cmd[7]=9'h16; //Analog path
49     audio_reg[8]= 7'h05; audio_cmd[8]=9'h06; //Digital path
50     curr_vol = init_vol;
51     vol_cmd_off      = 0;
52     vol_cmd_off_cnt = 32'b0;
53 end
54
55 assign audio_addr={7'b0011010,1'b0};
56 //WM8731 addr, always write
57 assign testbit = cmd_count[3:0];
58
59 assign l_vol = audio_cmd[3];
60 assign r_vol = audio_cmd[4];
61
62 I2C_Controller u0(.CLOCK(clk_i2c), // Controller Work Clock
63     .I2C_SCLK(I2C_SCLK), // I2C CLOCK
64     .I2C_SDAT(I2C_SDAT), // I2C DATA
65     .I2C_DATA(mi2c_data), // DATA:[SLAVE_ADDR,
         SUB_ADDR,DATA]
66     .GO(mi2c_go), // GO transfor
67     .END(mi2c_end), // END transfor
68     .ACK(mi2c_ack), // ACK
69     .RESET_N(reset_n) );
70
71 always @ (posedge clk_i2c or negedge reset_n) begin
72     if(!reset_n) begin
73         audio_reg[0]<= 7'h0f; audio_cmd[0]<=9'h0;
74         audio_reg[1]<= 7'h06; audio_cmd[1]<=9'h0;
75         audio_reg[2]<= 7'h08; audio_cmd[2]<=9'h2;

```

```

76     audio_reg[3] <= 7'h02; audio_cmd[3] <= init_vol;
77     audio_reg[4] <= 7'h03; audio_cmd[4] <= init_vol;
78     audio_reg[5] <= 7'h07; audio_cmd[5] <= 9'h1;
79     audio_reg[6] <= 7'h09; audio_cmd[6] <= 9'h1;
80     audio_reg[7] <= 7'h04; audio_cmd[7] <= 9'h16;
81     audio_reg[8] <= 7'h05; audio_cmd[8] <= 9'h06;
82     curr_vol      <= init_vol;
83     vol_cmd_off   <= 0;
84     vol_cmd_off_cnt <= 32'b0;
85     cmd_count     <= 4'b0;
86     mi2c_state    <= 2'b0;
87     mi2c_go       <= 1'b0;
88 end else begin
89     if (vol_cmd_off) begin
90         if (vol_cmd_off_cnt == 32'd1000) begin
91             vol_cmd_off <= 0;
92             vol_cmd_off_cnt <= 32'b0;
93         end else begin
94             vol_cmd_off_cnt <= vol_cmd_off_cnt + 1;
95         end
96     end
97
98     if ((vol_up || vol_down)
99         && vol_cmd_off == 0
100        && curr_vol + vol_up - vol_down >= 9'h0
101        && curr_vol + vol_up - vol_down <= 9'h7f)
102     begin
103         audio_reg[0] <= 7'h0f; audio_cmd[0] <= 9'h0;
104         audio_reg[1] <= 7'h06; audio_cmd[1] <= 9'h0;
105         audio_reg[2] <= 7'h08; audio_cmd[2] <= 9'h2;
106         audio_reg[3] <= 7'h02; audio_cmd[3] <= curr_vol +
            vol_up - vol_down;
107         audio_reg[4] <= 7'h03; audio_cmd[4] <= curr_vol +
            vol_up - vol_down;
108         audio_reg[5] <= 7'h07; audio_cmd[5] <= 9'h1;
109         audio_reg[6] <= 7'h09; audio_cmd[6] <= 9'h1;
110         audio_reg[7] <= 7'h04; audio_cmd[7] <= 9'h16;
111         audio_reg[8] <= 7'h05; audio_cmd[8] <= 9'h06;

```

```

112         curr_vol          <= curr_vol + vol_up - vol_down;
113         vol_cmd_off       <= 1;
114         vol_cmd_off_cnt   <= 32'b0;
115         cmd_count         <= 4'b0;
116         mi2c_state        <= 2'd0;
117     end
118
119     case(mi2c_state)
120     2'd0: begin //stop
121         if(cmd_count ==4'b0)
122             mi2c_state <= 2'd1;
123         end
124     2'd1: begin
125         mi2c_data <= {audio_addr, audio_reg[cmd_count],
126                     audio_cmd[cmd_count]};
127         mi2c_go   <= 1'b1;
128         mi2c_state <= 2'd2;
129     end
130     2'd2: begin
131         if(mi2c_end) begin
132             mi2c_state <= 2'd3;
133             mi2c_go    <= 1'b0;
134         end
135     end
136     2'd3: begin
137         cmd_count <= cmd_count + 4'd1;
138         if(cmd_count + 4'd1 < total_cmd)
139             mi2c_state <= 2'd1; //start next
140         else
141             mi2c_state <= 2'd0; //last cmd
142         end
143     end
144 endcase
145 end
146 endmodule

```

每次调整音量时，都需要用initial块中的初始化语句重新初始化存储器的原因，详见条目“遇到的问题及解决办法”。

## 6 测试方法+实验结果

此实验写不了test bench，只能用人耳判断实验结果了。但是有些功能比如音量大小是可以输出检验的。

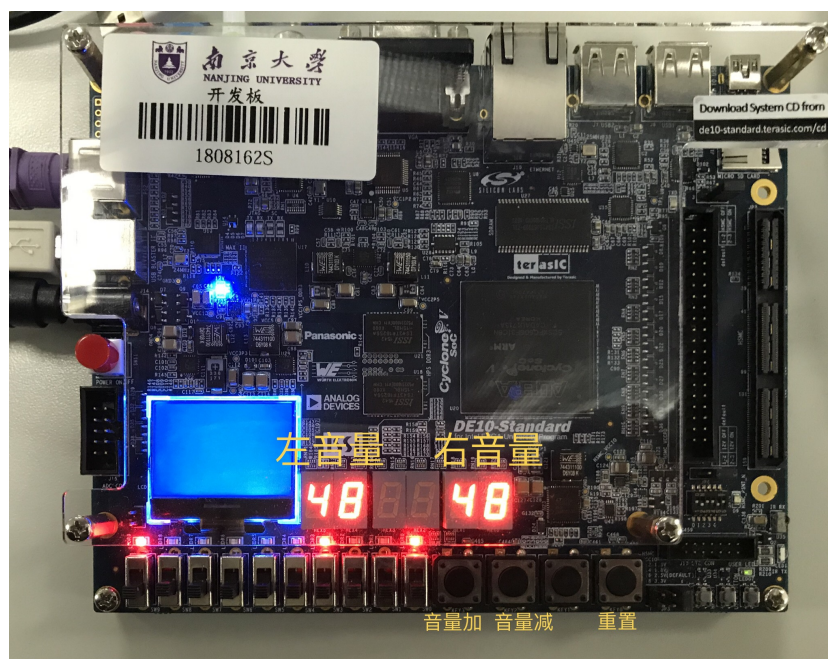


图 4: FPGA开发板的运行结果

测试完毕，实验10完成。

## 7 遇到的问题及解决办法

- 在键盘控制模块中，遇到断码时要把eff\_data 置为0，否则当断码发送完毕后eff\_data仍然是该键的键码，该键的按键状态不会改变成未按下的状态。
- sin值相加是以有符号数的形式相加，该表达式中的所有操作数都必须是有符号数的形式
- 未知原因的bug 在调节音量的模块中，如果用题目提供的文件，并把音量对应的存储器单元输出到七段数码管上。我们会发现，该单元的

值竟然变成了0。也就是说，在初始化音频设置完成后，存储器的内容可能丢失了。所以在我们自己实现的音量调节代码中，每次设置都会重新为存储器赋值，以保证能正常调节音量

## 8 得到的启示

- 声音也是一种编码。数字不仅可以表示有形的事物，也可以表示无形的事物
- 在机房一晚上解决不了的bug，躺在床上半小时就能想出原因
- 我宣布我就是心算带师

## 9 意见和建议

- 实验提供的代码文件I2C\_Audio\_Config.v中，在reset部分给mi2c\_state赋的值应是2'b0 而不是4'b0