

Übungen zu Informatik 1

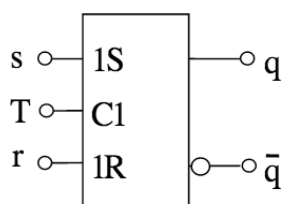

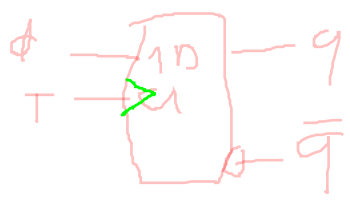
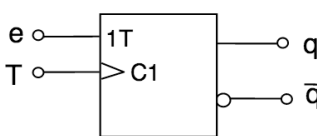
Technische Grundlagen der Informatik - Übung 12

Ausgabedatum: 30. November 2015

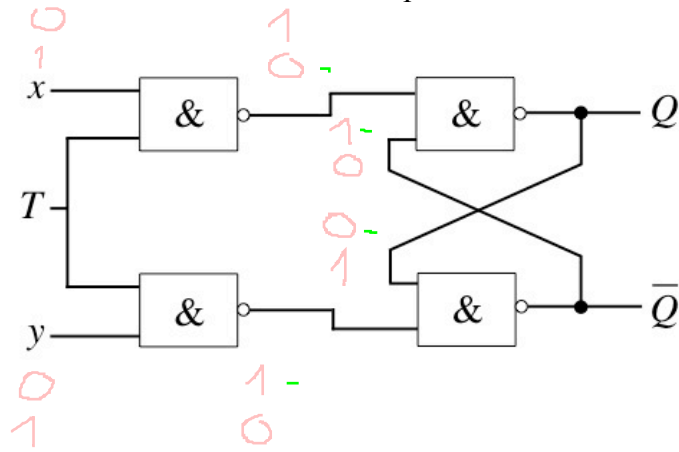
Besprechung: Übungsstunden in der Woche 50 (7.12. - 11.12.2015)

1. Schaltwerke

1.1. Vervollständigen Sie die nachfolgende Tabelle über Flipflops.

| Schaltsymbol | Bezeichnung | Ansteuertabelle | | | | | | | | | | | | | | | | | | | | |
|---|---------------------------------|---|-------|-----------|--------------|-----|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
|  | RS Latch pegelgest. | <table><tr><td>q^t</td><td>q^{t+1}</td><td>\checkmark</td><td>S</td></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td></tr></table> | q^t | q^{t+1} | \checkmark | S | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 |
| q^t | q^{t+1} | \checkmark | S | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | 0 | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | 1 | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | 0 | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 0 | 0 | | | | | | | | | | | | | | | | | | | |
|  | JK-Flipflop | <table><tr><td>q^t</td><td>q^{t+1}</td><td>d</td></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | q^t | q^{t+1} | d | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | | | | | |
| q^t | q^{t+1} | d | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 1 | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 0 | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | | | | | | | | | | | | | |
|  | D Latch Taktfl. gest D-FF | <table><tr><th>q^t</th><th>q^{t+1}</th><th>d</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table> | q^t | q^{t+1} | d | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | | | | | |
| q^t | q^{t+1} | d | | | | | | | | | | | | | | | | | | | | |
| 0 | 0 | 0 | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | | | | | | |
| 1 | 1 | 1 | | | | | | | | | | | | | | | | | | | | |
|  | Toggle T-FF | <table><tr><td>q^t</td><td>q^{t+1}</td><td>d</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td></tr></table> | q^t | q^{t+1} | d | 0 | 1 | 1 | 1 | 0 | 0 | | | | | | | | | | | |
| q^t | q^{t+1} | d | | | | | | | | | | | | | | | | | | | | |
| 0 | 1 | 1 | | | | | | | | | | | | | | | | | | | | |
| 1 | 0 | 0 | | | | | | | | | | | | | | | | | | | | |

- 1.2. Gegeben ist das folgende Speicherelement. Vervollständigen Sie die untenstehende Funktionstabelle für das Speicherelement.

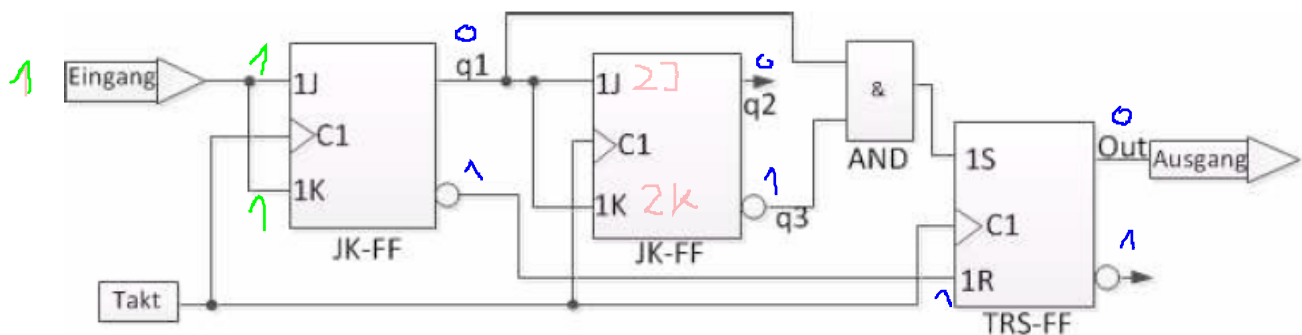


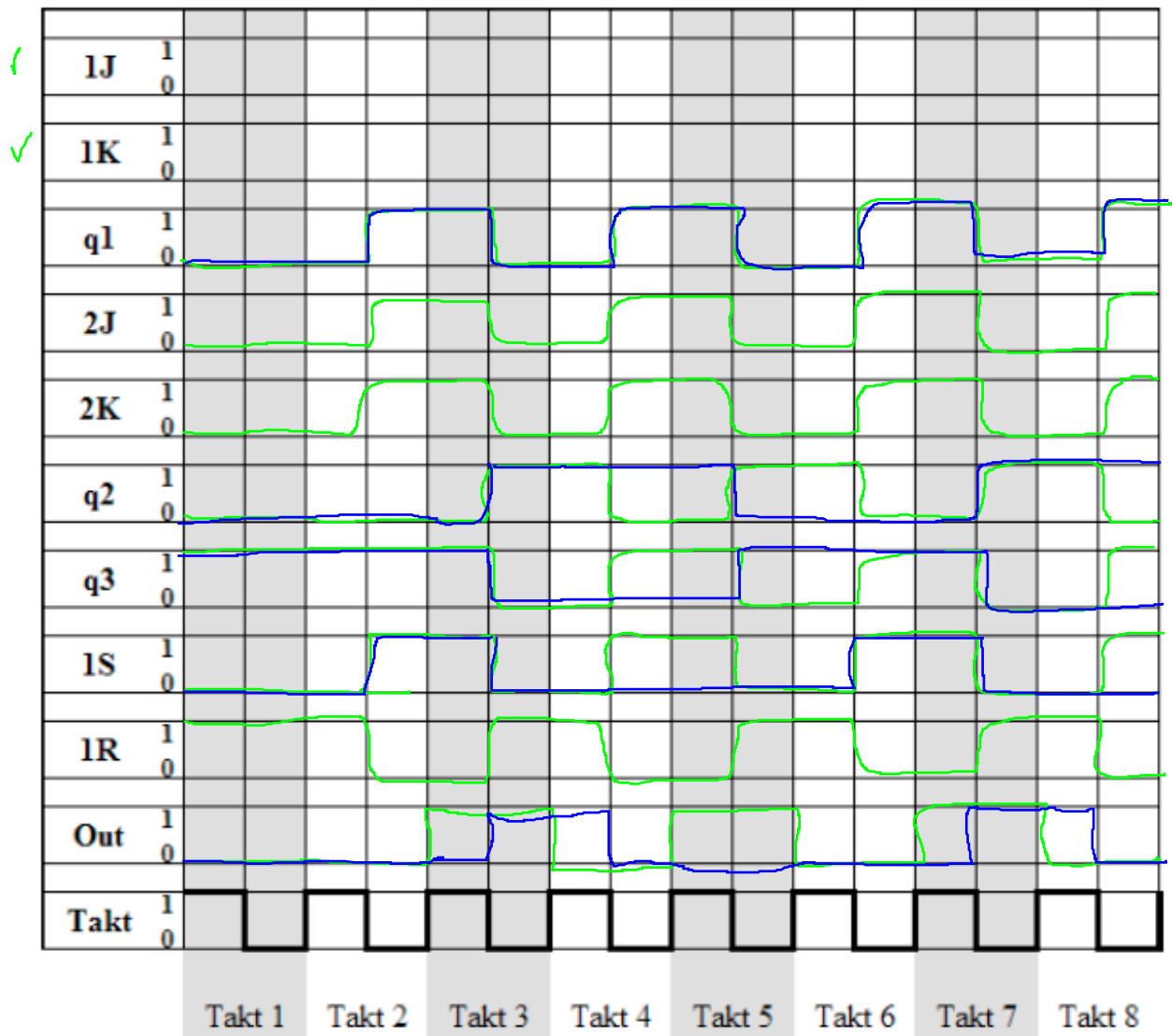
| Funktionstabelle | | | | |
|------------------|---|---|-----------|-----------------|
| Q' | x | y | Q^{t+1} | \bar{Q}^{t+1} |
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

Gibt es unerlaubte Belegungen der Eingangsvariablen x und y? Wenn ja, welche?

Um welches Standard-Speicherelement handelt es sich beim gezeigten Speicher?

- 1.3. Gegeben ist die folgende Schaltung, welche über 8 Takte simuliert wird. Wir wissen, dass alle Flipflops zu Beginn zurückgesetzt sind. Der Eingang ist permanent auf logisch "1". Bei den synchronen Bauteilen wird mit einer Verzögerungszeit von der Länge eines halben Taktes gerechnet. Zeichnen Sie die resultierenden Signalverläufe ein, wie sie für die gezeigte Schaltung an den entsprechenden Ein- respektive Ausgängen unter den genannten Annahmen beobachtet werden können. Beachten Sie bitte, dass die Flipflops von links nach rechts und nach Flipflop-Typ nummeriert sind. 2J steht z.B. für den 1J Eingang des mittleren Flipflops.





2. Rechnerstrukturen und Rechnerorganisation

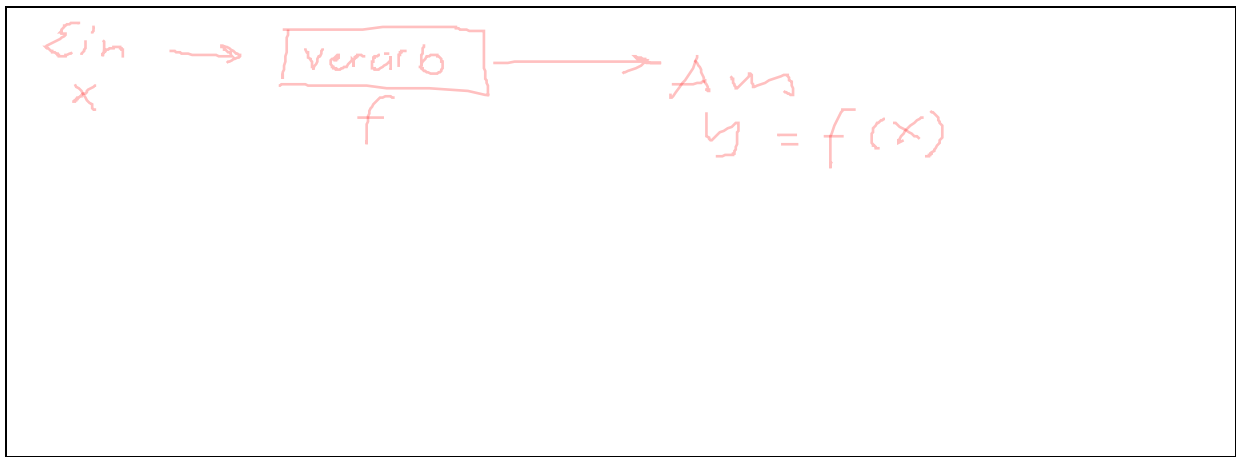
- 2.1. Erklären Sie in je einem Satz was unter den Begriffen "Zugriffszeit" und "Zykluszeit" beim Speicherzugriff zu verstehen ist.

Zugriffszeit:

Senden der Adresse vom Prozessor zum Hauptspeicher, rauslesen der Daten und senden der Daten an den Prozessor.

Zykluszeit:

2.2. Erklären Sie, was unter dem "EVA-Prinzip" zu verstehen ist.



2.3. Was ist unter einem "Cache-Speicher" zu verstehen? Wozu dient ein solcher Speicher?

SRAM
Buffer
zwischen Hauptspeicher & Prozessor

3. Betriebssysteme

3.1. Nennen Sie stichwortartig die Aufgaben eines Betriebssystems.

4. Repetition

4.1. Führen Sie für den angegebenen Booleschen Ausdruck eine NAND-Konversion durch.

Ausdruck: $\bar{a} \wedge c \vee \bar{b} \wedge \bar{c} \wedge d \vee \bar{a} \wedge b \wedge \bar{d} \vee \bar{a} \wedge b \wedge c \wedge \bar{d}$

4.2. Führen Sie für den angegebenen Booleschen Ausdruck eine NOR-Konversion durch.

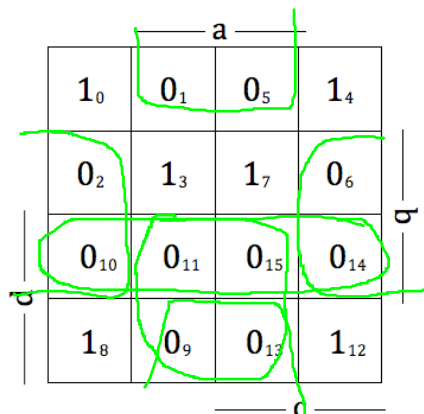
Ausdruck: $(a \rightarrow b) \wedge \overline{a \wedge \bar{b} \wedge c}$

- 4.3. Vervollständigen Sie die untenstehende Tabelle, in dem Sie für die gegebenen Boolesche Ausdrücke ankreuzen, ob es sich bei dem Ausdruck um eine Tautologie, Kontradiktion oder keines von beidem handelt.

| | Ausdruck | Tautologie | Kontradiktion | keines von beidem |
|----|---|------------|---------------|-------------------|
| a) | $(\overline{a \rightarrow b}) \vee a \wedge b \wedge (\overline{a} \wedge (b \rightarrow b))$ | | | |
| b) | $((\overline{c \vee d}) \wedge d) \vee a \wedge c \leftrightarrow (\overline{d \wedge c \vee d}) \wedge a \wedge c$ | | | |

Platz für Berechnungen:

- 4.4. Bestimmen Sie für folgendes KV-Diagramm sämtliche Primimplikate, sowie eine konjunktive Minimalform (KMF), welche aus möglichst wenigen Primimplikaten besteht.



1 5 9 13
2 10 6 14
11 15 8 12

10 11 15 14

KMF

$(\overline{a} \vee b) \wedge (\overline{b} \vee c) \wedge (\overline{a} \vee d)$

Primimplikate:

KMF:

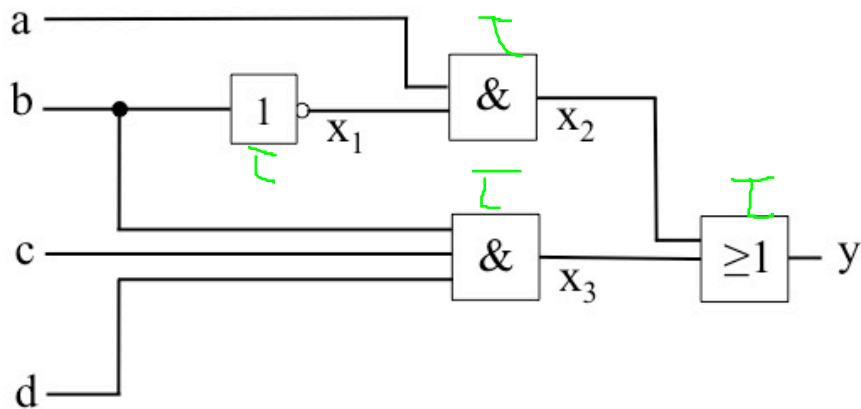
4.5. Modellieren Sie einen Moore-Automaten mit dem folgenden Verhalten:

- Die Eingabemenge sei $E = \{00, 01, 10, 11\}$
- Die Ausgabemenge sei $A = \{0, 1\}$
- Die Menge aller Zustände sei $Z = \{S0, S1\} = \{0, 1\}$
- Der Automat soll das Verhalten eines JK-Flipflops aufweisen.

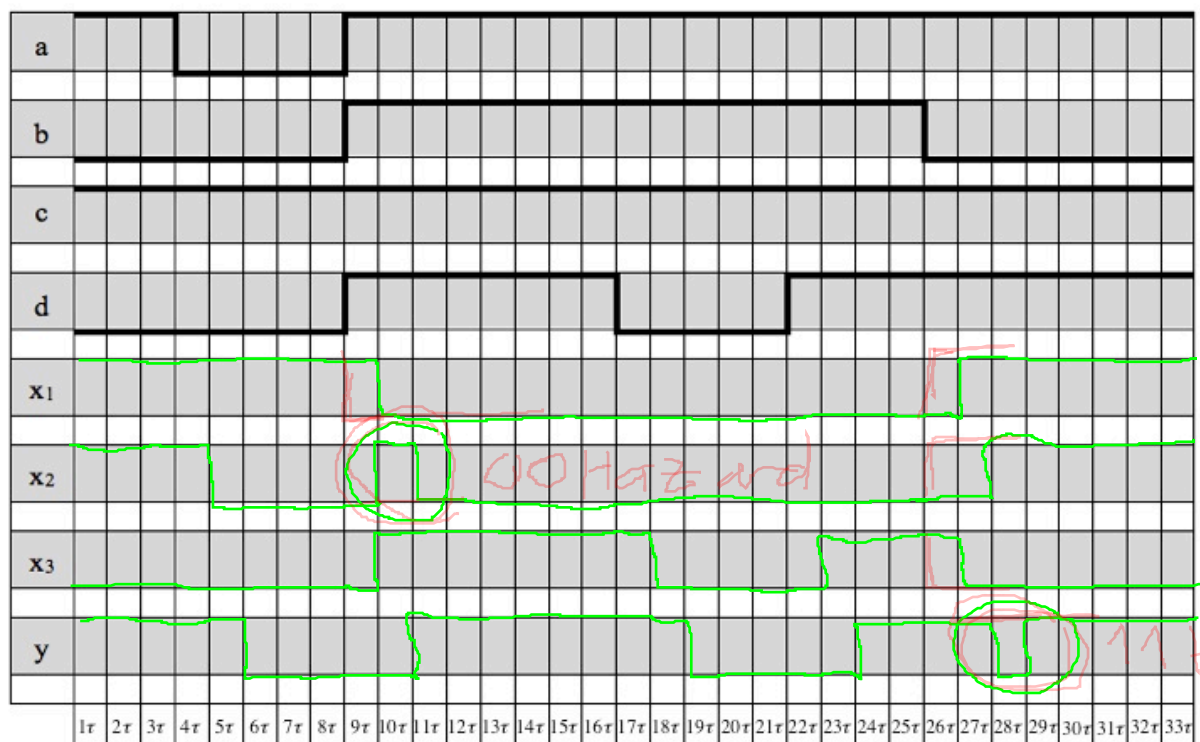


Platz für Berechnungen:

4.6. Gegeben ist das folgende Schaltbild. Nehmen Sie an, dass jedes Gatter eine Verzögerungszeit von τ hat.



Vervollständigen Sie das folgende Zeitdiagramm entsprechend der obigen Schaltung.



Tritt bei einem oder mehreren Ausgängen ein Hasardfehler auf? Falls ja, geben Sie die Art des Hasardfehlers an.