

**ĐẠI HỌC ĐÀ NẴNG**  
**TRƯỜNG ĐẠI HỌC BÁCH KHOA**  
**KHOA ĐIỆN TỬ - VIỄN THÔNG**



**BÁO CÁO CUỐI KỲ**  
**CHỦ ĐỀ 4: ĐIỀU CHẾ ADC**  
**NHÓM 6**

Sinh viên thực hiện: **Đinh Văn Quang 20DT1**

**Nguyễn Anh Tuấn 20DT1**

Lớp học phần: **20.38**

Giảng viên hướng dẫn: **TS. Võ Duy Phúc**

**Đà Nẵng, 6/2024**

# MỤC LỤC

<b>CHƯƠNG 1: GIỚI THIỆU</b>	4
<b>CHƯƠNG 2: LÝ THUYẾT</b>	5
<b>2.1 Khái niệm về bộ ADC</b>	5
<b>2.2 Các tính chất của bộ ADC</b>	5
2.2.1 Tốc độ ADC	5
2.2.2 Độ chính xác ADC	5
<b>2.3 Các mô hình được sử dụng để chuyển đổi ADC</b>	7
2.3.1 ADC Flash	7
2.3.2 Two-step ADC (ADC 2 bước)	8
2.3.3 Pipelined ADC (ADC ống dẫn)	9
2.3.4 SAR ADC	11
2.3.5 Delta-Sigma ADC	12
<b>2.4 Các tiêu chí đánh giá chất lượng bộ ADC</b>	13
2.4.1 Tốc độ	13
2.4.2 Độ chính xác	14
2.4.3 Mức tiêu thụ điện năng	16
2.4.4 Hiệu suất năng lượng	16
<b>CHƯƠNG 3: MÔ PHỎNG</b>	18
<b>3.1 Tóm tắt đề bài 1</b>	
3.1.1 Code Matlab	18
3.1.2 Kết quả mô phỏng	18
<b>3.2 Tóm tắt đề bài 2</b>	
3.2.1 Mô hình Simulink	19
3.2.2 Kết quả mô phỏng	19
3.2.3 Phân tích mô hình	20
3.2.4 Nhận xét về vai trò của bộ chuyển đổi ADC trong hệ thống viễn thông số	20
<b>3.3 Tóm tắt đề bài 3</b>	
3.3.1 Code Matlab với tần số cắt 1000 Hz	21
3.3.2 Kết quả mô phỏng với tần số cắt là 1000 Hz	22
3.3.3 Code Matlab với tần số cắt 2000 Hz	22
3.3.4 Kết quả với tần số cắt là 2000 Hz	23
3.3.5 Phân tích kết quả mô phỏng	23

<b>KẾT LUẬN .....</b>	<b>25</b>
<b>Những điểm nổi bật của phần mô phỏng .....</b>	<b>25</b>
<b>Ưu điểm và nhược điểm của các mô hình ADC.....</b>	<b>26</b>
<b>Ưu điểm và nhược điểm của bộ ADC .....</b>	<b>28</b>
<b>Tài liệu tham khảo.....</b>	<b>29</b>

## CHƯƠNG 1: GIỚI THIỆU

Xét một tín hiệu có thể liên tục hoặc rời rạc về thời gian và biên độ, có bốn loại tín hiệu là tín hiệu tương tự, tín hiệu số, tín hiệu rời rạc và tín hiệu tuần hoàn. Trong số này, tín hiệu tương tự (liên tục về thời gian và biên độ) và tín hiệu số (rời rạc về thời gian và biên độ) được sử dụng rộng rãi trong các mạch và hệ thống điện tử. Do bản chất của bóng bán dẫn CMOS, nó là thành phần chuyển mạch tốt và là sự lựa chọn hoàn hảo cho các mạch số (ví dụ: bộ xử lý, ASIC,...) phù hợp cho các tính toán phức tạp. Tuy nhiên, tất cả các tín hiệu trong thế giới thực (ví dụ: âm thanh, nhiệt độ, áp suất, sóng vô tuyến,...) đều là tín hiệu tương tự. Do đó, bộ chuyển đổi dữ liệu, tức là bộ chuyển đổi tương tự sang kỹ thuật số (Analog to Digital Converter - ADC) và bộ chuyển đổi kỹ thuật số sang tương tự (Digital to Analog Converter - DAC), những khối không thể thiếu đối với hầu hết các hệ thống điện tử, hoạt động như cầu nối giữa lõi xử lý kỹ thuật số và tín hiệu tương tự. Mặc dù trong một số hệ thống truyền thông gần đây, mạch khuếch đại công suất được sử dụng để kết hợp chức năng giữa khuếch đại công suất truyền thông và DAC, nhưng ADC (cấu trúc đơn giản nhất của nó: bộ so sánh) không thể được thay thế hoặc loại bỏ khỏi hệ thống.

Trong chương này, sẽ giới thiệu khái niệm cơ bản về bộ ADC và tầm quan trọng của nó trong việc chuyển đổi tín hiệu tương tự sang tín hiệu số, cho phép xử lý tín hiệu dễ dàng hơn bằng các hệ thống kỹ thuật số. Tiếp theo, chúng ta sẽ đi sâu vào các tính chất quan trọng của bộ ADC như độ phân giải, tốc độ mẫu, độ chính xác và các thông số khác ảnh hưởng đến hiệu suất của bộ chuyển đổi. Những tính chất này sẽ giúp chúng ta hiểu rõ hơn về cách chọn lựa và sử dụng ADC trong các ứng dụng cụ thể.

Sau đó, chúng ta sẽ xem xét các mô hình và kiến trúc khác nhau của bộ ADC, từ các bộ chuyển đổi đơn giản như kiến trúc ADC Flash, kiến trúc đơn giản hóa của Pipelined ADC (ADC ống dẫn) và cấu trúc của SAR ADC (Successive Approximation Register Analog-to-Digital Converter) đến các bộ chuyển đổi phức tạp hơn như ADC delta-sigma (Delta-Sigma). Mỗi mô hình đều có những ưu điểm và nhược điểm riêng, phù hợp với các yêu cầu ứng dụng khác nhau.

Cuối cùng, chúng ta sẽ đề cập đến các tiêu chí đánh giá chất lượng của bộ ADC. Điều này, dựa trên đặc điểm bốn thông số của ADC như tốc độ, độ chính xác, mức tiêu thụ điện năng và hiệu suất năng lượng. Hiểu rõ những tiêu chí này sẽ giúp chúng ta đánh giá và so sánh các bộ ADC một cách chính xác, từ đó đưa ra những lựa chọn tối ưu cho các ứng dụng cụ thể.

## CHƯƠNG 2: LÝ THUYẾT

### 2.1 Khái niệm về bộ ADC:

Bộ chuyển đổi tương tự sang số (ADC) là hệ thống mạch thực hiện chuyển đổi tín hiệu tương tự liên tục về thời gian và biên độ thành tín hiệu số rời rạc về thời gian và biên độ.

Bộ chuyển đổi thực hiện bằng cách lấy mẫu đầu vào tín hiệu tương tự (điện áp và dòng điện) theo các khoảng thời gian liên tục. Đầu ra là tín hiệu rời rạc có giá trị đại diện cho một loạt các mức tín hiệu đầu vào tương tự. Sau đó, sẽ có lượng tử hóa các giá trị được lấy mẫu thành các mức riêng biệt và mã hóa các mức lượng tử này thành dạng nhị phân để sử dụng trong các hệ thống kỹ thuật số.

### 2.2 Các tính chất của bộ ADC:

ADC là khối cơ bản trong hệ thống điện tử, ADC được đặc trưng bởi bốn tham số: tốc độ, độ chính xác, mức tiêu thụ điện năng và hiệu quả sử dụng năng lượng.

#### 2.2.1 Tốc độ ADC

Tốc độ ADC có thể chuyển đổi tín hiệu đầu vào tương tự thành tín hiệu số tương ứng.

+ Băng thông (Bandwidth - BW): Đối với tín hiệu thông thấp (hoặc tín hiệu băng gốc), băng thông của tín hiệu là tần số cao nhất, băng thông của tín hiệu thông dải là tần số cao nhất trừ đi tần số thấp nhất. Băng thông của ADC là băng thông tối đa của đầu vào tương tự vượt quá xảy ra hiện tượng chồng phổ (aliasing) tần số.

+ Băng thông phân giải hiệu quả (Effective resolution bandwidth - ERBW):

Độ chính xác của ADC là cao nhất đối với tần số tín hiệu đầu vào thấp và nó giảm dần khi tăng tần số đầu vào. Băng thông phân giải hiệu quả của ADC là khoảng tần số trong đó độ chính xác chuyển đổi ADC thấp hơn 3dB so với giá trị tần số thấp.

+ Tần số Nyquist  $F_N$ : là tốc độ lấy mẫu tối thiểu để tránh hiện tượng chồng phổ. Tần số Nyquist phải gấp đôi băng thông của ADC. Điều này có nghĩa là:  $F_N = 2 \times BW$ .

+ Tần số lấy mẫu  $F_s$ : Tần số mà ADC thực hiện chuyển đổi từ tín hiệu tương tự sang số. Theo định lý Nyquist,  $F_s$  phải lớn hơn hoặc bằng  $F_N$ . Trong các hệ thống lấy mẫu quá mức,  $F_s$  lớn hơn nhiều so với  $F_N$ , và tỷ lệ lấy mẫu quá mức (Oversampling ratio - OSR) được định nghĩa là tỉ lệ giữa  $F_s$  và  $F_N$ :

$$OSR = \frac{F_s}{F_N} = \frac{F_s}{2 \cdot BW}$$

#### 2.2.2 Độ chính xác ADC

Các thông số kỹ thuật về độ chính xác của ADC đo lường mức độ sai lệch giữa tín hiệu đầu vào tương tự sang số. Chúng được phân loại thành các tham số tĩnh và động, tùy thuộc vào tần số tín hiệu đầu vào tương tự ADC. Thông số về độ chính xác tĩnh ADC thu được trong mô phỏng hoặc phép đo cho tín hiệu dòng điện một chiều (Direct Current - DC). Chúng luôn được biểu thị liên quan đến bit có trọng số thấp nhất (Least significant bit - LSB).

+ Lỗi khuếch đại: Lỗi khuếch đại của ADC mô tả độ chính xác của độ dốc của hàm truyền thực khớp với độ dốc của hàm truyền ADC lý tưởng như thế nào.

+ Độ lệch (offset): Do tính không lý tưởng của ADC, khi đầu vào bằng 0, đầu ra ADC khác 0. Nếu cần có điện áp đầu vào khác 0 để làm cho đầu ra ADC bằng 0, đầu vào khác 0 này được gọi là độ lệch ADC.

+ Lỗi phi tuyến vi sai (Differential nonlinearity error - DNL): Lý tưởng nhất là sai lệch giữa điện áp tương tự liên kề phải là 1 bit có trọng số thấp nhất, điều này không xảy ra trong các mạch thực. Lỗi phi tuyến vi sai của ADC là sai lệch lớn nhất giữa 2 bước điện áp tương tự liên kề trừ đi 1 bước bit có trọng số thấp nhất.

+ Sai số phi tuyến tích phân (Integral nonlinearity error - INL): là độ lệch tương tự tối đa của hàm truyền thực tế so với hàm truyền ADC lý tưởng (sau khi hiệu chỉnh độ lệch và khuếch đại).

Khi đầu vào tương tự ADC là tín hiệu dòng điện xoay chiều, độ chính xác của nó là được đặc trưng bởi các thông số động. Tất cả các thông số kỹ thuật này được tính toán trong miền tần số và được biểu thị bằng dB (ngoại trừ Effective number of bits - ENOB).

+ Tỷ số tín hiệu trên nhiễu (Signal-to-noise ratio - SNR): là tỷ số giữa công suất tín hiệu và công suất nhiễu tích hợp trên toàn bộ băng thông tín hiệu.

+ Tỷ lệ tín hiệu trên tạp âm (Signal-to-noise-distortion ratio - SNDR): là tỷ số giữa công suất tín hiệu và công suất của nhiễu tích hợp và các thành phần méo hài trong băng thông tín hiệu.

+ Số bit hiệu quả (Effective number of bits - ENOB): Một ADC thực có thể được thay thế bằng một ADC lý tưởng chỉ có nhiễu lượng tử hóa, có tỷ số tín hiệu trên nhiễu giống với tỷ lệ tín hiệu trên tạp âm của ADC thực. Số bit ADC lý tưởng là số bit hiệu quả của ADC được đánh giá, nó là một hàm của SNDR của nó:

$$\text{ENOB} = \frac{\text{SNDR} - 1.76}{6.02}$$

+ Tổng độ méo hài (Total harmonic distortion - THD): là tỷ lệ giữa công suất tín hiệu ADC và bình phương trung bình gốc (root-mean-square - RMS) tổng công suất của tất cả các thành phần méo hài trong băng thông tín hiệu.

+ Dải động (Dynamic range - DR): được xác định bằng tỷ lệ giữa công suất tín hiệu đầu vào lớn nhất và công suất tín hiệu đầu vào nhỏ nhất của ADC. Tín hiệu đầu vào lớn nhất là đầu vào khi SNDR của nó giảm 3dB so với đỉnh SNDR, tín hiệu đầu vào tối thiểu bằng mức nhiễu ADC.

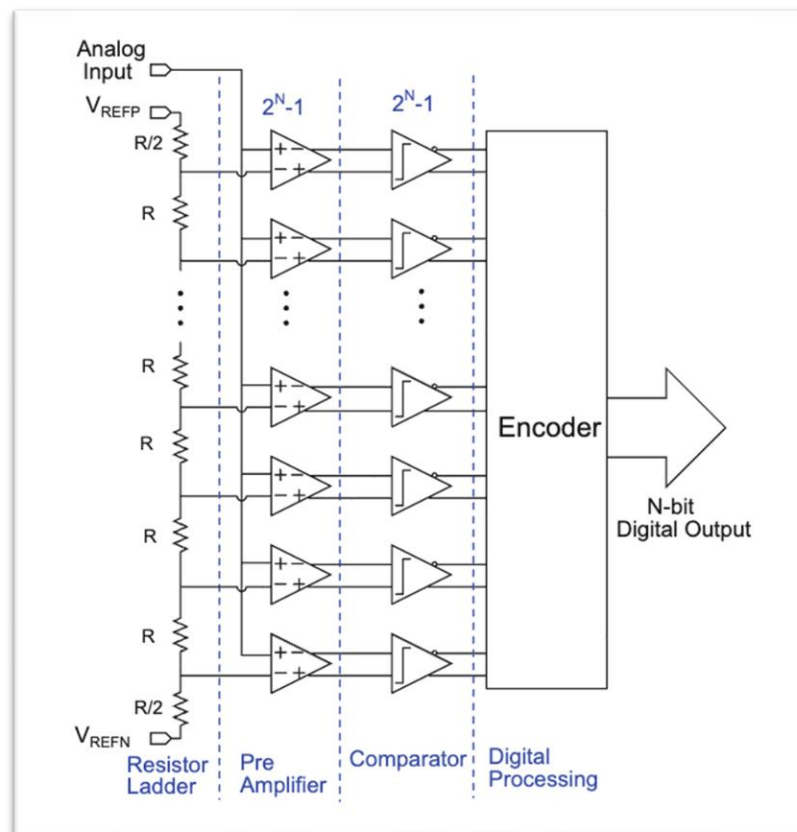
+ Dải động không chứa hài (Spurious-free dynamic range - SFDR): tỷ lệ giữa công suất tín hiệu cơ bản và công suất tín hiệu lớn nhất tiếp theo thành phần hài trong băng thông tín hiệu.

## 2.3 Các mô hình được sử dụng để chuyển đổi ADC:

Trong phần này, một số mô hình ADC phổ biến sẽ được giới thiệu và thảo luận ngắn gọn, bao gồm ADC Nyquist (flash, pipelined, two-step, SAR ADC) và ADC lấy mẫu dư (ADC Delta-Sigma)

### 2.3.1 ADC Flash

ADC Flash là loại ADC sử dụng một mảng so sánh để đồng thời so sánh tín hiệu analog đầu vào với nhiều điện áp tham chiếu khác nhau.



**Hình 1.** Kiến trúc ADC Flash N-bit

Kiến trúc của ADC Flash N-bit được minh họa trong hình 1. Nó bao gồm một thang điện trở, mảng tiền khuếch đại, mảng so sánh và bộ phận xử lý kỹ thuật số.

- Tạo điện áp tham chiếu: Thang điện trở được sử dụng để tạo ra một chuỗi điện áp tham chiếu có kích thước bước giống hệt nhau để phân cực đầu vào âm của bộ tiền khuếch đại. Bộ tiền khuếch đại khuếch đại sự chênh lệch giữa điện áp đầu vào tương tự và điện áp tham chiếu, trước khi điều khiển các bộ so sánh tiếp theo.

- So sánh điện áp: Trong một số ADC Flash tốc độ cao, nhiều tầng tiền khuếch đại được sử dụng để tăng tốc độ chuyển đổi. Bộ so sánh đưa ra quyết định logic (0 và 1) dựa trên đầu ra của bộ tiền khuếch đại.

- Mã hóa đầu ra: Trong phần kỹ thuật số, các hoạt động NAND được giới thiệu để loại bỏ bong bóng mã (so sánh không hoàn toàn đồng bộ hoặc không đúng thứ tự, dẫn đến các mã

nhị phân bị gián đoạn hoặc không chính xác trong ngõ ra) và ROM được sử dụng cho bất kỳ mã hóa nhiệt kế sang nhị phân nào. Mã này là đầu ra số của ADC Flash.

#### Ưu điểm của ADC Flash:

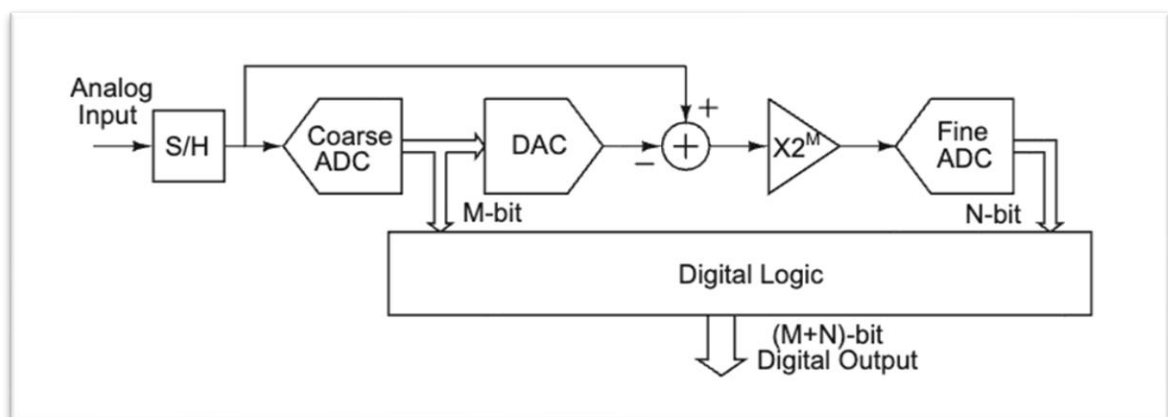
- Tốc độ chuyển đổi cao: Do tất cả các bộ so sánh hoạt động đồng thời và quá trình chuyển đổi diễn ra chỉ trong một chu kỳ, ADC Flash có tốc độ chuyển đổi rất cao
- Độ trễ thời gian nhỏ: Vì chuyển đổi diễn ra tức thời, không có nhiều bước nối tiếp nhau, thời gian trễ của ADC Flash là rất nhỏ.

#### Nhược điểm của ADC Flash:

- Kích thước và công suất tiêu thụ: ADC Flash yêu cầu một số lượng lớn các bộ so sánh, với độ phân giải  $n$ -bit cần  $2^N - 1$  bộ so sánh. Điều này dẫn đến kích thước mạch lớn và tiêu thụ nhiều năng lượng.
- Độ chính xác hạn chế: Với nhiều bộ so sánh hoạt động đồng thời, ADC Flash dễ bị ảnh hưởng bởi nhiễu và các sai số nhỏ trong điện áp tham chiếu, làm giảm độ chính xác.

### 2.3.2 Two-step ADC (ADC 2 bước)

Two-step ADC (hay còn gọi là ADC hai bước) là một loại bộ chuyển đổi Analog sang Digital thiết kế để cân bằng giữa tốc độ chuyển đổi và độ phức tạp của mạch. Two-step ADC chia quá trình chuyển đổi thành hai giai đoạn riêng biệt, giúp giảm số lượng bộ so sánh cần thiết so với Flash ADC mà vẫn đạt được tốc độ tương đối cao.



**Hình 2.** Sơ đồ khối của Two-step ADC (M + N)-bit

Kiến trúc Two-step ADC bao gồm mạch lấy mẫu và giữ, ADC thô, bộ DAC, bộ tính toán phần dư, bộ khuếch đại, bộ Fine ADC và bộ logic kỹ thuật số.

Do chuyển đổi hai bước, độ trễ của nó lớn hơn độ trễ của ADC flash, do đó cần có S/H (Sample and Hold) để giữ cho điện áp đầu vào analog không đổi trong một khoảng thời gian chuyển đổi. Sau khi được lấy mẫu và giữ, nó hoạt động như sau:

- Điện áp đầu vào trước tiên được chuyển đổi bằng Coarse ADC (ADC thô) M-bit, ở giai đoạn này tín hiệu tương tự đầu vào được chuyển đổi sơ bộ thành một mã số thô với độ phân giải thấp.



- Sau đó DAC M-bit chuyển đổi các bit kỹ thuật số trở lại miền tương tự.
- Giai đoạn tính phần dư (Residual Calculation): lỗi dư được tạo ra bằng cách trừ toàn bộ đầu vào ADC khỏi đầu ra DAC, lỗi dư này đại diện cho phần sai lệch giữa tín hiệu đầu vào và tín hiệu thô đã chuyển đổi.
- Phần dư được khuếch đại thêm  $2^M$  bit theo độ phân giải của Coarse ADC và được chuyển đổi trong giai đoạn thứ hai bởi Fine ADC N-bit.
- Kết quả từ Coarse ADC và Fine ADC được kết hợp lại để tạo thành mã số cuối cùng có độ phân giải đầy đủ ADC (M+N)-bit.

Bằng cách thực hiện phân tách, chi phí phần cứng của Two-step ADC (bao gồm cả phần cứng bổ sung) nhỏ hơn nhiều so với ADC Flash có cùng độ phân giải:

$$2^M + 2^N \ll 2^{M+N}$$

#### **Ưu điểm của Two-step ADC:**

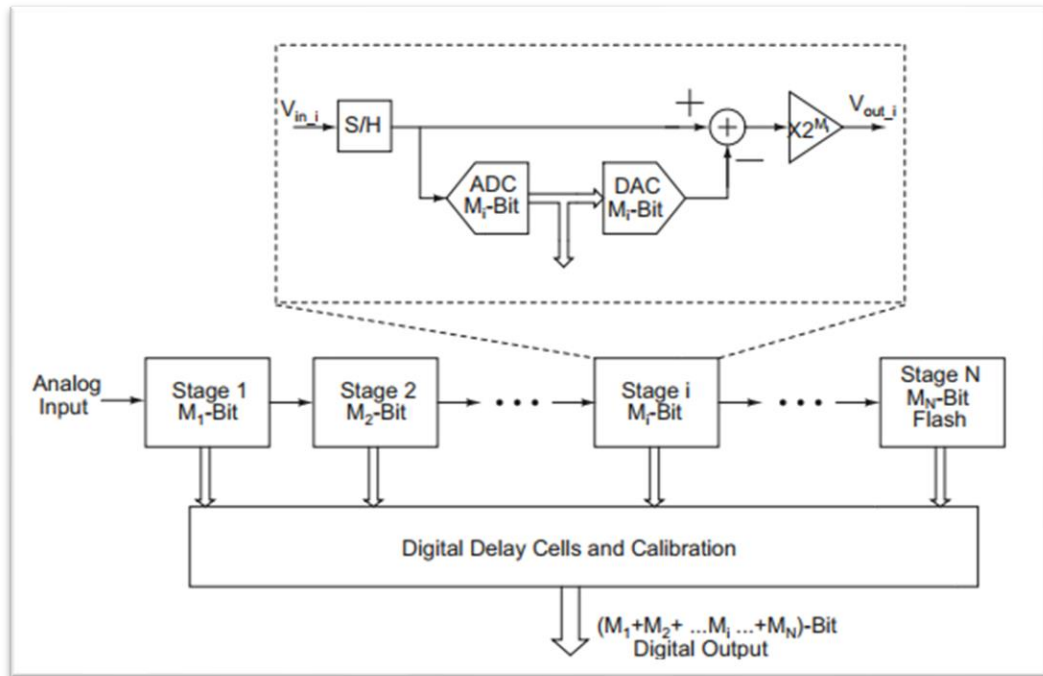
- Giảm số lượng bộ so sánh: So với ADC Flash, Two-step ADC yêu cầu ít bộ so sánh hơn nhiều. Với độ phân giải n-bit, ADC Flash cần  $2^n - 1$  bộ so sánh, trong khi Two-step ADC chỉ cần khoảng  $2 \times 2^{(n/2)}$  bộ so sánh.
- Cân bằng giữa tốc độ và độ phức tạp: Two-step ADC có thể đạt được tốc độ cao hơn so với SAR ADC (ADC thanh ghi xấp xỉ liên tiếp) và đơn giản hơn so với ADC Flash.
- Tiêu thụ năng lượng thấp hơn: Nhờ việc sử dụng ít bộ so sánh hơn, Two-step ADC tiêu thụ ít năng lượng hơn so với ADC Flash có cùng độ phân giải.

#### **Nhược điểm của Two-step ADC:**

- Độ chính xác giới hạn: Mặc dù tốc độ cao, độ chính xác của Two-step ADC có thể bị ảnh hưởng bởi các lỗi trong quá trình tính toán phần dư và giai đoạn chuyển đổi chi tiết.
- Độ phức tạp tăng: So với các loại ADC khác như SAR, cấu trúc hai bước có thể phức tạp hơn do yêu cầu thêm mạch tính toán phần dư và giai đoạn chuyển đổi chi tiết.

### **2.3.3 Pipelined ADC (ADC ống dẫn)**

Pipelined ADC (hay ADC ống dẫn) là một loại bộ chuyển đổi Analog sang Digital được thiết kế để đạt tốc độ chuyển đổi cao bằng cách sử dụng cấu trúc ống dẫn, trong đó quá trình chuyển đổi được chia thành nhiều giai đoạn nối tiếp nhau. Mỗi giai đoạn thực hiện một phần của quá trình chuyển đổi và các giai đoạn này hoạt động đồng thời, cho phép tăng tốc độ tổng thể của quá trình chuyển đổi.



**Hình 3.** Kiến trúc đơn giản hóa của Pipelined ADC (ADC ống dẫn)

Trong 2 bước ADC, nếu S/H bổ sung được chèn vào giữa bộ khuếch đại và Fine ADC và số tầng được mở rộng thì cấu trúc Pipelined ADC (ADC ống dẫn) sẽ được tạo ra, như trong Hình 3 (không bao gồm bộ đệm đầu vào tương tự).

Phân tương tự của Pipelined ADC là N giai đoạn chuyển đổi xếp tầng; tất cả các giai đoạn ngoại trừ giai đoạn cuối cùng (thường là ADC flash) đều là các DAC nhân (multiplying DAC - MDAC), như được minh họa trong hộp nét đứt.

Mỗi MDAC trước tiên lấy mẫu điện áp đầu vào, lượng tử hóa điện áp được lấy mẫu, sau đó trích xuất lỗi lượng tử hóa bằng cách sử dụng DAC và bộ trừ. Cuối cùng, lỗi lượng tử hóa dư được khuếch đại và chuyển tiếp đến giai đoạn MDAC tiếp theo. Tất cả các hoạt động của giai đoạn MDAC có thể được hợp nhất và thực hiện bởi một số mạch SC (Switched-Capacitor) với một pha lấy mẫu và một pha khuếch đại.

### Ưu điểm của Pipelined ADC

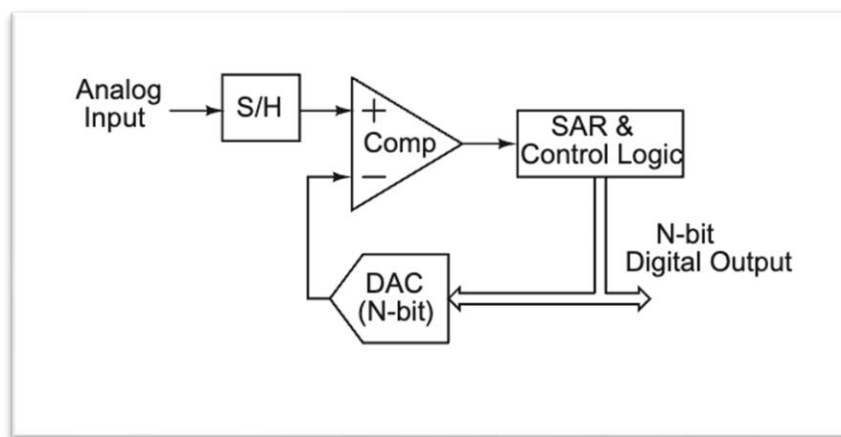
- Tốc độ chuyển đổi cao: Do quá trình chuyển đổi diễn ra đồng thời ở nhiều giai đoạn, pipelined ADC có thể đạt tốc độ lấy mẫu rất cao.
- Độ phân giải cao: Bằng cách chia nhỏ quá trình chuyển đổi và xử lý phần dư, pipelined ADC có thể đạt độ phân giải cao, thường từ 8 đến 16 bit.
- Hiệu suất tốt trong ứng dụng động: Pipelined ADC có khả năng xử lý tốt các tín hiệu biến đổi nhanh, làm cho nó lý tưởng cho các ứng dụng như xử lý tín hiệu số, truyền thông và hình ảnh số.

## Nhược điểm của Pipelined ADC

- Độ phức tạp cao: Cấu trúc của pipelined ADC phức tạp hơn so với các loại ADC đơn giản khác như Flash hoặc SAR, đòi hỏi thiết kế mạch và điều khiển phức tạp.
- Tiêu thụ năng lượng cao: Do nhiều giai đoạn hoạt động đồng thời, pipelined ADC tiêu thụ nhiều năng lượng hơn so với một số loại ADC khác.
- Độ chính xác giới hạn bởi lỗi tổng hợp: Độ chính xác của pipelined ADC có thể bị ảnh hưởng bởi các lỗi trong từng giai đoạn chuyển đổi, cũng như các lỗi khi tổng hợp kết quả.

### 2.3.4 SAR ADC

SAR ADC (Successive Approximation Register Analog-to-Digital Converter) hay Bộ chuyển đổi tương tự sang số thanh ghi xấp xỉ liên tiếp là loại ADC sử dụng phương pháp xấp xỉ liên tiếp để chuyển đổi tín hiệu tương tự sang tín hiệu số.



**Hình 4.** Cấu trúc của SAR ADC

Cấu trúc của SAR ADC được trình bày như hình 4. Nó bao gồm mạch lấy mẫu và giữ (S/H), bộ so sánh, thanh ghi và một số logic điều khiển.

- Mạch lấy và giữ mẫu (Sample and Hold Circuit): Tín hiệu tương tự đầu vào được lấy mẫu và giữ lại để đảm bảo độ ổn định trong quá trình chuyển đổi.
- Thanh ghi xấp xỉ liên tiếp (Successive Approximation Register - SAR): SAR là bộ thanh ghi điều khiển quá trình chuyển đổi. Nó bắt đầu bằng cách đặt bit cao nhất (MSB - Most Significant Bit) thành 1 và các bit khác thành 0.
- Bộ chuyển đổi DAC (Digital to Analog Converter): Giá trị từ SAR được chuyển đổi thành tín hiệu tương tự bằng một bộ DAC nội bộ.
- Mạch so sánh (Comparator): Tín hiệu tương tự từ DAC được so sánh với tín hiệu đầu vào ban đầu. Nếu tín hiệu từ DAC lớn hơn hoặc bằng tín hiệu đầu vào, bit hiện tại được giữ nguyên. Nếu tín hiệu từ DAC nhỏ hơn tín hiệu đầu vào, bit hiện tại được đặt thành 0 và bit tiếp theo được đặt thành 1.

- Quy trình này lặp lại cho đến khi tất cả các bit trong SAR được xác định, từ bit cao nhất đến bit thấp nhất.
- Kết quả cuối cùng của SAR là mã số đại diện cho tín hiệu tương tự đầu vào với độ phân giải mong muốn.

#### Ưu điểm của SAR ADC:

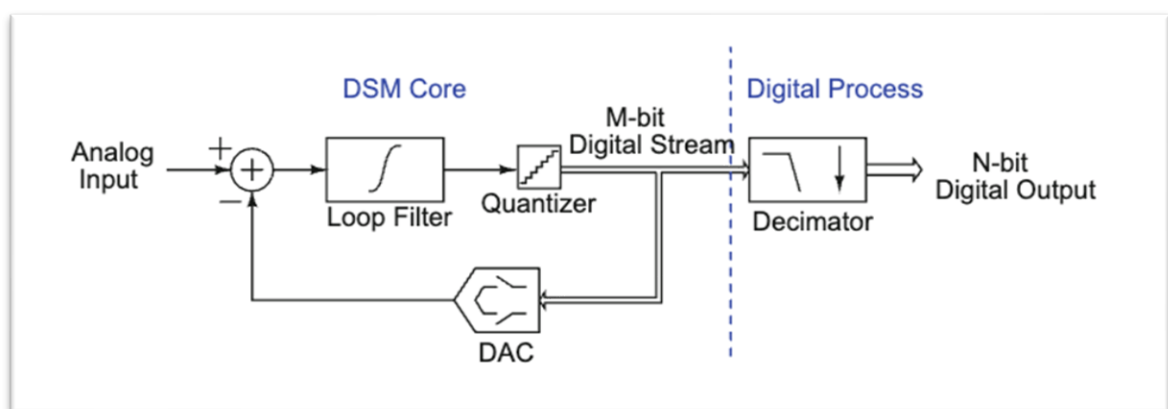
- Độ chính xác cao: SAR ADC có thể đạt độ phân giải cao, thường từ 8 đến 18 bit, với độ chính xác tốt.
- Tiêu thụ năng lượng thấp: So với các loại ADC tốc độ cao khác như Flash ADC, SAR ADC tiêu thụ ít năng lượng hơn, làm cho nó lý tưởng cho các ứng dụng di động và nhúng.
- Độ phức tạp vừa phải: Cấu trúc của SAR ADC ít phức tạp hơn so với Pipelined ADC và Flash ADC, giúp dễ thiết kế và sản xuất.

#### Nhược điểm của SAR ADC:

- Tốc độ chuyển đổi thấp hơn: SAR ADC có tốc độ chuyển đổi thấp hơn so với Flash ADC và Pipelined ADC. Tốc độ lấy mẫu thường trong khoảng vài MHz, phù hợp cho nhiều ứng dụng nhưng không đủ nhanh cho các ứng dụng tốc độ cao.
- Thời gian trễ: Thời gian trễ của SAR ADC phụ thuộc vào số bit của độ phân giải, do quá trình xấp xỉ liên tiếp cần thực hiện tuần tự cho mỗi bit.

### 2.3.5 Delta-Sigma ADC (DSM ADC)

Delta-Sigma ADC (DSM ADC) là một loại bộ chuyển đổi Analog sang Digital được thiết kế để đạt độ chính xác rất cao, đặc biệt thích hợp cho các ứng dụng yêu cầu độ phân giải cao và khả năng chống nhiễu tốt. Delta-Sigma ADC sử dụng một kỹ thuật chuyển đổi đặc biệt dựa trên nguyên lý điều chế delta-sigma, trong đó tín hiệu tương tự đầu vào được chuyển đổi thành một tín hiệu số có tỷ lệ lấy mẫu cao hơn nhiều so với tín hiệu đầu vào ban đầu.



**Hình 5.** Sơ đồ khối của Delta-Sigma ADC

Bộ Delta-Sigma ADC gồm có bộ lọc vòng lặp, bộ lượng tử hóa, bộ DAC và bộ suy giảm tín hiệu số.

Trái ngược với Nyquist ADC, tần số lấy mẫu của Delta-Sigma (DSM) ADC cao hơn nhiều so với tần số Nyquist của nó. Khi tăng gấp đôi tốc độ lấy mẫu của Nyquist ADC, SNR được cải thiện thêm 3dB, do đó hiệu suất trao đổi tốc độ chính xác vẫn còn quá thấp. Một giải pháp cho vấn đề này là kỹ thuật điều chế nhiễu, luôn được thực hiện bằng phản hồi âm. Sự kết hợp giữa lấy mẫu quá mức (oversampling) và điều chế nhiễu trong DSM ADC, được hiển thị trong Hình 5.

Lõi của DSM (DSM Core) là một vòng lặp phản hồi âm với cả tín hiệu tương tự và tín hiệu số. Bộ lọc vòng lặp (loop filter) so sánh đầu vào analog và đầu ra của DAC phản hồi và khuếch đại/tích hợp sự khác biệt. Kết quả đầu ra của bộ lọc đi vào bộ lượng tử hóa (Quantizer) và luồng đầu ra kỹ thuật số (digital output stream) thu được.

Trong mạch suy giảm tín hiệu số (decimator circuit), nhiễu lượng tử hóa ngoài dải của luồng dữ liệu số bị triệt tiêu và tốc độ dữ liệu sau đó được giảm xuống tốc độ Nyquist bằng bộ lọc sinc.

### **Ưu điểm của Delta-Sigma ADC:**

- Độ phân giải rất cao: Delta-Sigma ADC có thể đạt độ phân giải rất cao, thường từ 16 đến 24 bit hoặc cao hơn, làm cho nó lý tưởng cho các ứng dụng đòi hỏi độ chính xác cao.
- Khả năng chống nhiễu tốt: Nhờ vào việc sử dụng bộ lọc số, Delta-Sigma ADC có khả năng chống nhiễu và độ chính xác tốt trong các môi trường nhiễu điện từ.
- Thiết kế đơn giản cho tín hiệu chậm: Delta-Sigma ADC hoạt động tốt với các tín hiệu có tần số thấp, làm cho nó lý tưởng cho các ứng dụng như đo lường nhiệt độ, áp suất và các tín hiệu chậm khác.

### **Nhược điểm của Delta-Sigma ADC:**

- Tốc độ chuyển đổi thấp: Delta-Sigma ADC thường có tốc độ chuyển đổi chậm hơn so với các loại ADC khác như Flash ADC hay SAR ADC, do quá trình tích hợp và lọc số.
- Độ phức tạp trong thiết kế bộ lọc số: Thiết kế bộ lọc số và bộ giảm tỷ lệ lấy mẫu phức tạp, yêu cầu kiến thức chuyên sâu về xử lý tín hiệu số.

## **2.4 Các tiêu chí đánh giá chất lượng bộ ADC:**

Là khối cơ bản trong hệ thống điện tử, ADC được đặc trưng bởi bốn thông số: tốc độ, độ chính xác, mức tiêu thụ điện năng và hiệu suất năng lượng.

### **2.4.1 Tốc độ**

Tốc độ của ADC định nghĩa tốc độ mà một ADC có thể chuyển đổi tín hiệu tương tự đầu vào thành tín hiệu số tương ứng. Các yếu tố chính của tốc độ bao gồm:

- Băng thông (Bandwidth - BW):

- Băng thông là tần số tối đa của tín hiệu tương tự mà ADC có thể xử lý mà không bị hiện tượng nhiễu tần số.
- Băng thông càng cao thì ADC càng có thể xử lý các tín hiệu có tần số cao hơn, điều này rất quan trọng trong các ứng dụng như truyền thông không dây và radar.

- Băng thông độ phân giải hiệu quả (Effective Resolution Bandwidth - ERBW):

- ERBW là khoảng tần số mà độ chính xác chuyển đổi của ADC giảm không quá 3 dB so với giá trị tần số thấp.
- ERBW cung cấp thông tin về phạm vi tần số trong đó ADC vẫn duy trì độ chính xác cao, quan trọng cho các ứng dụng yêu cầu độ chính xác cao trên một dải tần số rộng.
- Tần số Nyquist (Nyquist Frequency -  $F_N$ ):
  - Tần số Nyquist là tốc độ lấy mẫu tối thiểu cần thiết để ngăn chặn hiện tượng nhiễu tần số, bằng hai lần băng thông của ADC.
  - Đảm bảo rằng tốc độ lấy mẫu của ADC đủ cao để tránh mất thông tin tín hiệu.
- Tần số lấy mẫu (Sampling Frequency -  $F_S$ ):
  - Tần số mà ADC chuyển đổi tín hiệu tương tự thành giá trị số.
  - Tần số lấy mẫu cao hơn  $F_N$  thường được sử dụng trong các ADC lấy mẫu vượt (oversampling) để cải thiện độ chính xác và giảm nhiễu.

## 2.4.2 Độ chính xác

Độ chính xác của ADC đo lường mức độ chênh lệch giữa đầu vào tương tự của ADC và đầu ra số. Các thông số chính của độ chính xác bao gồm:

### \* Thông số tĩnh (Static Specifications):

- Lỗi khuếch đại (Gain Error):
  - Lỗi khuếch đại ảnh hưởng trực tiếp đến khả năng ADC duy trì tỉ lệ chính xác giữa tín hiệu đầu vào và đầu ra.
  - Lỗi khuếch đại thấp cho thấy ADC có khả năng duy trì tỉ lệ tín hiệu đúng với độ chính xác cao. Nếu lỗi khuếch đại lớn, độ chính xác của các giá trị số sẽ bị sai lệch, làm giảm độ tin cậy của dữ liệu chuyển đổi.
- Độ lệch (Offset):
  - Điện áp đầu vào cần thiết để làm cho đầu ra của ADC là 0 khi đầu vào lý tưởng là 0.
  - Độ lệch thấp cho thấy ADC có khả năng đo chính xác tín hiệu đầu vào mà không bị ảnh hưởng bởi sai lệch cố định. Một độ lệch lớn có thể làm sai lệch dữ liệu đầu ra, ảnh hưởng đến độ chính xác tổng thể của hệ thống.
- Lỗi phi tuyến vi phân (Differential Nonlinearity Error - DNL):
  - Sự khác biệt giữa các điện áp tương tự của hai bước số liên tiếp không bằng 1 LSB.
  - Lỗi DNL gây ra hiện tượng bước nhảy không đều giữa các mức số. Điều này làm giảm độ phân giải của ADC và có thể dẫn đến hiện tượng bỏ bước (missing code), ảnh hưởng đến độ chính xác và độ mịn của tín hiệu số hóa.
- Lỗi phi tuyến tích hợp (Integral Nonlinearity Error - INL):

- Độ lệch tối đa của hàm truyền thực tế so với hàm truyền lý tưởng của ADC sau khi đã hiệu chỉnh lỗi độ lệch và lỗi khuếch đại.

- Lỗi INL làm sai lệch toàn bộ hàm truyền của ADC, ảnh hưởng đến độ tuyến tính của chuyển đổi tín hiệu. INL thấp cho thấy ADC có khả năng duy trì tính tuyến tính tốt trong quá trình chuyển đổi. Khi lỗi INL lớn, dữ liệu số hóa sẽ không phản ánh đúng tín hiệu đầu vào, làm giảm tính toàn vẹn của dữ liệu.

#### **\* Thông số động (Dynamic Specifications):**

##### **• Tỷ lệ tín hiệu trên nhiễu (Signal-to-Noise Ratio - SNR):**

- Tỷ lệ giữa công suất tín hiệu và công suất nhiễu tích hợp trên toàn băng thông tín hiệu.

- SNR ảnh hưởng đến khả năng phân biệt tín hiệu chính với nhiễu. SNR cao cho thấy ADC có khả năng chuyển đổi tín hiệu với ít nhiễu. Một SNR thấp sẽ làm tăng mức nhiễu trong dữ liệu chuyển đổi, giảm độ rõ nét và chính xác của tín hiệu số hóa.

##### **• Tỷ lệ tín hiệu trên nhiễu và méo (Signal-to-Noise-and-Distortion Ratio - SNDR):**

- Tỷ lệ giữa công suất tín hiệu và công suất của nhiễu tích hợp cùng các thành phần méo hài trong băng thông tín hiệu.

- SNDR phản ánh mức độ ảnh hưởng của cả nhiễu và méo. SNDR cao cho thấy ADC có khả năng chuyển đổi tín hiệu với ít nhiễu và méo. Một SNDR thấp sẽ làm giảm độ chính xác và trung thực của tín hiệu số, làm sai lệch thông tin quan trọng trong quá trình xử lý tín hiệu.

##### **• Số bit hiệu dụng (Effective Number of Bits - ENOB):**

- Số bit của một ADC lý tưởng mà SNR bằng với SNDR của ADC thực tế.

- ENOB đánh giá độ phân giải thực tế của ADC. ENOB cao cho thấy ADC có độ phân giải thực tế gần với độ phân giải lý thuyết. ENOB thấp sẽ làm giảm khả năng phân biệt các mức tín hiệu nhỏ, giảm độ chính xác và chi tiết của dữ liệu số hóa.

##### **• Tổng méo hài (Total Harmonic Distortion - THD):**

- Tỷ lệ giữa công suất tín hiệu và tổng công suất RMS của tất cả các thành phần méo hài trong băng thông tín hiệu.

- THD thấp cho thấy ADC ít bị méo hài, quan trọng trong các ứng dụng âm thanh. THD cao cho thấy mức độ méo hài lớn trong tín hiệu chuyển đổi. Điều này ảnh hưởng đến độ trung thực của tín hiệu, làm giảm chất lượng âm thanh hoặc độ chính xác trong các ứng dụng đo lường.

##### **• Dải động (Dynamic Range - DR):**

- Tỷ lệ giữa công suất tín hiệu đầu vào lớn nhất và công suất tín hiệu đầu vào nhỏ nhất của ADC.

- DR cao cho thấy ADC có khả năng đo tín hiệu từ rất nhỏ đến rất lớn mà không bị sai lệch. Khi DR thấp, ADC sẽ gặp khó khăn trong việc xử lý các tín hiệu có biên độ rộng, đặc biệt là khi các tín hiệu yếu nằm gần nhiễu nền.

- Dải động không có nhiễu (Spurious-Free Dynamic Range - SFDR):

- Tỷ lệ giữa công suất tín hiệu cơ bản và thành phần nhiễu lớn nhất tiếp theo trong băng thông tín hiệu, ngoại trừ độ lệch DC.

- SFDR cao cho thấy ADC ít bị ảnh hưởng bởi các tín hiệu nhiễu ngoài ý muốn. SFDR thấp dẫn đến việc các thành phần nhiễu hoặc méo hài trở nên rõ ràng hơn làm giảm khả năng phân biệt tín hiệu mong muốn từ các thành phần nhiễu, dẫn đến chất lượng tín hiệu kém và giảm hiệu suất hệ thống.

### 2.4.3 Mức tiêu thụ điện năng

Tiêu thụ điện năng của ADC là yếu tố quan trọng, đặc biệt trong các ứng dụng di động và nhúng. Các yếu tố chính bao gồm:

#### Công suất tiêu thụ tĩnh:

- Công suất tiêu thụ khi ADC không hoạt động hoặc ở trạng thái chờ.

- Công suất tiêu thụ tĩnh ảnh hưởng đến lượng năng lượng tiêu thụ khi ADC không hoạt động. Công suất tiêu thụ tĩnh thấp giúp tiết kiệm năng lượng trong các ứng dụng có thời gian hoạt động thấp hoặc chờ lâu. Mức tiêu thụ cao trong trạng thái chờ sẽ làm giảm hiệu quả năng lượng tổng thể và tuổi thọ pin của hệ thống, đặc biệt quan trọng trong các thiết bị di động.

#### Công suất tiêu thụ động:

- Công suất tiêu thụ khi ADC đang hoạt động và thực hiện các phép chuyển đổi.

- Công suất tiêu thụ động thấp giúp giảm tổng tiêu thụ năng lượng trong các ứng dụng yêu cầu ADC hoạt động liên tục. Mức tiêu thụ cao sẽ làm tăng nhiệt độ hệ thống, giảm hiệu suất và tuổi thọ của thiết bị, đồng thời làm tăng chi phí vận hành.

### 2.4.4 Hiệu suất năng lượng

Hiệu suất năng lượng của ADC đánh giá mức độ hiệu quả của ADC trong việc sử dụng năng lượng để thực hiện các phép chuyển đổi. Các yếu tố chính bao gồm:

#### Hiệu suất năng lượng tĩnh:

- Đánh giá mức độ hiệu quả trong việc sử dụng năng lượng khi ADC ở trạng thái chờ.

- Hiệu suất năng lượng tĩnh ảnh hưởng đến khả năng tiết kiệm năng lượng khi ADC ở trạng thái chờ. Hiệu suất năng lượng tĩnh cao giúp kéo dài tuổi thọ pin trong các ứng dụng di động và tiết kiệm năng lượng tổng thể. Hiệu suất thấp sẽ làm tăng lượng năng lượng tiêu thụ không cần thiết, giảm hiệu quả tổng thể của hệ thống.

#### Hiệu suất năng lượng động:

- Đánh giá mức độ hiệu quả trong việc sử dụng năng lượng khi ADC đang hoạt động.

- Hiệu suất năng lượng động ảnh hưởng đến mức độ hiệu quả của việc sử dụng năng lượng khi ADC đang hoạt động. Hiệu suất năng lượng động cao giúp giảm tiêu thụ năng lượng trong các ứng dụng yêu cầu hoạt động liên tục. Hiệu suất thấp sẽ làm tăng tiêu thụ năng lượng, giảm tuổi thọ pin và tăng nhiệt độ hệ thống, ảnh hưởng đến hiệu suất và độ tin cậy của hệ thống.



**Lựa chọn bộ ADC phù hợp:**

Việc lựa chọn bộ ADC phù hợp phụ thuộc vào nhu cầu cụ thể của ứng dụng. Cần cân nhắc kỹ lưỡng các tiêu chí đánh giá chất lượng như tốc độ, độ chính xác, mức tiêu thụ điện năng và hiệu suất năng lượng để lựa chọn bộ ADC đáp ứng tốt nhất yêu cầu.

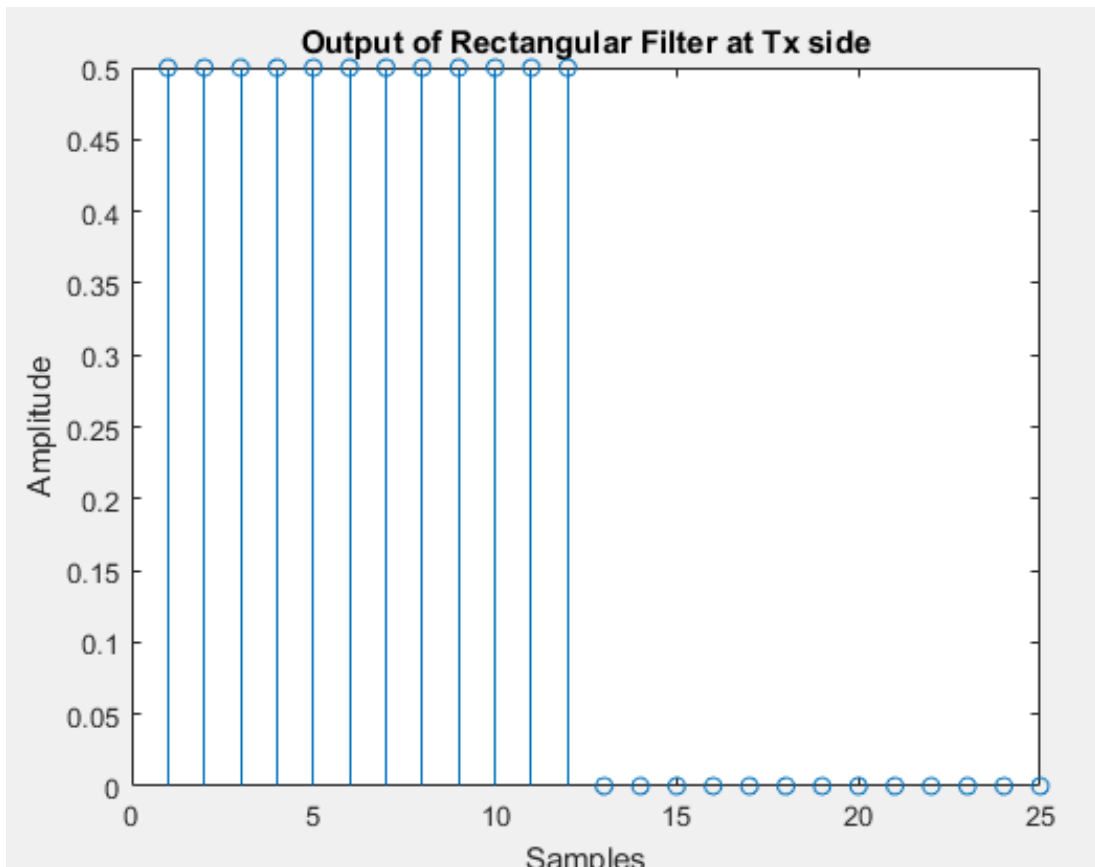
## CHƯƠNG 3: MÔ PHỎNG

**3.1 Tóm tắt đề bài 1:** Sinh viên sử dụng đoạn ví dụ trên để xây dựng bộ chuyển đổi với tín hiệu đầu vào là [1110]

### 3.1.1 Code Matlab:

```
overSampling_Factor=4;  
input_bit = [1 1 1 0];  
input_bit_os = upsample(input_bit,overSampling_Factor);  
pt = [ones(1,overSampling_Factor) 0 0 0 0 0 0]/sqrt(overSampling_Factor);  
output_of_rect_filter = conv(input_bit_os, pt);  
stem(output_of_rect_filter);  
title('Output of Rectangular Filter at Tx side')  
xlabel('Samples')  
ylabel('Amplitude')
```

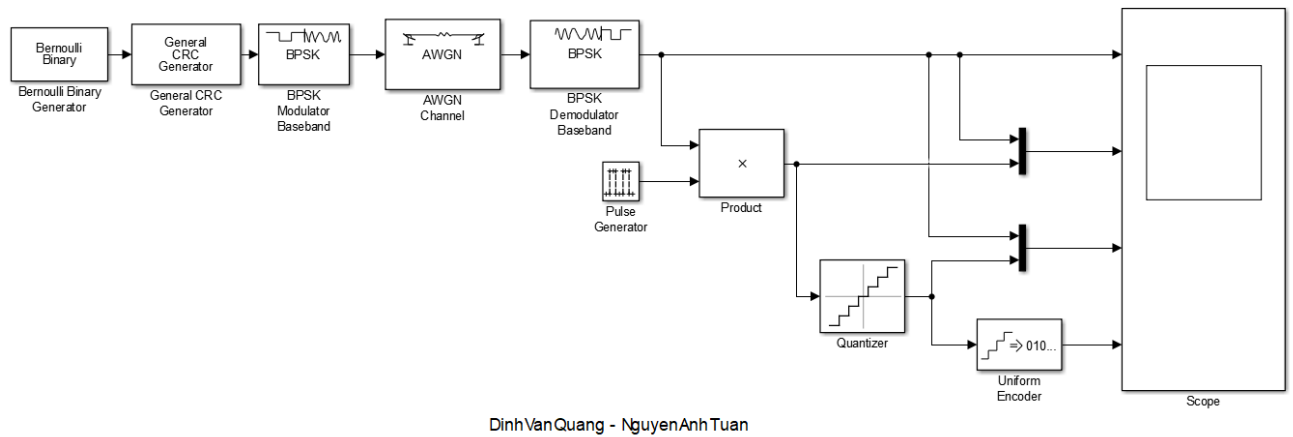
### 3.1.2 Kết quả mô phỏng:



**Hình 6.** Kết quả mô phỏng

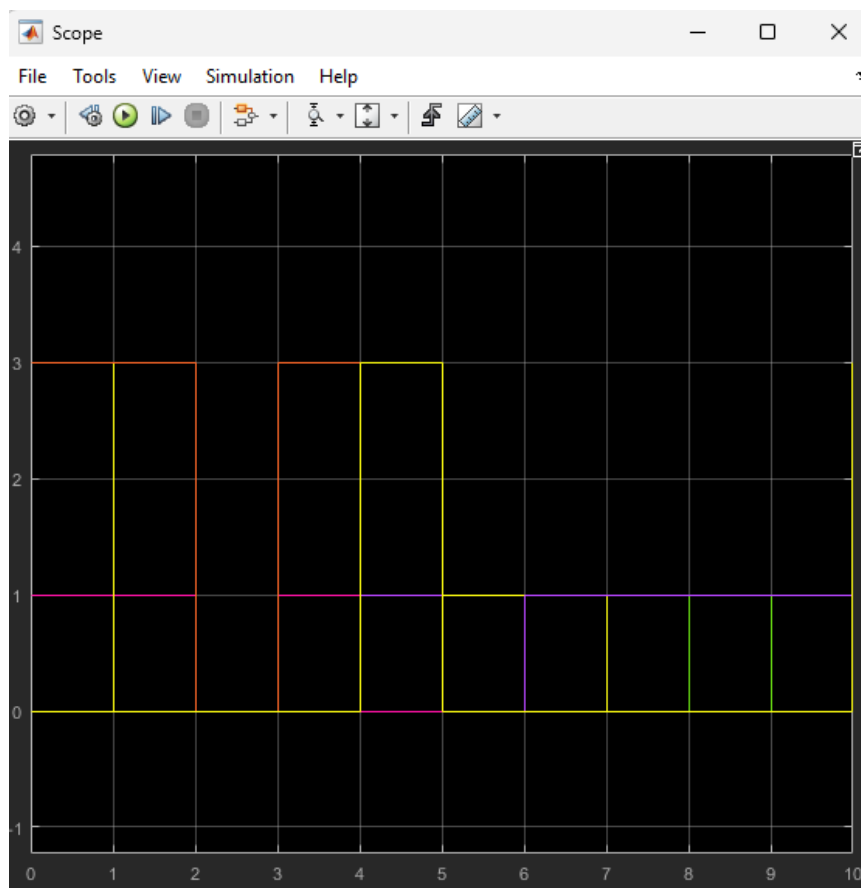
**3.2 Tóm tắt đề bài 2:** Xây dựng mô hình Simulink thể hiện vai trò của bộ chuyển đổi ADC trong hệ thống có sử dụng bộ điều chế BPSK và có nhiễu Gaussian (AWGN), yêu cầu tối thiểu có 8 khối tín hiệu. Thực hiện đánh giá vai trò của bộ chuyển đổi ADC trong hệ thống viễn thông số.

### 3.2.1 Mô hình Simulink:



*Hình 7. Mô hình Simulink*

### 3.2.2 Kết quả mô phỏng:



*Hình 8. Kết quả mô phỏng*

### **3.2.3 Phân tích mô hình:**

1. Bernoulli Binary Generator: Tạo chuỗi bit ngẫu nhiên nhị phân.
2. General CRC Generator: Tạo mã kiểm tra CRC cho chuỗi bit để kiểm tra lỗi.
3. BPSK Modulator Baseband: Điều chế BPSK cho chuỗi bit.
4. AWGN Channel: Thêm nhiễu Gaussian vào tín hiệu điều chế.
5. BPSK Demodulator Baseband: Giải điều chế tín hiệu BPSK.
6. Product: Kết hợp với Pulse Generator để tạo tín hiệu tương tự trước khi qua bộ ADC.
7. Quantizer: Mô phỏng quá trình chuyển đổi tương tự - số (ADC).
8. Uniform Encoder: Mã hóa lại tín hiệu sau khi qua bộ ADC.
9. Scope: Hiển thị các tín hiệu để quan sát.

### **3.2.4 Nhận xét về vai trò của bộ chuyển đổi ADC trong hệ thống viễn thông số:**

- Bộ chuyển đổi ADC đóng vai trò then chốt trong việc đảm bảo chất lượng và tính toàn vẹn của tín hiệu trong hệ thống viễn thông số.
- ADC thực hiện quá trình lượng tử hóa, chuyển đổi tín hiệu tương tự liên tục sang dạng tín hiệu số rời rạc. Đây là bước quan trọng để đưa tín hiệu vào các khối xử lý số.
- ADC chất lượng cao sẽ giúp giảm thiểu nhiễu và méo, duy trì độ chính xác của tín hiệu và cải thiện hiệu suất tổng thể của hệ thống.

**3.3 Tóm tắt đề bài 3:** Xây dựng mô hình chuyển đổi file âm thanh sang dạng tín hiệu digital và analog với các tần số cắt khác nhau. Yêu cầu đưa ra kết quả tối thiểu 4 đồ thị biểu diễn đại lượng bất kỳ (trong đó có 2 đồ thị đối với tín hiệu analog và 2 đồ thị biểu diễn tín hiệu digital thu được từ quá trình chuyển đổi).

### 3.3.1 Code Matlab với tần số cắt *1000 Hz*:

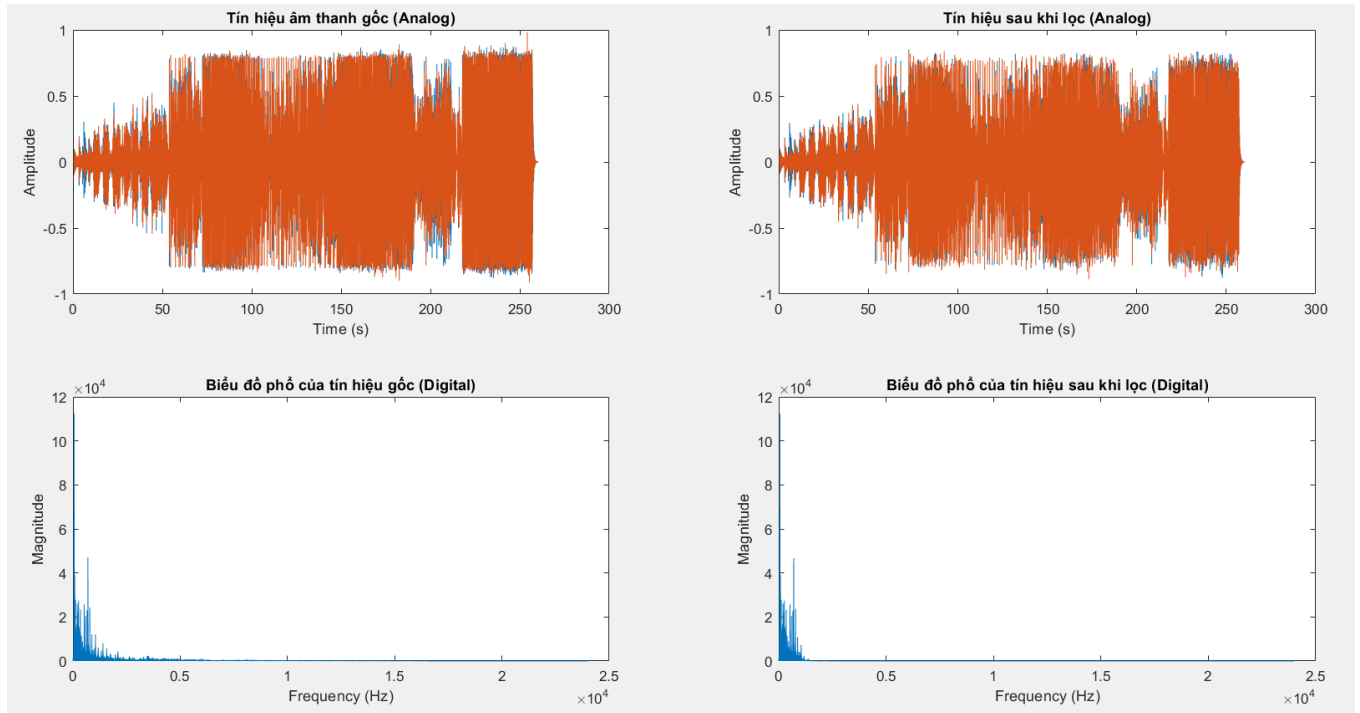
```
clear; clc;
% Đọc file âm thanh
[audio, fs] = audioread('t.wav');
% Tạo bộ lọc thông thấp
fc = 1000; % Tần số cắt
[b, a] = butter(6, fc/(fs/2), 'low');
% Áp dụng bộ lọc
filtered_audio = filter(b, a, audio);
% Tạo FFT cho tín hiệu gốc và tín hiệu lọc
fft_original = abs(fft(audio));
fft_filtered = abs(fft(filtered_audio));
% Tạo thời gian cho tín hiệu âm thanh
t = (0:length(audio)-1)/fs;
subplot(2,2,1);
plot(t, audio);
title('Tín hiệu âm thanh gốc (Analog)');
xlabel('Time (s)');
ylabel('Amplitude');

subplot(2,2,2);
plot(t, filtered_audio);
title('Tín hiệu sau khi lọc (Analog)');
xlabel('Time (s)');
ylabel('Amplitude');

frequencies = linspace(0, fs, length(audio));
subplot(2,2,3);
plot(frequencies(1:length(audio)/2), fft_original(1:length(audio)/2));
title('Biểu đồ phổ của tín hiệu gốc (Digital)');
xlabel('Frequency (Hz)');
ylabel('Magnitude');

subplot(2,2,4);
plot(frequencies(1:length(audio)/2), fft_filtered(1:length(audio)/2));
title('Biểu đồ phổ của tín hiệu sau khi lọc (Digital)');
xlabel('Frequency (Hz)');
ylabel('Magnitude');
```

### 3.3.2 Kết quả mô phỏng với tần số cắt là 1000 Hz:



*Hình 9. Kết quả mô phỏng với tần số cắt là 1000 Hz*

### 3.3.3 Code Matlab với tần số cắt 2000 Hz:

```
clear; clc;
% Đọc file âm thanh
[audio, fs] = audioread('t.wav');
% Tạo bộ lọc thông thấp
fc = 2000; % Tần số cắt
[b, a] = butter(6, fc/(fs/2), 'low');
% Áp dụng bộ lọc
filtered_audio = filter(b, a, audio);
% Tạo FFT cho tín hiệu gốc và tín hiệu lọc
fft_original = abs(fft(audio));
fft_filtered = abs(fft(filtered_audio));
% Tạo thời gian cho tín hiệu âm thanh
t = (0:length(audio)-1)/fs;
subplot(2,2,1);
plot(t, audio);
title('Tín hiệu âm thanh gốc (Analog)');
xlabel('Time (s)');
ylabel('Amplitude');

subplot(2,2,2);
plot(t, filtered_audio);
title('Tín hiệu sau khi lọc (Analog)');
xlabel('Time (s)');
ylabel('Amplitude');

frequencies = linspace(0, fs, length(audio));
subplot(2,2,3);
plot(frequencies(1:length(audio)/2), fft_original(1:length(audio)/2));
title('Biểu đồ phổ của tín hiệu gốc (Digital)');
```

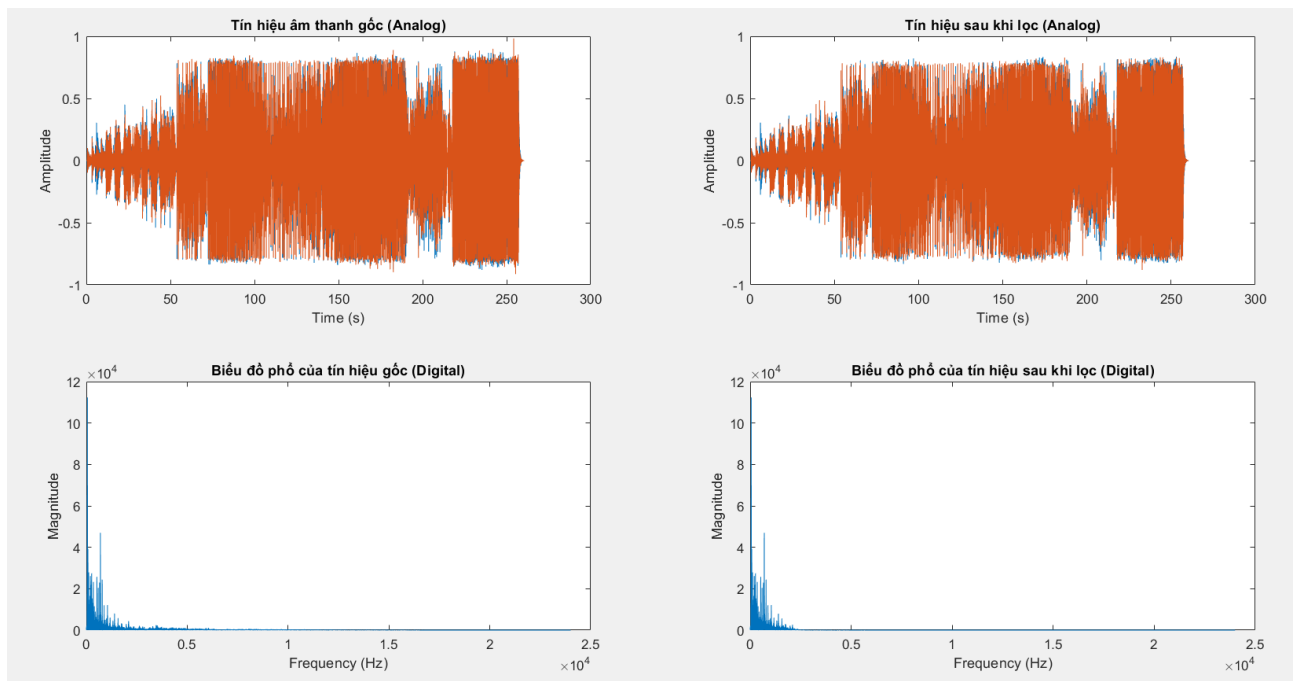
```

xlabel('Frequency (Hz)');
ylabel('Magnitude');

subplot(2,2,4);
plot(frequencies(1:length(audio)/2), fft_filtered(1:length(audio)/2));
title('Biểu đồ phổ của tín hiệu sau khi lọc (Digital)');
xlabel('Frequency (Hz)');
ylabel('Magnitude');

```

### 3.3.4 Kết quả với tần số cắt là 2000 Hz:



**Hình 10.** Kết quả mô phỏng với tần số cắt là 2000 Hz

### 3.3.5 Phân tích kết quả mô phỏng:

- Hiệu quả lọc miền thời gian: Bộ lọc tần số cắt 1000 Hz mang lại tín hiệu miền thời gian mượt mà hơn so với bộ lọc tần số cắt 2000 Hz.
- Duy trì tần số: Bộ lọc tần số cắt 2000 Hz giữ lại nội dung tần số cao hơn so với bộ lọc cắt 1000 Hz. Điều này có lợi nếu các chi tiết tần số cao đóng vai trò quan trọng đối với chất lượng âm thanh.
- Giảm nhiễu: Bộ lọc tần số cắt 1000 Hz có hiệu quả hơn trong việc giảm nhiễu tần số cao.

#### Ưu điểm của mô hình:

- Giảm tiếng ồn: Bộ lọc thông thấp giúp giảm nhiễu tần số cao một cách hiệu quả, mang lại tín hiệu âm thanh sạch hơn. Điều này được thể hiện rõ qua dạng sóng mượt mà hơn trong biểu đồ tín hiệu được lọc.
- Bảo toàn nội dung tần số thấp: Bộ lọc duy trì nội dung tần số thấp, thường rất quan trọng để duy trì các đặc tính cơ bản của tín hiệu âm thanh. Điều này đảm bảo rằng chất lượng thiết yếu của âm thanh gốc được giữ lại.

**Nhược điểm của mô hình:**

- Mất chi tiết tần số cao: Bộ lọc thông thấp loại bỏ các thành phần tần số cao, có thể bao gồm các chi tiết quan trọng và hài âm của tín hiệu âm thanh gốc. Điều này có thể làm giảm chất lượng âm thanh hoặc độ rõ nét, đặc biệt là trong các tín hiệu có tần số cao đáng kể.
- Tần số cắt cố định: Bộ lọc có tần số cắt cố định, điều này có thể không tối ưu cho tất cả các tín hiệu âm thanh.
- Biến dạng pha: Bộ lọc Butterworth được sử dụng với đáp ứng tần số phẳng trong băng thông nhưng có thể gây ra méo pha. Sự méo pha này có thể ảnh hưởng đến đặc tính thời gian của tín hiệu.



## KẾT LUẬN

### ❖ Những điểm nổi bật của phần mô phỏng

#### Bài 1:

- Oversampling: Quá trình oversampling giúp cải thiện độ chính xác và giảm lỗi lượng tử hóa của tín hiệu. Đây là kỹ thuật quan trọng trong các hệ thống xử lý tín hiệu số và truyền thông.
- Lọc định hình xung: Lọc định hình xung giúp tín hiệu trở nên mượt mà hơn và giảm nhiễu, điều này quan trọng trong các ứng dụng truyền thông và xử lý tín hiệu.

#### Bài 2:

Mô hình đã bao gồm tất cả các khối cần thiết để mô phỏng một hệ thống viễn thông số từ đầu đến cuối, bao gồm:

- Bernoulli Binary Generator: Tạo ra tín hiệu nhị phân ngẫu nhiên, mô phỏng nguồn tín hiệu số.
  - BPSK Modulator và Demodulator: Điều chế và giải điều chế tín hiệu, cho phép chuyển đổi giữa tín hiệu số và tín hiệu tương tự.
  - AWGN Channel: Thêm nhiễu Gaussian, mô phỏng môi trường truyền dẫn thực tế.
  - Quantizer (ADC): Lượng tử hóa tín hiệu, mô phỏng quá trình chuyển đổi từ tín hiệu tương tự sang số.
  - Uniform Encoder: Mã hóa tín hiệu số sau lượng tử hóa.
  - Scope: Quan sát tín hiệu tại các điểm khác nhau trong hệ thống.
- + Mô phỏng đã sử dụng mô hình Simulink để mô phỏng hệ thống BPSK với ADC và nhiễu AWGN.
- + Mô phỏng đã cho phép đánh giá hiệu suất của hệ thống ở các mức SNR khác nhau.
- + Kết quả mô phỏng có thể được sử dụng để thiết kế và tối ưu hóa hệ thống truyền thông BPSK.

#### Bài 3:

#### Tín hiệu âm thanh gốc và được lọc trong miền thời gian:

- Biểu đồ tín hiệu âm thanh gốc hiển thị dạng sóng thô của tệp âm thanh khi nó thay đổi theo thời gian.
- Biểu đồ tín hiệu âm thanh được lọc thể hiện cách bộ lọc thông thấp làm mịn dạng sóng, loại bỏ các thành phần tần số cao và giữ lại các thành phần tần số thấp hơn.

#### Phổ tần số của tín hiệu gốc và tín hiệu đã lọc:

- Phổ tần số của tín hiệu gốc cho thấy sự phân bố của các thành phần tần số khác nhau có trong tệp âm thanh.
- Phổ tần số của tín hiệu được lọc minh họa sự suy giảm tần số trên tần số cắt, xác nhận tính hiệu quả của bộ lọc trong việc loại bỏ các thành phần hoặc nhiễu tần số cao không mong muốn.

#### So sánh các biểu diễn tín hiệu tương tự và số

- Các biểu đồ miền thời gian (tín hiệu tương tự) cung cấp sự hiểu biết trực quan về sự thay đổi biên độ của tín hiệu theo thời gian.
- Các biểu đồ miền tần số (tín hiệu số) cung cấp cái nhìn sâu sắc về đặc điểm quang phổ của tín hiệu, cho biết mức năng lượng hiện diện ở các tần số khác nhau trước và sau khi lọc.

- Mô phỏng nêu bật đáp ứng tần số mượt mà của bộ lọc Butterworth, giúp tránh gợn sóng trong băng thông và có độ dốc tương đối dốc, giúp nó hiệu quả đối với các ứng dụng yêu cầu tách biệt rõ ràng các thành phần tần số thấp và cao.

### ❖ Ưu điểm và nhược điểm của các mô hình ADC

#### • Mô hình ADC Flash:

##### - Ưu điểm:

+ Tốc độ chuyển đổi cao: Do tất cả các bộ so sánh hoạt động đồng thời và quá trình chuyển đổi diễn ra chỉ trong một chu kỳ, ADC Flash có tốc độ chuyển đổi rất cao

+ Độ trễ thời gian nhỏ: Vì chuyển đổi diễn ra tức thời, không có nhiều bước nối tiếp nhau, thời gian trễ của ADC Flash là rất nhỏ.

##### - Nhược điểm:

+ Kích thước và công suất tiêu thụ: ADC Flash yêu cầu một số lượng lớn các bộ so sánh, với độ phân giải  $n$ -bit cần  $2^n - 1$  bộ so sánh. Điều này dẫn đến kích thước mạch lớn và tiêu thụ nhiều năng lượng.

+ Độ chính xác hạn chế: Với nhiều bộ so sánh hoạt động đồng thời, ADC Flash dễ bị ảnh hưởng bởi nhiễu và các sai số nhỏ trong điện áp tham chiếu, làm giảm độ chính xác.

#### • Mô hình Two-step ADC:

##### - Ưu điểm:

+ Giảm số lượng bộ so sánh: So với ADC Flash, Two-step ADC yêu cầu ít bộ so sánh hơn nhiều. Với độ phân giải  $n$ -bit, ADC Flash cần  $2^n - 1$  bộ so sánh, trong khi Two-step ADC chỉ cần khoảng  $2 \times 2^{(n/2)}$  bộ so sánh.

+ Cân bằng giữa tốc độ và độ phức tạp: Two-step ADC có thể đạt được tốc độ cao hơn so với SAR ADC (ADC thanh ghi xấp xỉ liên tiếp) và đơn giản hơn so với ADC Flash.

+ Tiêu thụ năng lượng thấp hơn: Nhờ việc sử dụng ít bộ so sánh hơn, Two-step ADC tiêu thụ ít năng lượng hơn so với ADC Flash có cùng độ phân giải.

##### - Nhược điểm:

+ Độ chính xác giới hạn: Mặc dù tốc độ cao, độ chính xác của Two-step ADC có thể bị ảnh hưởng bởi các lỗi trong quá trình tính toán phần dư và giai đoạn chuyển đổi chi tiết.

+ Độ phức tạp tăng: So với các loại ADC khác như SAR, cấu trúc hai bước có thể phức tạp hơn do yêu cầu thêm mạch tính toán phần dư và giai đoạn chuyển đổi chi tiết.

#### • Mô hình Pipelined ADC:

##### - Ưu điểm:

+ Tốc độ chuyển đổi cao: Do quá trình chuyển đổi diễn ra đồng thời ở nhiều giai đoạn, pipelined ADC có thể đạt tốc độ lấy mẫu rất cao.

+ Độ phân giải cao: Bằng cách chia nhỏ quá trình chuyển đổi và xử lý phần dư, pipelined ADC có thể đạt độ phân giải cao, thường từ 8 đến 16 bit.

+ Hiệu suất tốt trong ứng dụng động: Pipelined ADC có khả năng xử lý tốt các tín hiệu biến đổi nhanh, làm cho nó lý tưởng cho các ứng dụng như xử lý tín hiệu số, truyền thông và hình ảnh số.

**- Nhược điểm:**

+ Độ phức tạp cao: Cấu trúc của pipelined ADC phức tạp hơn so với các loại ADC đơn giản khác như Flash hoặc SAR, đòi hỏi thiết kế mạch và điều khiển phức tạp.

+ Tiêu thụ năng lượng cao: Do nhiều giai đoạn hoạt động đồng thời, pipelined ADC tiêu thụ nhiều năng lượng hơn so với một số loại ADC khác.

+ Độ chính xác giới hạn bởi lỗi tổng hợp: Độ chính xác của pipelined ADC có thể bị ảnh hưởng bởi các lỗi trong từng giai đoạn chuyển đổi, cũng như các lỗi khi tổng hợp kết quả.

**• Mô hình SAR ADC:**

**- Ưu điểm:**

+ Độ chính xác cao: SAR ADC có thể đạt độ phân giải cao, thường từ 8 đến 18 bit, với độ chính xác tốt.

+ Tiêu thụ năng lượng thấp: So với các loại ADC tốc độ cao khác như Flash ADC, SAR ADC tiêu thụ ít năng lượng hơn, làm cho nó lý tưởng cho các ứng dụng di động và nhúng.

+ Độ phức tạp vừa phải: Cấu trúc của SAR ADC ít phức tạp hơn so với Pipelined ADC và Flash ADC, giúp dễ thiết kế và sản xuất.

**- Nhược điểm:**

+ Tốc độ chuyển đổi thấp hơn: SAR ADC có tốc độ chuyển đổi thấp hơn so với Flash ADC và Pipelined ADC. Tốc độ lấy mẫu thường trong khoảng vài MHz, phù hợp cho nhiều ứng dụng nhưng không đủ nhanh cho các ứng dụng tốc độ cao.

+ Thời gian trễ: Thời gian trễ của SAR ADC phụ thuộc vào số bit của độ phân giải, do quá trình xấp xỉ liên tiếp cần thực hiện tuần tự cho mỗi bit.

**• Mô hình Delta-Sigma ADC:**

**- Ưu điểm:**

+ Độ phân giải rất cao: Delta-Sigma ADC có thể đạt độ phân giải rất cao, thường từ 16 đến 24 bit hoặc cao hơn, làm cho nó lý tưởng cho các ứng dụng đòi hỏi độ chính xác cao.

+ Khả năng chống nhiễu tốt: Nhờ vào việc sử dụng bộ lọc số, Delta-Sigma ADC có khả năng chống nhiễu và độ chính xác tốt trong các môi trường nhiễu điện từ.

+ Thiết kế đơn giản cho tín hiệu chậm: Delta-Sigma ADC hoạt động tốt với các tín hiệu có tần số thấp, làm cho nó lý tưởng cho các ứng dụng như đo lường nhiệt độ, áp suất và các tín hiệu chậm khác.

### **- Nhược điểm:**

+ Tốc độ chuyển đổi thấp: Delta-Sigma ADC thường có tốc độ chuyển đổi chậm hơn so với các loại ADC khác như Flash ADC hay SAR ADC, do quá trình tích hợp và lọc số.

+ Độ phức tạp trong thiết kế bộ lọc số: Thiết kế bộ lọc số và bộ giảm tỷ lệ lấy mẫu phức tạp, yêu cầu kiến thức chuyên sâu về xử lý tín hiệu số.

### **❖ Ưu điểm và nhược điểm của bộ ADC**

#### **- Ưu điểm:**

#### **Xử lý kỹ thuật số**

+ Hệ thống kỹ thuật số có thể xử lý, lưu trữ và truyền dữ liệu hiệu quả hơn hệ thống tương tự.

+ Tín hiệu số ít bị nhiễu và suy giảm, cho phép biểu diễn và xử lý dữ liệu chính xác hơn.

#### **Lưu trữ dữ liệu**

+ Dữ liệu số có thể được nén, cho phép lưu trữ và truy xuất hiệu quả.

+ Thông tin kỹ thuật số có thể được lưu trữ trong bộ nhớ cố định mà không bị mất theo thời gian.

#### **Xử lý tín hiệu**

+ Kỹ thuật xử lý tín hiệu số có thể được áp dụng để nâng cao chất lượng tín hiệu, loại bỏ nhiễu và trích xuất thông tin hữu ích.

+ Độ tin cậy: Tín hiệu số có thể được tái tạo tại các điểm trung gian để ngăn chặn sự suy giảm trên khoảng cách xa.

### **- Nhược điểm:**

#### **Lỗi lấy mẫu và lượng tử hóa**

+ Hạn chế về độ phân giải: Độ phân giải hữu hạn của ADC có thể gây ra nhiễu lượng tử hóa, dẫn đến sự thiếu chính xác trong biểu diễn tín hiệu.

+ Tốc độ lấy mẫu: Tốc độ lấy mẫu không đủ có thể gây ra hiện tượng chồng phổ, làm méo tín hiệu gốc.

#### **Độ phức tạp và mức tiêu thụ điện năng**

+ Độ phức tạp của mạch: ADC hiệu suất cao yêu cầu mạch phức tạp, có thể làm tăng độ phức tạp và chi phí thiết kế.

+ Các ADC tốc độ cao và độ phân giải cao, có thể tiêu thụ năng lượng đáng kể.

## **Tài liệu tham khảo**

- [1]** Integrated Analog-To-Digital and Digital-To-Analog Converters for Next-Generation Wireless Communication Systems, Signals and Communication
- [2]** Analog-Digital Conversion" by Marcel J.M. Pelgrom