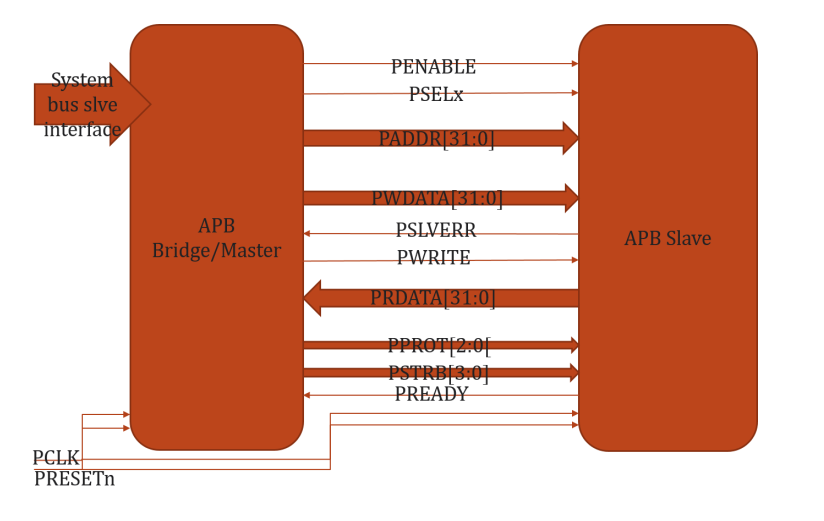
Bus ngoại vi tốc độ cao (APB)

APB protocol



PCLK : clock của hệ thống

PRESET: rết của hệ thống, tích cực mức thấp

PADDR[31:0]: địa chỉ của các thanh ghi trong slave

PWDATA[31:0]: ghi dữ liệu từ master đến slave

PRDATA[31:0]: đọc dữ liệu từ slave đến master

PSELx: chọn slave, khi nào lên ‘1; thì slave đó đc chọn

PANEBLE:tại chu kì thứ 2 của clock thì bắt đầu quá trình truyền nhận

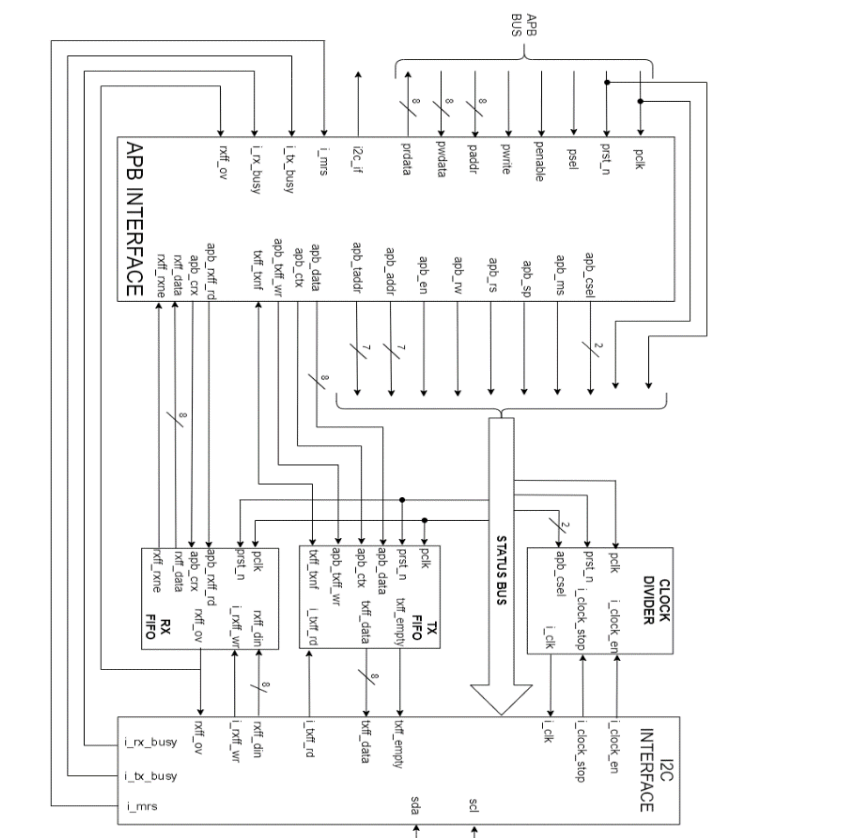
PWRITE: read khi “0’ , write khi “1”

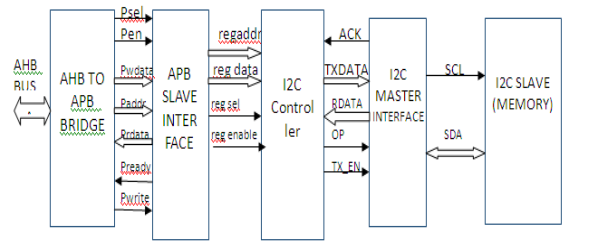
PREADY: slave gửi tín hiệu sẵn sàng cho master

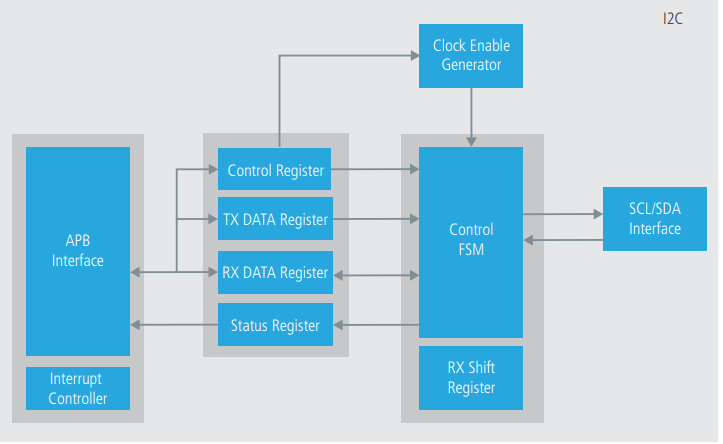
PSLVERR: slave gửi cho master “1” truyền sai “0” truyền đúng

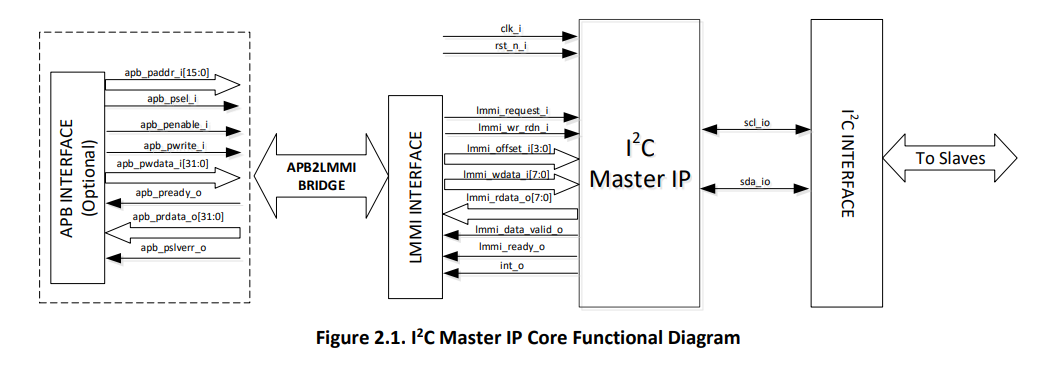
PSTRB[3:0] chọn trong 32 bit – 4byte thì byte nào có nghĩa

PPROT [2:0] : bản quyền của nhà phát hành









|  |  |  |  |
| --- | --- | --- | --- |
| Offset APB | Register name | width | Description |
| 0x00 | tx\_data\_reg | 8 | Transmit data register |
| 0x04 | rx\_data\_reg | 8 | Reciver data register |
| 0x08 | Control\_reg | 8 | Control register |
| 0x0c | Status\_reg | 8 | Status register |
| 0x10 | Mode\_reg | 8 | Mode register |
| 0x14 | Slave\_addrl\_reg | 8 | Slave address 7bit |
| 0x18 | Slave\_addrh\_reg | 8 | Slave address upper 3bit |

Status register

|  |  |  |  |
| --- | --- | --- | --- |
| field | name | width | reset |
| [7:4] | - | 4 | - |
| 3 | Tx\_fifo\_full | 1 | 0 |
| 2 | Tx\_fifo\_emptry | 1 | 0 |
| 1 | Rx\_fifo\_full | 1 | 0 |
| 0 | Rx\_fifo\_empty | 1 | 0 |

Control register

|  |  |  |  |
| --- | --- | --- | --- |
| Field | name | witdth | reset |
| [7] | - | 1 | - |
| 6 | Reset | 1 | 0 |
| 5 | Stop | 1 | 0 |
| 4 | Start | 1 | 0 |
| 3 | Tx\_rd | 1 | 0 |
| 2 | Tx\_wr | 1 | 0 |
| 1 | Rx\_rd | 1 | 0 |
| 0 | Rx\_wr | 1 | 0 |

Mode\_register

|  |  |  |  |
| --- | --- | --- | --- |
| field | name | Width | reset |
| [7:4] | - | 4 | - |
| [3:2] | Bus\_speed\_mode | 2 | 0 |
| 1 | Addr\_mode | 1 | 0 |
| 0 | Trx\_mode | 1 | 0 |

* Bus\_speed\_mode:

2’b00: stabdard mode : 100kbit/s

2’b01: fast mode : 400kbit/s

2’b10: fast mode plus : 1mbit/s

* Addr\_mode:

1’b0: 7bit address mode

1’b1: 10bit address mode

* Trx\_mode:

1’b0: chế độ write của i2c

1’b1: chế độ read của i2c

Slave\_addrl\_reg

|  |  |  |  |
| --- | --- | --- | --- |
| field | name | Width | reset |
| [7] | - | 1 | - |
| [6:0] | Slave\_addr\_l\_reg | 7 | 0 |

Slave\_addrh\_reg

|  |  |  |  |
| --- | --- | --- | --- |
| field | name | Width | reset |
| [7:3] | - | 5 | - |
| [2:0] | Slave\_addr\_hcont\_reg | 3 | 0 |