



UNIVERSIDAD DE BUENOS AIRES

Facultad de Ingeniería

Departamento de Electrónica

Diseño de Circuitos Electrónicos 86.10

Trabajo Práctico Final

Diseño, producción y análisis de un Amplificador Clase G Alternativo

13 de agosto de 2019

LANDLER, Brian SCHOTTLENDER, Martín
98236 98606
brianlandler@gmail.com martin.schottlender@gmail.com



QUIROGA, Juan Pablo
98040
quirogajuanp@gmail.com



Índice

1. Introducción	4
2. Desarrollo de circuito	4
2.1. Especificaciones generales del circuito	4
2.2. Circuito a analizar	5
2.2.1. Primera Etapa	6
2.2.2. VAS	7
2.2.3. Multiplicador de V_{be}	7
2.2.4. Etapa de Salida	7
2.2.5. Comparadores	7
2.3. Cálculo de la compensación	8
2.4. Cálculo del disipador	8
2.5. Diseño de fuente conmutada	9
2.5.1. Fuente positiva	9
2.5.2. Fuente negativa	10
3. Simulaciones	10
3.1. Polarización	10
3.2. Ganancia de lazo	12
3.3. Ganancia global	13
3.4. Respuesta en frecuencia a 1 W sobre la carga	14
3.5. Máxima potencia obtenible sobre la carga	15
3.6. Impedancia de entrada en función de la frecuencia	15
3.7. Impedancia de salida en función de la frecuencia	17
3.8. Simulación de Ancho de banda de potencia	19
3.9. Respuesta al escalón	19
3.10. Eficiencia	20
3.11. Distorsión armónica	21
3.12. Distorsión por intermodulación	23
3.13. Rechazo de ruido de la fuente de alimentación	24
3.14. Corrimiento de la tensión de salida	26
4. Mediciones	26
4.1. Desarrollo del PCB	26
4.2. Polarización	29
4.2.1. Polarización con ± 25 V	30
4.2.2. Polarización con ± 40 V	31
4.3. Pruebas con señal	31
4.4. Impedancia de entrada en función de la frecuencia	34
4.5. Impedancia de salida	35
4.6. Factor de amortiguamiento	35
4.7. Respuesta al escalón - Slew Rate	36
4.8. Ancho de banda de potencia	38
4.9. Respuesta en frecuencia	38
4.10. Eficiencia	39
4.11. Distorsión armónica	40
4.12. Distorsión por intermodulación	44

4.13. Rechazo de ruido de la fuente de alimentación	44
4.14. Corrimiento de la tensión de salida	46
5. Conclusión	47
6. Anexo	48

Índice de figuras

1.1. <i>Etapa de salida de un amplificador clase H.</i>	4
2.1. <i>Esquema del amplificador.</i>	5
2.2. <i>Esquema del comparador positivo.</i>	6
2.3. <i>Esquema del comparador negativo.</i>	6
2.4. <i>Modelo térmico para el cálculo del disipador.</i>	9
2.5. <i>Esquemático de la fuente de conmutación positiva</i>	9
2.6. <i>Esquemático de la fuente de conmutación negativa</i>	10
3.1. <i>Esquema de polarización del amplificador.</i>	11
3.2. <i>Esquema de polarización del comparador positivo.</i>	11
3.3. <i>Esquema de polarización del comparador negativo.</i>	12
3.4. <i>Banco de medición para la simulación de la ganancia de lazo cerrado.</i>	12
3.5. <i>Ganancia de lazo y margen de fase.</i>	13
3.7. <i>Banco de medición utilizado para la simulación del ancho de banda.</i>	14
3.6. <i>Banco de medición para la simulación de la ganancia a lazo abierto.</i>	14
3.8. <i>Respuesta en frecuencia del sistema a 1W sobre la carga.</i>	15
3.9. <i>Banco de medición para la simulación de la impedancia de entrada.</i>	16
3.10. <i>Impedancia de entrada en función de la frecuencia.</i>	16
3.11. <i>Banco de medición para la simulación de la impedancia de salida.</i>	17
3.12. <i>Impedancia de salida en función de la frecuencia.</i>	18
3.13. <i>Impedancia de salida en función de la frecuencia - Zoom.</i>	18
3.14. <i>Respuesta al escalón para una entrada de 1V.</i>	19
3.15. <i>Respuesta al escalón para una entrada de 100mV.</i>	20
3.16. <i>Eficiencia para 1kHz</i>	21
3.17. <i>FFT realizada a la tensión de salida obtenida con las dos fuentes</i>	24
3.18. <i>Banco de medición para la simulación del rechazo de ruido de la fuente de alimentación.</i>	25
3.19. <i>Tensión de salida en función de la frecuencia para el banco de medición de la Figura 3.18.</i>	25
4.1. <i>Diagrama PCB - Frente.</i>	26
4.2. <i>Diagrama PCB - Posterior.</i>	26
4.3. <i>PCB en proceso de soldadura de componentes</i>	27
4.4. <i>Fotos del amplificador terminado.</i>	27
4.5. <i>Foto del amplificador terminado, lado inferior.</i>	28
4.6. <i>PCB de las fuentes switching.</i>	28
4.7. <i>Polarización con fuentes de $\pm 30\text{ V}$.</i>	29
4.8. <i>Polarización comparador positivo.</i>	29
4.9. <i>Polarización comparador negativo.</i>	30
4.10. <i>Polarización con fuentes de $\pm 25\text{ V}$.</i>	30
4.11. <i>Polarización con fuentes de $\pm 40\text{ V}$.</i>	31

4.12. Banco de medición para la señal de salida del amplificador.	32
4.13. Funcionamiento del amplificador con baja señal.	32
4.14. Funcionamiento del amplificador con gran señal.	33
4.15. Curva de salida con excitación de 20 kHz y nodos de conmutación.	34
4.16. Banco de medición de la impedancia de entrada.	34
4.17. Curva de la impedancia de entrada en función de la frecuencia.	35
4.18. Respuesta al escalón.	36
4.19. Respuesta al escalón + Zoom.	37
4.20. Slew Rate con senoidal de alta frecuencia.	37
4.21. Ancho de banda de potencia.	38
4.22. Respuesta en frecuencia del amplificador.	39
4.23. Curva de eficiencia en función de la potencia y frecuencia.	40
4.24. Banco de medición para obtener la THD.	41
4.25. Curvas de THD en función de la frecuencia.	44
4.26. Circuito externo para medir el rechazo de ruido de la fuente.	45
4.27. Banco de medición de la PSNRR.	45
4.28. Curva de la PSNRR.	46
4.29. Curva de la PSNRR filtrada.	46
6.1. Equipos de medición utilizados.	49

1. Introducción

En el siguiente informe se presenta el diseño y análisis de un amplificador clase G alternativa. Este tipo de amplificador consiste en uno clase B, pero utilizando en la etapa de salida conmutación de fuentes de alimentación externas de mayor tensión, es decir, en el caso que la señal requiera una excusión mayor a la tensión de la primera fuente, se activa la fuente externa, logrando de esta manera una mayor eficiencia.

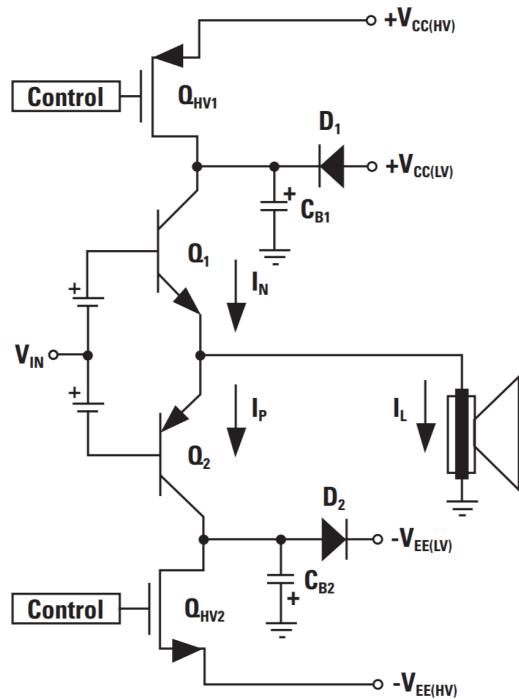


Figura 1.1 – Etapa de salida de un amplificador clase H.

2. Desarrollo de circuito

2.1. Especificaciones generales del circuito

Se quiere diseñar un amplificador de potencia de audio, clase G alternativo (o bien, clase H). Para ello se tienen las siguientes especificaciones: la alimentación debe ser simétrica de 30 V y -30 V para las fuentes externas y de ±15 V para las internas; se quiere una potencia máxima de 40 W con 8 Ω. Además se quiere obtener una distorsión armónica (THD) de no más de 0,2% entre 20 Hz a 20 kHz y una respuesta en frecuencia plana para el mismo rango.

2.2. Circuito a analizar

Con las especificaciones requeridas, se diseñó el circuito que se muestra en la Figura 2.1. En las siguientes secciones del presente informe se detallarán los aspectos de tal circuito.

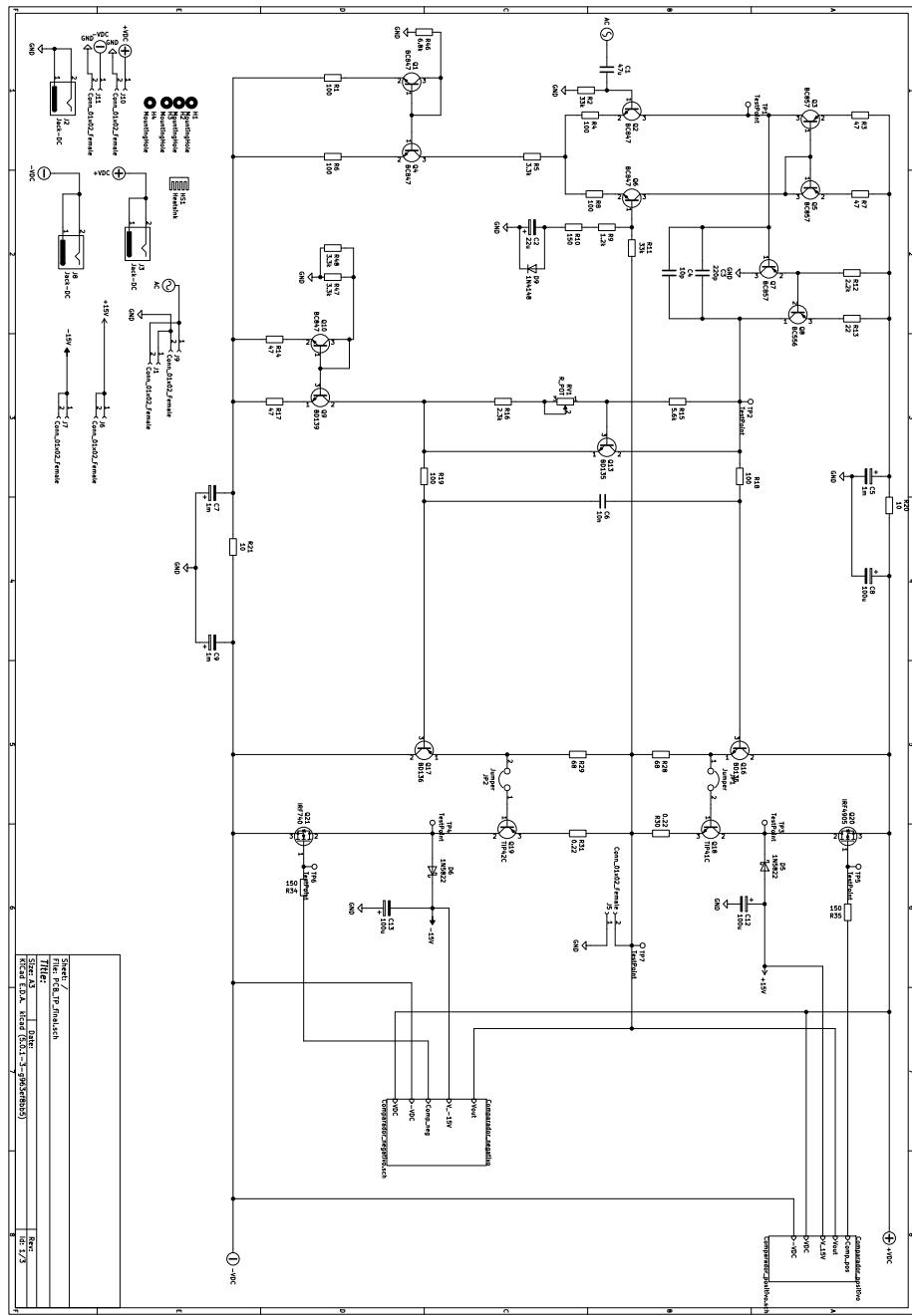


Figura 2.1 – Esquema del amplificador.

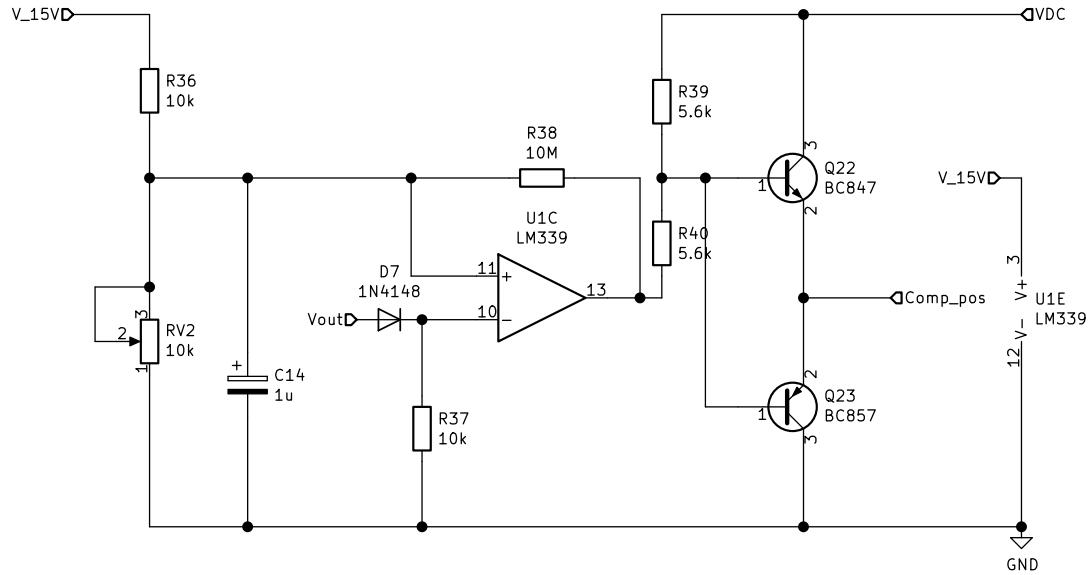


Figura 2.2 – Esquema del comparador positivo.

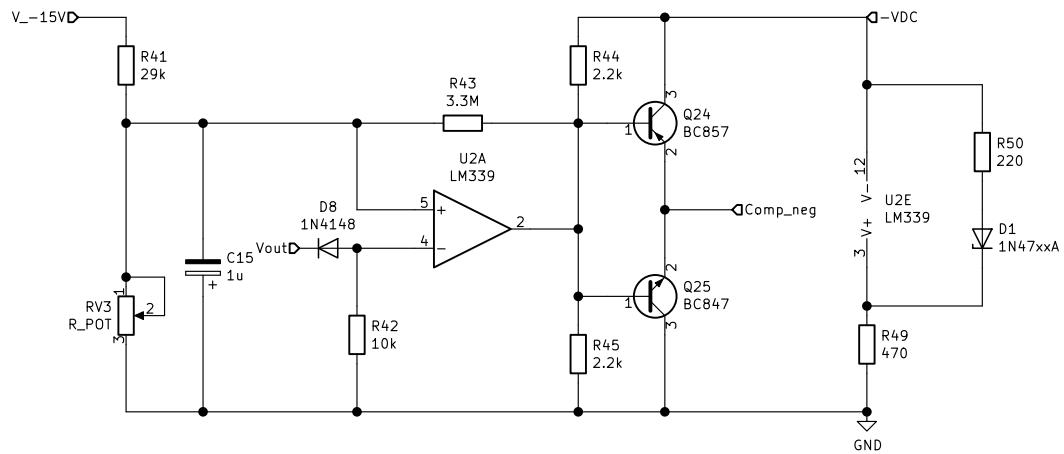


Figura 2.3 – Esquema del comparador negativo.

2.2.1. Primera Etapa

En la etapa de entrada del amplificador se encuentra un par diferencial con transistores NPN y se ha agregado una realimentación por emisor para reducir la alinealidad. Para aumentar la ganancia

se utilizó una carga activa para el par diferencial, la cual tiene resistencias de degeneración en el emisor para reducir los inconvenientes debido al desapareamiento de los transistores discretos. El par diferencial se va a alimentar con una corriente de 5 mA la cual se genera con una fuente de corriente de espejo simple con resistencia de degeneración por emisor, la misma se agregó para reducir los desapareamientos y ajustar la corriente deseada. La referencia de corriente se obtiene con una resistencia conectada a la masa.

La resistencia en la base del transistor de entrada es para la polarización del mismo y es igual a la resistencia vista desde la base de su pareja del par diferencial.

2.2.2. VAS

En la segunda etapa se tiene la amplificación de tensión. Para tener una ganancia grande y sin que llegue a recortar la señal, se implementaron dos etapas de amplificador emisor común con realimentación por emisor.

La fuente de corriente en esta etapa también es una fuente espejo simple con realimentación por emisor, con una corriente de 16 mA.

También se agregaron capacidores de compensación por polo dominante, acotando el ancho de banda del amplificador.

2.2.3. Multiplicador de V_{be}

Se utilizó la corriente del VAS para polarizar al multiplicador de V_{be} . La tensión entre los nodos del multiplicador es tal que mantiene levemente polarizada la etapa de salida con una corriente de 15 mA en los transistores TIP. Esta corriente se puede ajustar variando el potenciómetro del multiplicador. Cabe mencionar adicionalmente que el transistor de está montado sobre el mismo disipador que los transistores de la etapa de salida para lograr la corrección de la corriente de polarización de dicha etapa ante cambios en la temperatura, lo cual llevaría a un embalamiento térmico y eventualmente a la avería de dichos transistores.

2.2.4. Etapa de Salida

La etapa de potencia se construyó un circuito Darlington con un transistor de media potencia como driver del segundo transistor de alta potencia. Para disminuir la distorsión de cruce por cero, como ya se dijo anteriormente, se dejan levemente prendidos los transistores de potencia con una corriente de polarización de 15 mA.

Como se trata de un amplificador clase H, se debe commutar la fuente de alimentación de los transistores de salida entre 15 V y 30 V para la fuente positiva, -15 V y -30 V para la negativa. Para esto se utilizó un transistor MOSFET de potencia como una llave, la cual abre el circuito si la salida es menor al umbral preestablecido y cierra el circuito en caso que el valor de señal de salida supere dicho umbral.

2.2.5. Comparadores

Para encender o apagar los MOSFET de switcheo se utilizó un circuito comparador figuras 2.2 y 2.3, el cual muestrea la tensión de salida y la compara una tensión de referencia. Se optó

muestrear la tensión de salida para evitar cargar el amplificador en etapas anteriores, deteriorando el funcionamiento del mismo.

Por otro lado, se optó por incluir un resistor variable en cada comparador de forma tal de poder ajustar el valor de la tensión de referencia para optimizar la relación entre eficiencia y distorsión.

2.3. Cálculo de la compensación

Debido a que se compensó por polo dominante determinado por el capacitor C_3 (C_{Miller}), el slew rate del amplificador se puede calcular a priori como:

$$SR = \frac{I_{TAIL}}{C_3} = \frac{5 \text{ mA}}{220 \text{ pF}} = 22,7 \text{ V } \mu\text{s}^{-1}$$

2.4. Cálculo del disipador

Se sabe que la potencia máxima disipada en cada uno de los transistores de salida (*TIP41* y *TIP42*) será

$$P_{max} = \frac{V_{CC}^2}{\pi^2 R_L} = 11,4 \text{ W}, \quad (1)$$

con $R_L = 8 \Omega$ y $V_{CC} = 30 \text{ V}$. Por la topología circuital utilizada, estos transistores serán los más comprometidos en materia de temperatura. Montando ambos transistores en el mismo disipador se toma a las resistencias térmicas idénticas, por lo que se llega al modelo térmico de la Figura 2.4. A partir de este modelo se puede hallar la resistencia térmica disipador-ambiente como

$$\theta_{da} = \frac{T_{j_{max}} - T_a}{P_{1_{max}} + P_{2_{max}}} - \frac{\theta_{jc1}}{2} - \frac{\theta_{cd1}}{2},$$

donde el subíndice 1 hace referencia al transistor *TIP41* y el 2 al *TIP42*. A partir de las hojas de datos se obtiene que

- $\theta_{ja} = 56 \text{ } ^\circ\text{C W}^{-1}$
- $\theta_{jc} = 1,92 \text{ } ^\circ\text{C W}^{-1}$
- $\theta_{ca} = 1,5 \text{ } ^\circ\text{C W}^{-1}$ (se asume el uso de mica y grasa siliconada)

y además suponiendo una temperatura ambiente de $T_a = 30 \text{ } ^\circ\text{C}$ se obtiene finalmente que

$$\theta_{da} = 3,55 \text{ } ^\circ\text{C W}^{-1}$$

Por cuestiones de disponibilidad y geométricas, se optó por adquirir el disipador de código 5155 ZD-27 cuya resistencia térmica es de $1,8 \text{ } ^\circ\text{C W}^{-1}$.

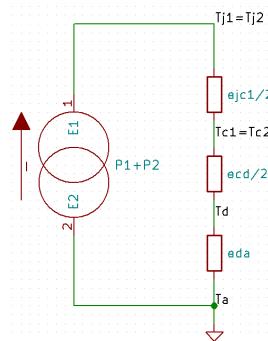


Figura 2.4 – Modelo térmico para el cálculo del disipador.

2.5. Diseño de fuente comutada

2.5.1. Fuente positiva

Para la fuente de alimentación positiva se propusieron las siguientes especificaciones:

- $V_{out} = 15 \text{ V}$
- $V_{in_{max}} = 35 \text{ V}$
- $V_{in_{min}} = 25 \text{ V}$
- $I_{out_{max}} = 3 \text{ A}$
- $\Delta V_{out_{max}} = 100 \text{ mV}$
- Eficiencia = 80 %

Para esto se utilizó el circuito de la Figura 2.5, el cual es un reductor de tensión con topología Buck. La idea del circuito es generar una tensión regulada de 15 V a partir de una tensión no regulada de 30 V. Para la confección de la fuente se utilizó el controlador *LM2596S-adj*, el cual funciona a una frecuencia de 150 kHz.

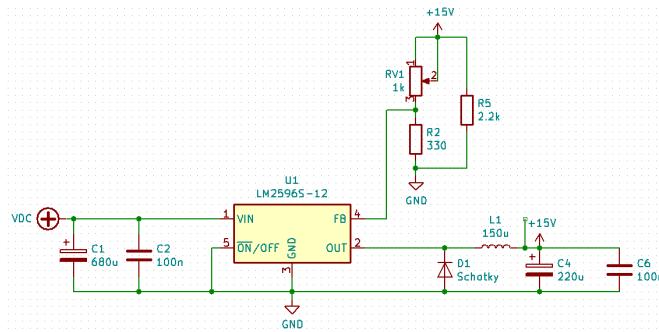
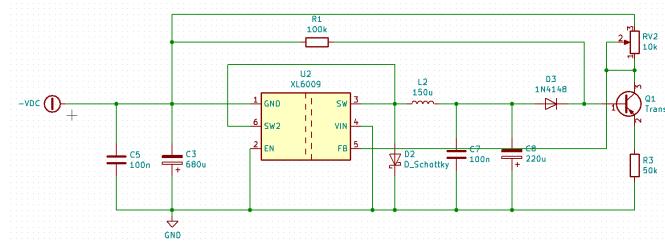


Figura 2.5 – Esquemático de la fuente de conmutación positiva

Se calculó el valor necesario de inductancia con la siguiente fórmula:

**Figura 2.6 – Esquemático de la fuente de conmutación negativa**

$$L = \frac{V_{out} \cdot (V_{in} - V_{out})}{\Delta I_L \cdot f_{s_{min}} \cdot V_{in}} \approx \frac{V_{out} \cdot (V_{in} - V_{out})}{0,2 \cdot I_{max} \cdot f_{s_{min}} \cdot V_{in}} = 166 \mu\text{H}$$

Finalmente, por cuestiones de disponibilidad se escogió un inductor de $L = 150 \mu\text{H}$.

Por otro lado, se calculó el valor del capacitor de salida considerando el ripple admisible en la tensión de salida, por lo que

$$C = \frac{\Delta I_L}{8 \cdot f_{s_{min}} \cdot \Delta V_{out max}} \approx \frac{0,2 \cdot I_{max}}{8 \cdot f_{s_{min}} \cdot \Delta V_{out max}} = 5 \mu\text{F}$$

2.5.2. Fuente negativa

En este caso se utilizó el circuito integrado *XL6009*, un regulador *Boost* referenciado a la tensión de entrada e implementado en una topología *Buck*. Dado que la referencia del integrado no es masa, se buscó cambiar el realimentador implementado con un divisor resistivo generando una corriente de colector en el transistor proporcional a la tensión de salida

$$I_{C_{Q1}} = \frac{V_{out}}{50 \text{ k}\Omega}.$$

Mediante un preset que muestrea dicha corriente es posible ajustar realimentación. Utilizando el mismo análisis que para la fuente positiva los valores de los componentes fueron los idénticos.

3. Simulaciones

3.1. Polarización

En las Figuras 3.1, 2.2 y 2.3 se muestran todas las corrientes y tensiones de polarización del circuito. Las fuentes de tensión interiores son de $\pm 15 \text{ V}$ y las exteriores de $\pm 30 \text{ V}$.

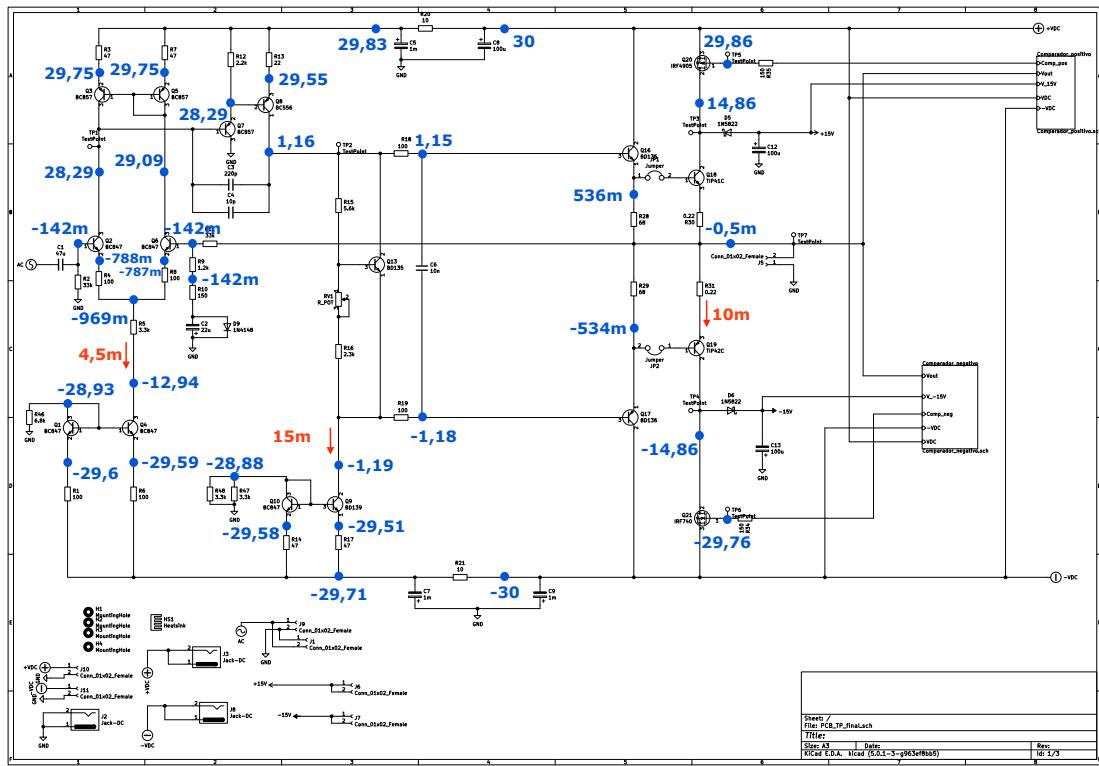


Figura 3.1 – Esquema de polarización del amplificador.

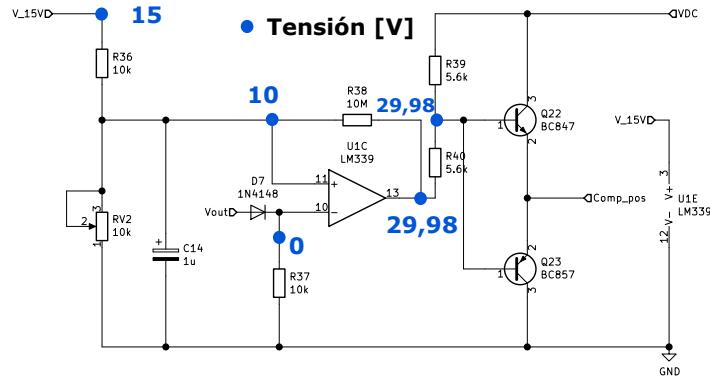


Figura 3.2 – Esquema de polarización del comparador positivo.

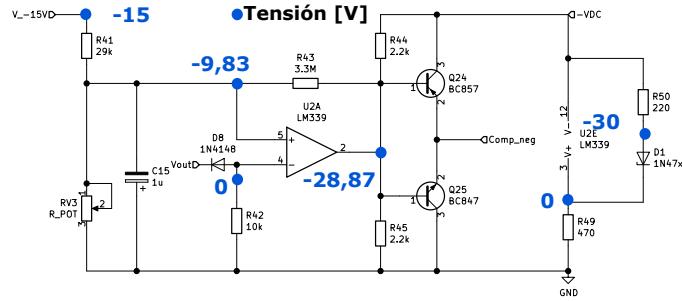


Figura 3.3 – Esquema de polarización del comparador negativo.

3.2. Ganancia de lazo

Para encontrar la ganancia de lazo se anuló la realimentación de señal con un inductor en el lazo y se agregó la señal mediante un capacitor de acople, luego se midió la señal de salida del amplificador. El banco de medición se ilustra en la Figura 3.4. Se realizó un barrido de frecuencias y se obtuvo el diagrama de Bode de la Figura 3.5. También se calculó el margen de fase, el cual resultó ser de 87° . Se observa que en la Figura 3.5 debido a el agregado del inductor y el capacitor, se agregan dos ceros en bajas frecuencias, lo cual aumenta la fase en 180° pero no modifica el objetivo de la simulación, por eso para encontrar el margen de fase se calcula la distancia a 0° desde la fase de la frecuencia de cruce.

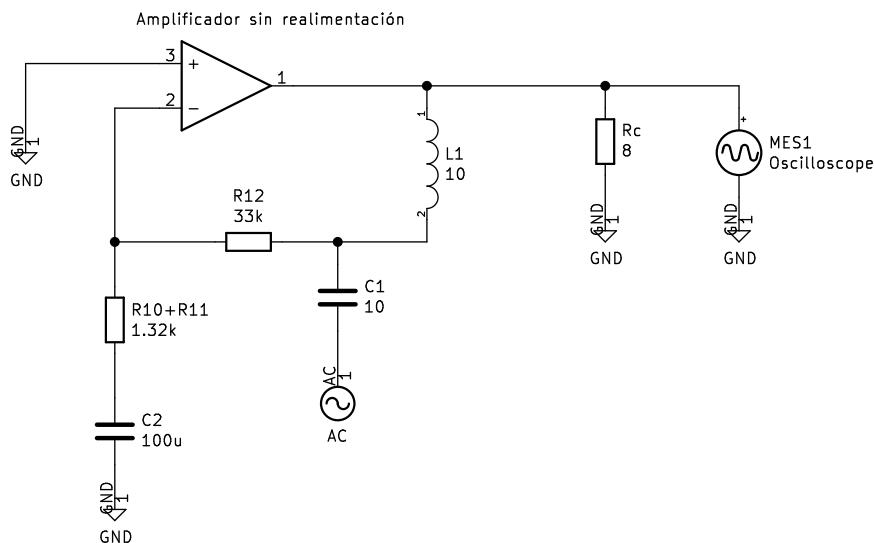


Figura 3.4 – Banco de medición para la simulación de la ganancia de lazo cerrado.

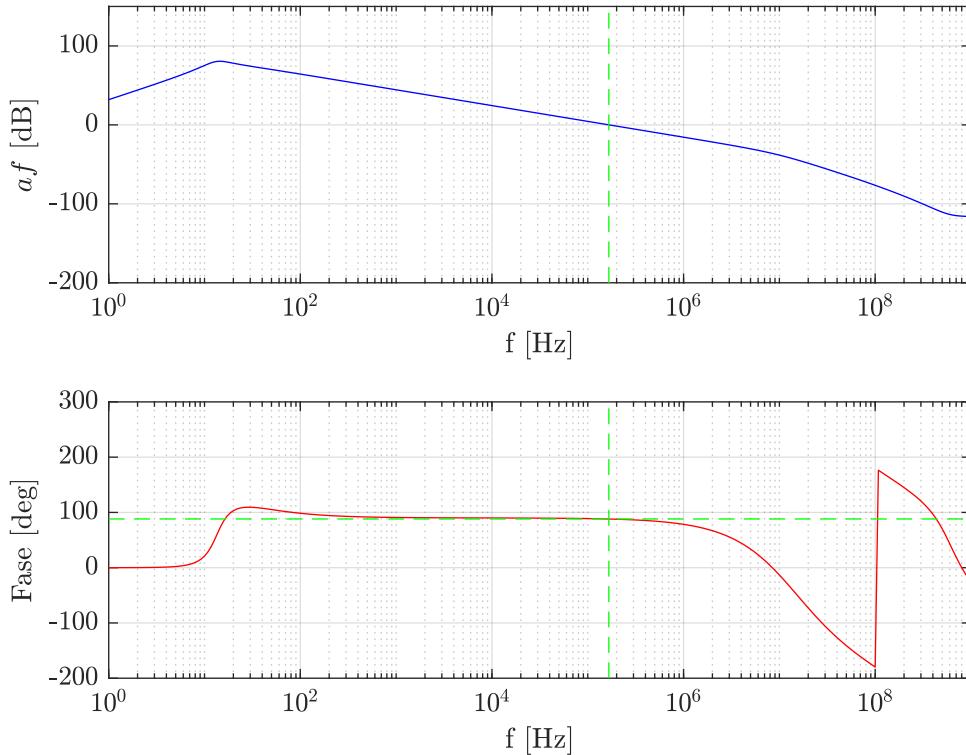


Figura 3.5 – Ganancia de lazo y margen de fase.

3.3. Ganancia global

Para calcular la ganancia **a** del amplificador a lazo abierto se utilizó el banco de la Figura 3.6, en el cual se anula el lazo de realimentación de señal con un inductor, quedando el lazo realimentado para continua. Luego con el generador se inyectó una señal senoidal de 1 kHz y se midió la amplificación en la salida, resultando una ganancia $a = 32\text{ k}$. Usando la teoría de cuadripolos para el realimentador se tiene que $f = 39,3\text{ m}$, con lo cual se calcula:

$$A = \frac{a}{1 + a.f}$$

$$A = \frac{32\text{ k}}{1 + 32\text{ k}.39,3\text{ m}} = 25,4$$

Como $a.f \gg 1$ se puede aproximar

$$A \approx \frac{1}{f} = \frac{1}{39,3\text{ m}} \approx 25,4$$

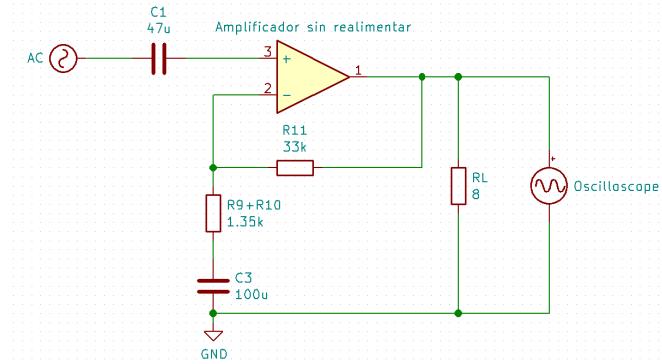


Figura 3.7 – Banco de medición utilizado para la simulación del ancho de banda.

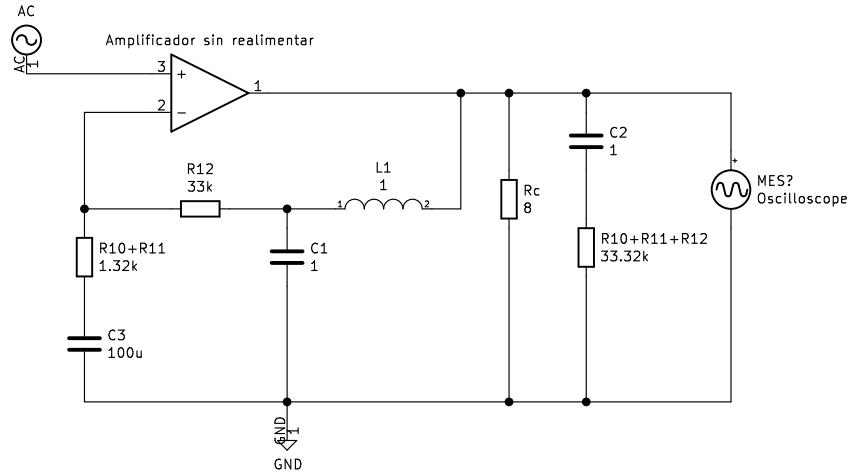


Figura 3.6 – Banco de medición para la simulación de la ganancia a lazo abierto.

3.4. Respuesta en frecuencia a 1 W sobre la carga

Según lo explicado en la sección anterior, se sabe que la ganancia global del sistema es $A = 25,4$, por lo que si se quiere una potencia de 1 W sobre la carga, se debe calcular la tensión de la señal de entrada a aplicar utilizando la ecuación

$$P_{out} = \frac{\hat{V}_{out}^2}{2 \cdot 8 \Omega} = 1 \text{ W.} \quad (2)$$

Así la señal a aplicar es de $\hat{V}_{in} = 0,15 \text{ V}$. Haciendo esto para el circuito de la Figura 3.7 y realizando un barrido de frecuencias se obtuvo la respuesta en frecuencia que se puede observar en la Figura 3.8 siendo el ancho de banda aproximadamente de 80 kHz.

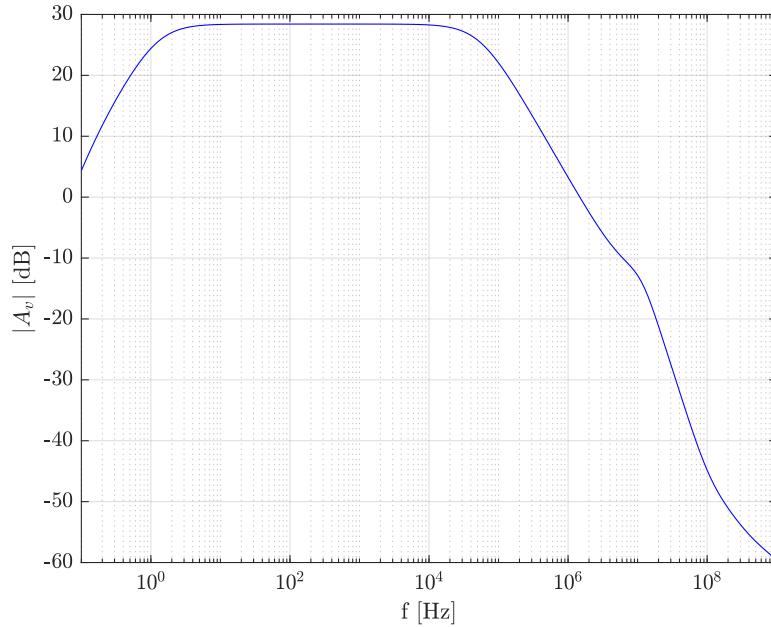


Figura 3.8 – Respuesta en frecuencia del sistema a 1 W sobre la carga.

3.5. Máxima potencia obtenible sobre la carga

Para obtener el valor de la máxima potencia en la carga, es necesario conocer la tensión máxima que puede entregarle el amplificador a la carga. Por esto se simuló el circuito de la Figura 3.7, la máxima tensión sobre la carga es cuando el transistor exterior se enciende, el nodo de conmutación para a ser de 29,44 V y sobre la carga hay 25,26 V. Luego se obtiene la potencia máxima simulada:

$$P_{carga} = \frac{(25,26 \text{ V})^2}{2 \cdot 8 \Omega} \approx 40 \text{ W}$$

3.6. Impedancia de entrada en función de la frecuencia

Para obtener la impedancia de entrada se utilizó el banco de medición de la Figura 3.9, en el cual se puso a la entrada del amplificador una fuente de corriente senoidal y se hizo un barrido en frecuencia. Luego se midió la tensión en el nodo de entrada y esta resulta tener el mismo valor que la impedancia. En la Figura 3.10 se puede apreciar el resultado de la simulación. Para una frecuencia de 0,1 Hz y 1 MHz se tiene una impedancia constante de 31,6 kΩ luego al aumentar la frecuencia dicho valor desciende.

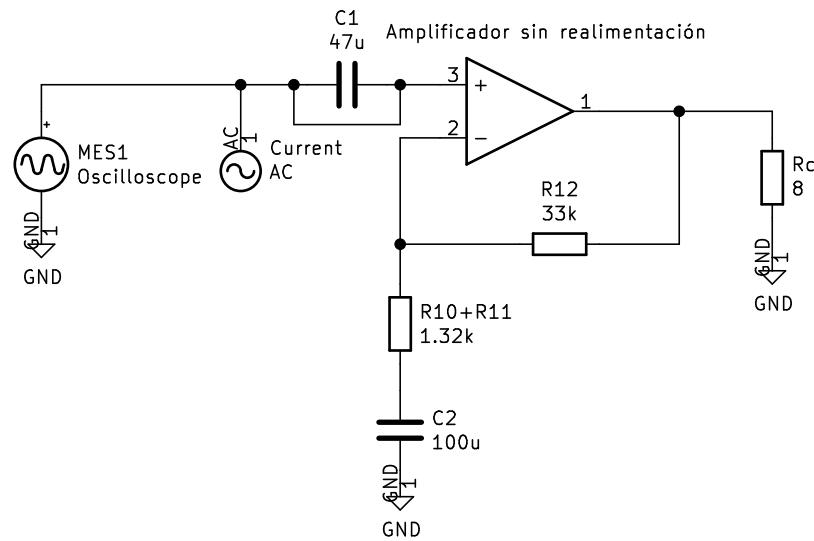


Figura 3.9 – Banco de medición para la simulación de la impedancia de entrada.

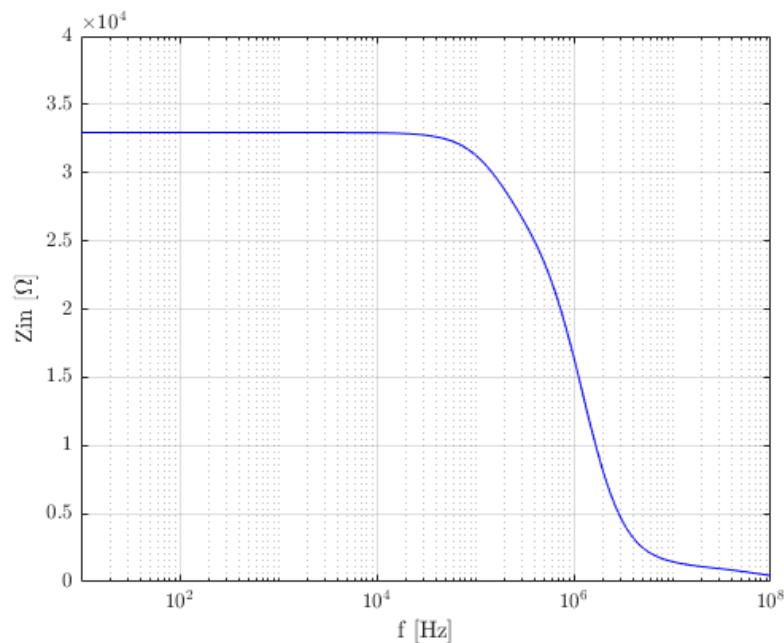


Figura 3.10 – Impedancia de entrada en función de la frecuencia.

3.7. Impedancia de salida en función de la frecuencia

Para obtener la impedancia de salida se utilizó el banco de medición de la Figura 3.11 y se realizó un barrido en frecuencia con la fuente de corriente. La fuente de entrada se pasivó y se midió la tensión en el nodo de salida, coincidiendo el valor la impedancia de salida (Figura 3.12).

Se puede observar que la impedancia es aproximadamente constante entre 1 Hz y 10 kHz siendo menor a $1 \text{ m}\Omega$. Luego aumenta y por ejemplo en 20 kHz es aproximadamente $2,5 \text{ m}\Omega$.

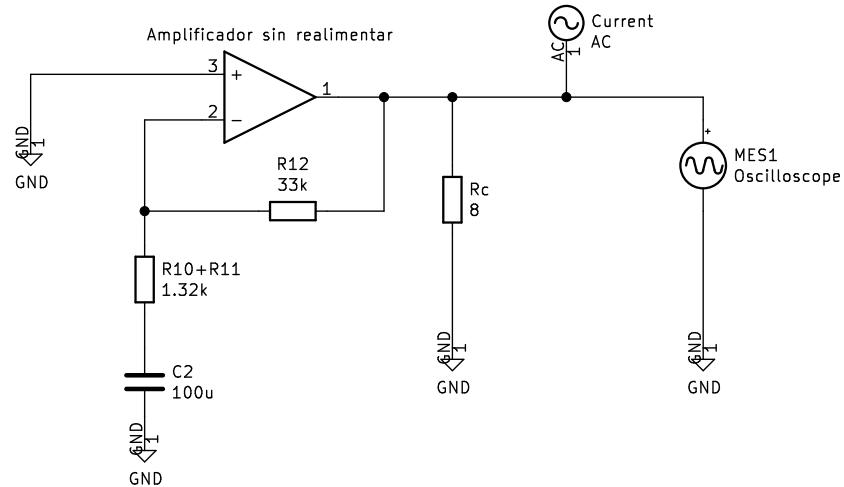


Figura 3.11 – Banco de medición para la simulación de la impedancia de salida.

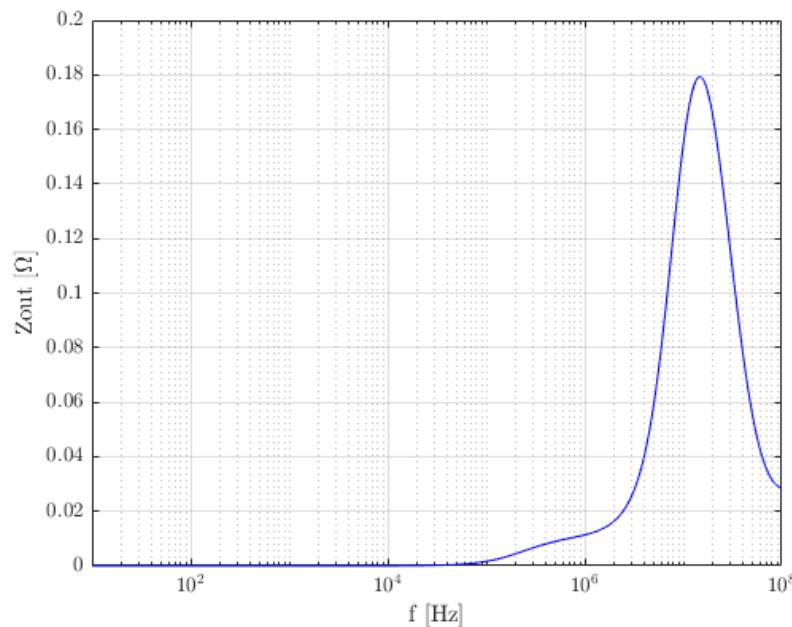


Figura 3.12 – Impedancia de salida en función de la frecuencia.

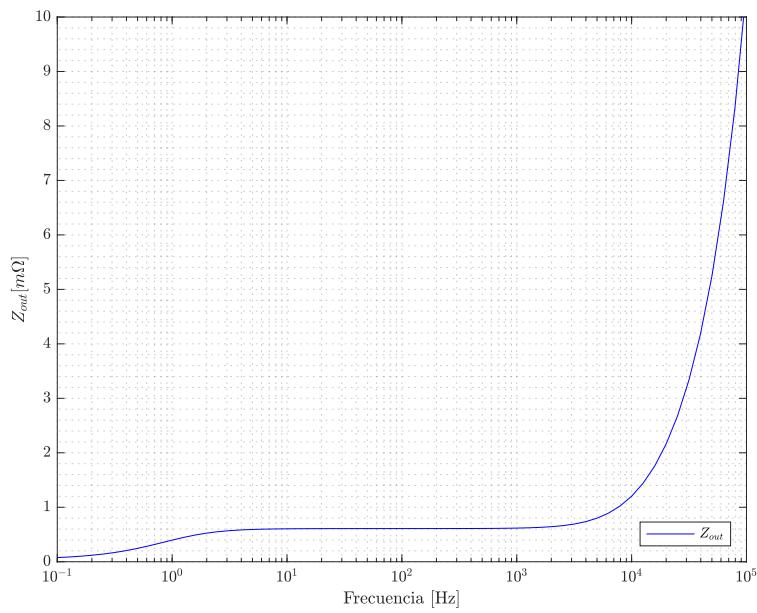


Figura 3.13 – Impedancia de salida en función de la frecuencia - Zoom.

3.8. Simulación de Ancho de banda de potencia

Para medir el ancho de banda de potencia se utilizó el banco de medición de la Figura 2.1, y trabajando a potencia máxima sobre la carga, se buscó la máxima frecuencia a la que el amplificador tenga una distorsión máxima de 0,1 %. Resultó que con una frecuencia de 41 kHz y una potencia de 40 W se tuvo una THD de 0,1 %.

3.9. Respuesta al escalón

Para realizar esta simulación se colocó una señal escalón a la entrada del amplificador de pequeña y gran señal y se observó la señal a la salida. En las Figuras 3.14 y 3.15 se exponen los resultados.

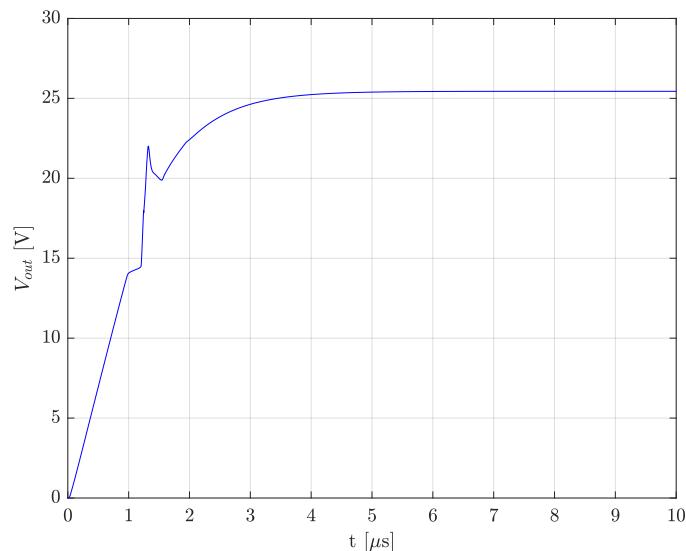


Figura 3.14 – Respuesta al escalón para una entrada de 1 V.

Como se puede observar en la Figura 3.14, para gran señal se nota un tiempo de transición, cerca de los 15 V, en donde la respuesta al escalón es plana, debido a que en ese punto comutan las fuentes de alimentación.

Se puede ver un Slew Rate de $14,5 \text{ V } \mu\text{s}^{-1}$.

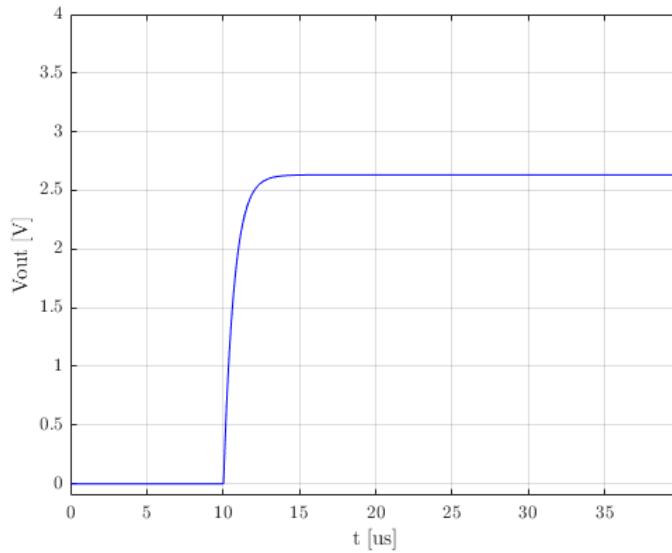


Figura 3.15 – Respuesta al escalón para una entrada de 100 mV.

Para pequeña señal, dado que la tensión de salida no alcanza la tensión de las fuentes intermedias, la respuesta al escalón será constante, pudiendo ocurrir un pequeño sobre pico, hasta que se estabiliza en un valor de tensión constante.

3.10. Eficiencia

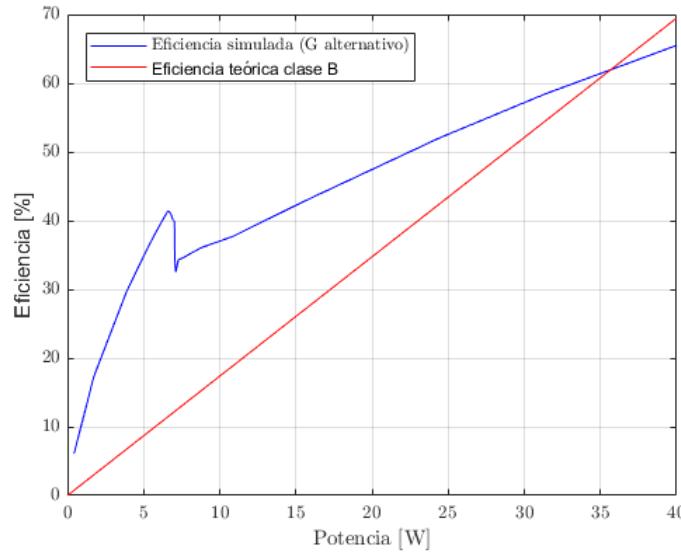
La eficiencia fue calculada en *LTS spice* mediante el comando `.MEAS`, realizando el cálculo

$$AVGVSW = 30 \text{ V} \cdot (I_{30 \text{ V}} - I_{-30 \text{ V}}) + 15 \text{ V} \cdot (I_{15 \text{ V}} - I_{-15 \text{ V}})$$

$$AVGOUT = V_{OUT} \cdot I_{RL}$$

$$EFF = \frac{AVGVSW}{AVGOUT} \cdot 100 \%$$

siendo $AVGVSW$ la potencia promedio otorgada por las fuentes, $AVGOUT$ la potencia que consume la carga y EFF el cociente entre ambos, representando la eficiencia. Se realizó un barrido para calcular la eficiencia para distintas potencias, el resultado en la figura 3.16.

**Figura 3.16 – Eficiencia para 1 kHz**

Como se puede observar, se tiene una mejor eficiencia que la configuración clase B, siguiendo la curva que caracteriza a los clase G. Esta curva produce una caída alrededor de los 11 W, debido al inicio del funcionamiento de la fuente superior.

3.11. Distorsión armónica

La distorsión armónica se realizó en base a dos frecuencias como referencia: 1 kHz y 10 kHz. Se calcularon las tensiones pico máximas de entrada para obtener diferentes potencias y así obtener la distorsión para diferentes potencias. Para realizar las simulaciones se utilizó el comando .FOUR de *LTS spice*. A continuación se muestran los resultados obtenidos tabulados.

Potencia sobre la carga	v_{PIN}	% THD
0,1 W	35 mV	0,0046 %
0,3 W	61 mV	0,0034 %
1 W	0,16 V	0,0055 %
3 W	193 mV	0,0064 %
10 W	0,5 V	0,017 %
30 W	0,61 V	0,029 %
40 W	1 V	0,051 %

Tabla 1 – Distorsión armónica para 100 Hz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,0064 %
0,3 W	61 mV	0,0046 %
1 W	0,16 V	0,0059 %
3 W	193 mV	0,0067 %
10 W	0,5 V	0,017 %
30 W	0,61 V	0,022 %
40 W	1 V	0,050 %

Tabla 2 – Distorsión armónica para 300 Hz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,0065 %
0,3 W	61 mV	0,0044 %
1 W	0,11 V	0,0048 %
3 W	193 mV	0,0066 %
10 W	0,5 V	0,017 %
30 W	0,61 V	0,022 %
40 W	1 V	0,051 %

Tabla 3 – Distorsión armónica para 1 kHz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,0067 %
0,3 W	61 mV	0,0063 %
1 W	0,16 V	0,0067 %
3 W	193 mV	0,0072 %
10 W	0,5 V	0,017 %
30 W	0,61 V	0,022 %
40 W	1 V	0,051 %

Tabla 4 – Distorsión armónica para 2 KHz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,012 %
0,3 W	61 mV	0,011 %
1 W	0,16 V	0,0097 %
3 W	193 mV	0,0097 %
10 W	0,5 V	0,018 %
30 W	0,61 V	0,023 %
40 W	1 V	0,051 %

Tabla 5 – Distorsión armónica para 4 KHz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,020 %
0,3 W	61 mV	0,020 %
1 W	0,16 V	0,015 %
3 W	193 mV	0,015 %
10 W	0,5 V	0,019 %
30 W	0,61 V	0,023 %
40 W	1 V	0,051 %

Tabla 6 – Distorsión armónica para 7 KHz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,028 %
0,3 W	61 mV	0,028 %
1 W	0,16 V	0,021 %
3 W	193 mV	0,020 %
10 W	0,5 V	0,020 %
30 W	0,61 V	0,025 %
40 W	1 V	0,052 %

Tabla 7 – Distorsión armónica para 10 KHz.

Potencia sobre la carga	$v_{p_{IN}}$	% THD
0,1 W	35 mV	0,055 %
0,3 W	61 mV	0,055 %
1 W	0,16 V	0,041 %
3 W	193 mV	0,038 %
10 W	0,5 V	0,026 %
30 W	0,61 V	0,038 %
40 W	1 V	0,058 %

Tabla 8 – Distorsión armónica para 20 KHz.

3.12. Distorsión por intermodulación

Usando el protocolo RP120-1994 SMPTE¹, con señales de 60 y 7K Hz con amplitudes 4:1 (se pusieron en serie dos fuentes con amplitudes 0.8 V y 0.2 V, respectivamente), se obtuvo una distorsión por intermodulación del 0,0225 %.

¹<http://www.rane.com/note145.html>

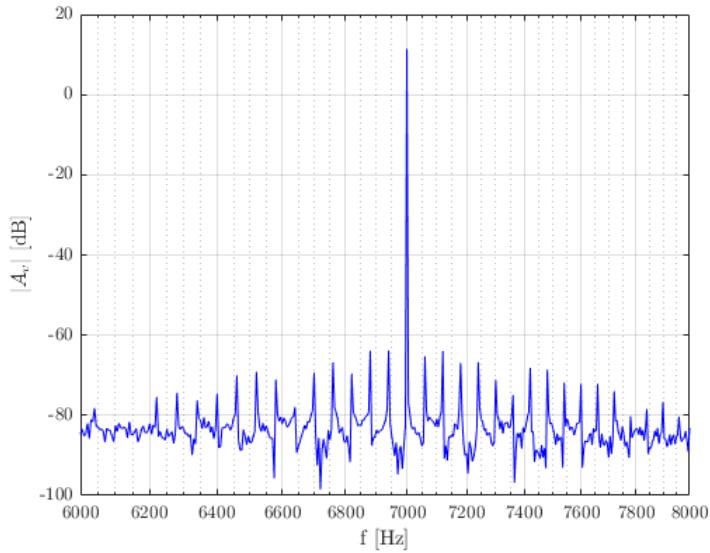


Figura 3.17 – FFT realizada a la tensión de salida obtenida con las dos fuentes

El cálculo se realizó de la siguiente manera, observando la magnitud de los picos alrededor de la frecuencia central de 7 kHz y comparándolas con la magnitud de este:

$$IMD = \frac{\sqrt{\sum_p \left(10^{\frac{M_p}{20}}\right)^2}}{10^{\frac{M_{7kHz}}{20}}} \cdot 100\% = 0,00225\%$$

siendo p los picos a las frecuencias alrededor del pico central de 7 kHz, M_p sus magnitudes, y M_{7kHz} la magnitud del pico central.

3.13. Rechazo de ruido de la fuente de alimentación

Se simuló el rechazo de ruido de la fuente de alimentación poniendo en serie a las fuentes de alimentación de ± 30 V una fuente de tensión senoidal de 1 V de amplitud para cada fuente de alimentación. Además, se ajustó la fase de la tensión senoidal de la fuente de -30 V de forma tal de que estuviera en contrafase a la opuesta. Cabe destacar que la entrada del amplificador no fue excitada con ninguna señal. El banco de medición se puede apreciar en la Figura 3.18.

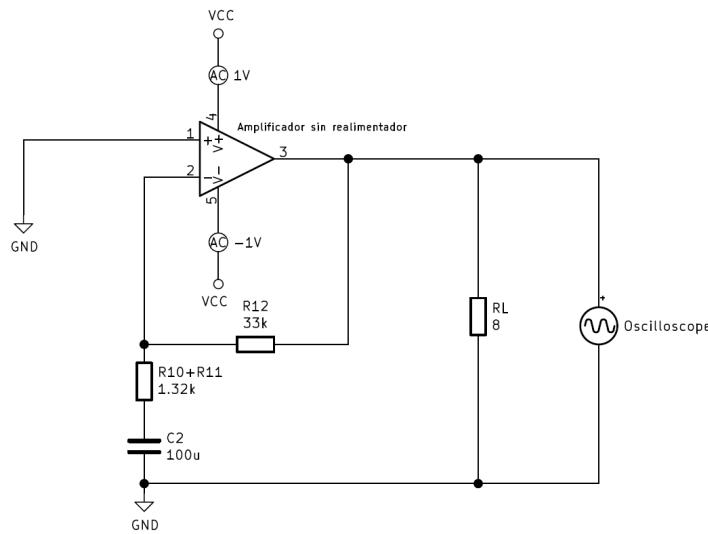


Figura 3.18 – Banco de medición para la simulación del rechazo de ruido de la fuente de alimentación.

A partir de esto, se midió la tensión de salida, la cual se puede observar en la Figura 3.19. Se puede apreciar que para frecuencias audibles el rechazo de ruido es de aproximadamente -42 dB. La atenuación se mantiene constante hasta 1 MHz, donde aumenta hasta aproximadamente -60 dB para luego atenuar cerca de -20 dB.

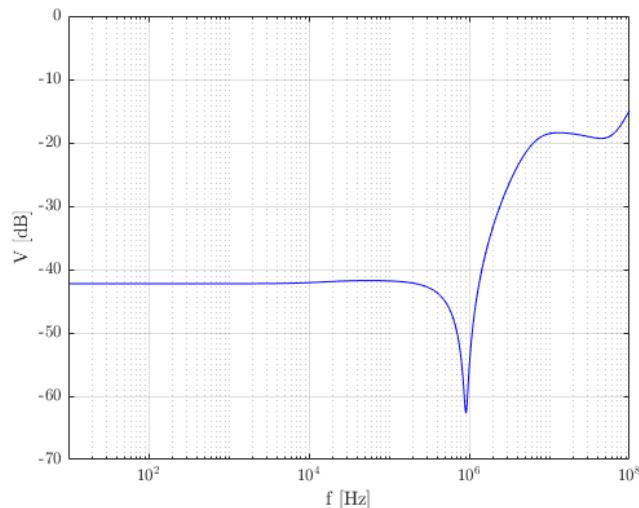


Figura 3.19 – Tensión de salida en función de la frecuencia para el banco de medición de la Figura 3.18.

3.14. Corrimiento de la tensión de salida

Habiendo ajustado los valores en polarización se obtuvo un offset de la tensión de salida de 1.27 mV, presente a todas las frecuencias y amplitudes analizadas.

4. Mediciones

4.1. Desarrollo del PCB

Usando los diagramas de las Figuras 2.1, 2.2 y 2.3 se procedió a realizar el PCB (Printed Circuit Board, placa de circuitos impresos), usando el programa *KiCad*. Se tuvieron en cuenta técnicas de ruteo para tener buena conectividad y evitar ruido y problemas de EMC, se muestran los diagramas de PCB en las Figuras 4.1 y 4.1.

Luego en las Figuras 4.3 y 4.4 se muestra el amplificador terminado.

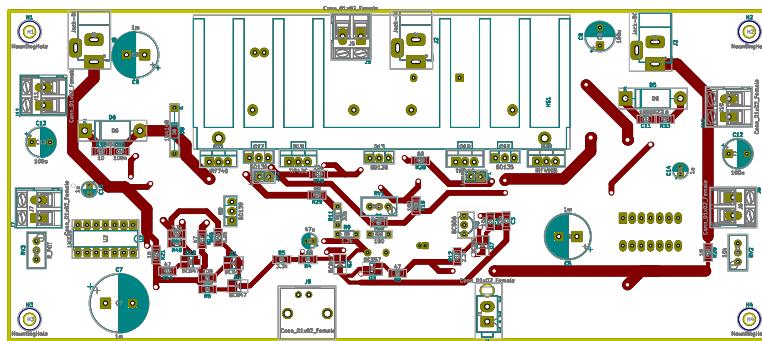


Figura 4.1 – Diagrama PCB - Frente.

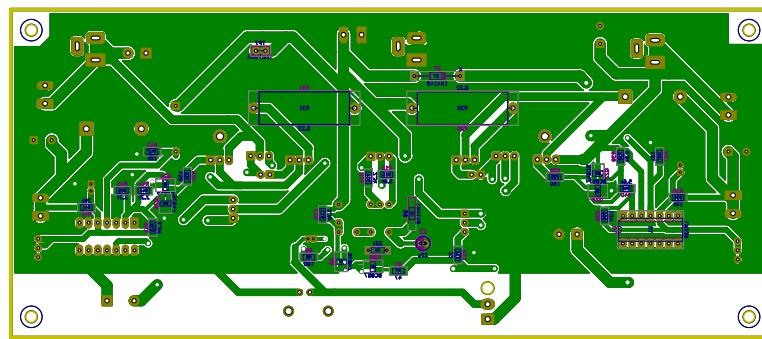


Figura 4.2 – Diagrama PCB - Posterior.



Figura 4.3 – PCB en proceso de soldadura de componentes

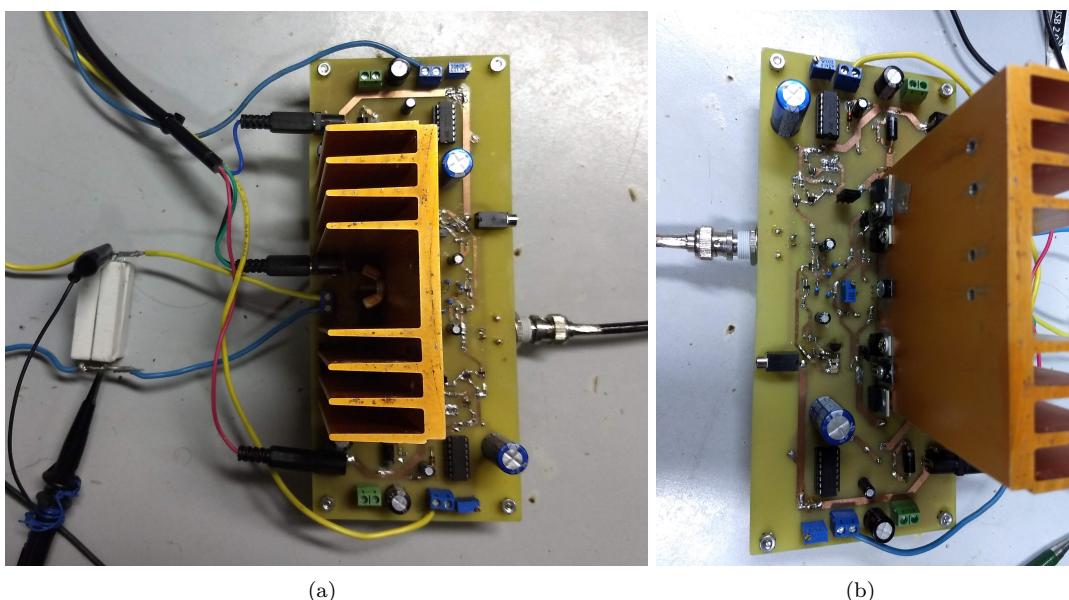


Figura 4.4 – Fotos del amplificador terminado.

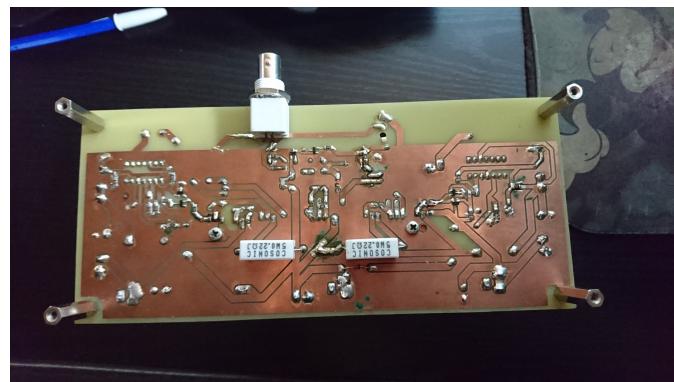
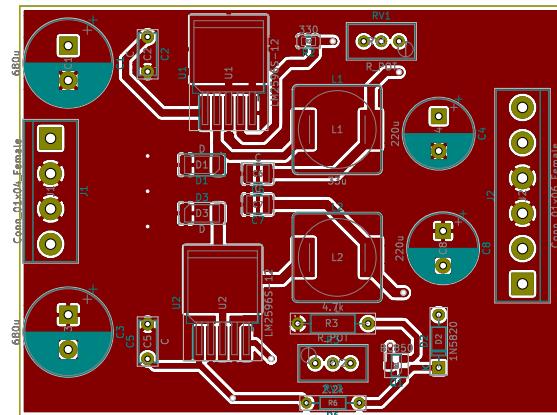
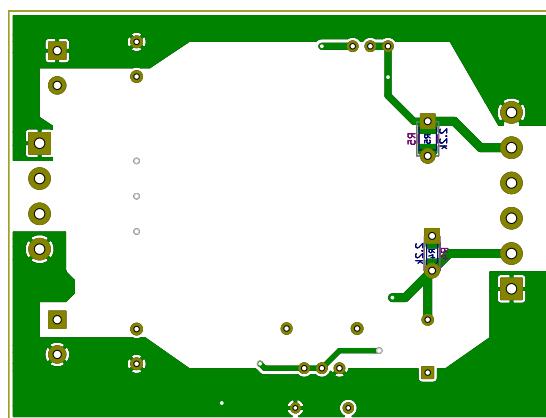


Figura 4.5 – Foto del amplificador terminado, lado inferior.



(a) PCB Frente



(b) PCB Posterior

Figura 4.6 – PCB de las fuentes switching.

4.2. Polarización

Se alimentó el circuito con las fuentes de $+/-30\text{ V}$ y $+/-15\text{ V}$, la entrada cortocircuitada a masa y se ajustó la corriente de salida a 10 mA para que los transistores de salida estén levemente prendidos y así disminuir la distorsión de cruce por cero.

Luego se cambió la alimentación del circuito a ± 25 V Figura 4.10 y ± 40 V Figura 4.11, se vio que las tensiones y corrientes se mantuvieron dentro del rango de operación.

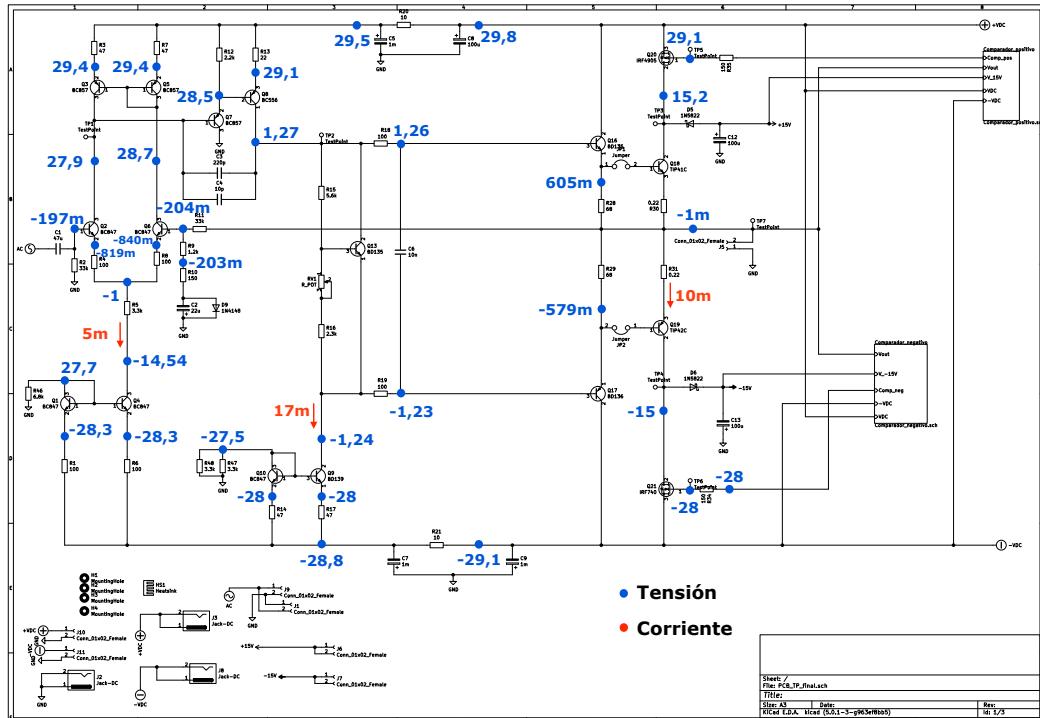


Figura 4.7 – Polarización con fuentes de $\pm 30\text{ V}$.

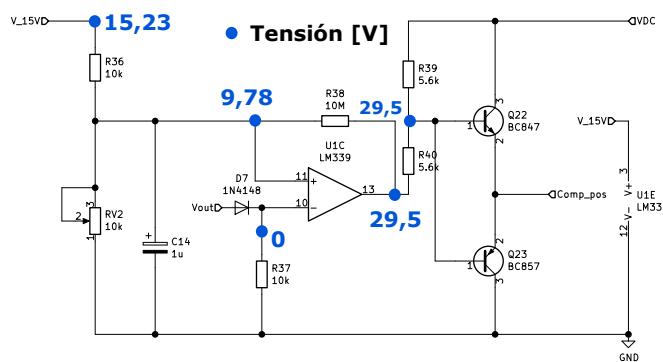


Figura 4.8 – Polarización comparador positivo.

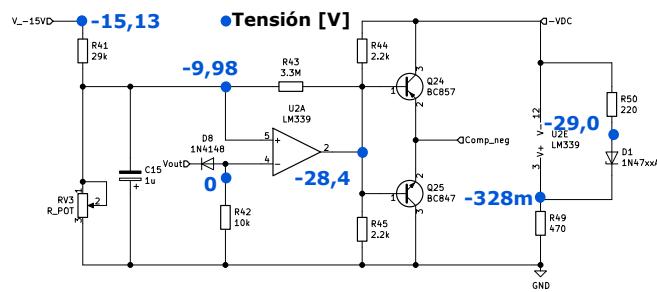


Figura 4.9 – Polarización comparador negativo.

4.2.1. Polarización con ± 25 V

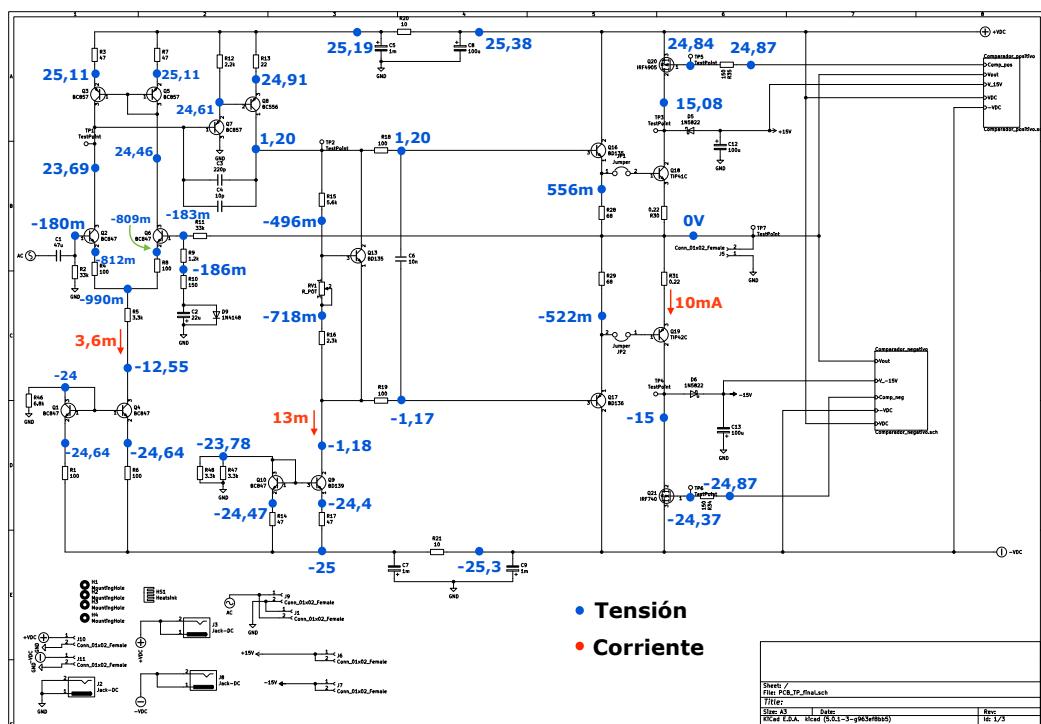


Figura 4.10 – Polarización con fuentes de ± 25 V.

4.2.2. Polarización con ± 40 V

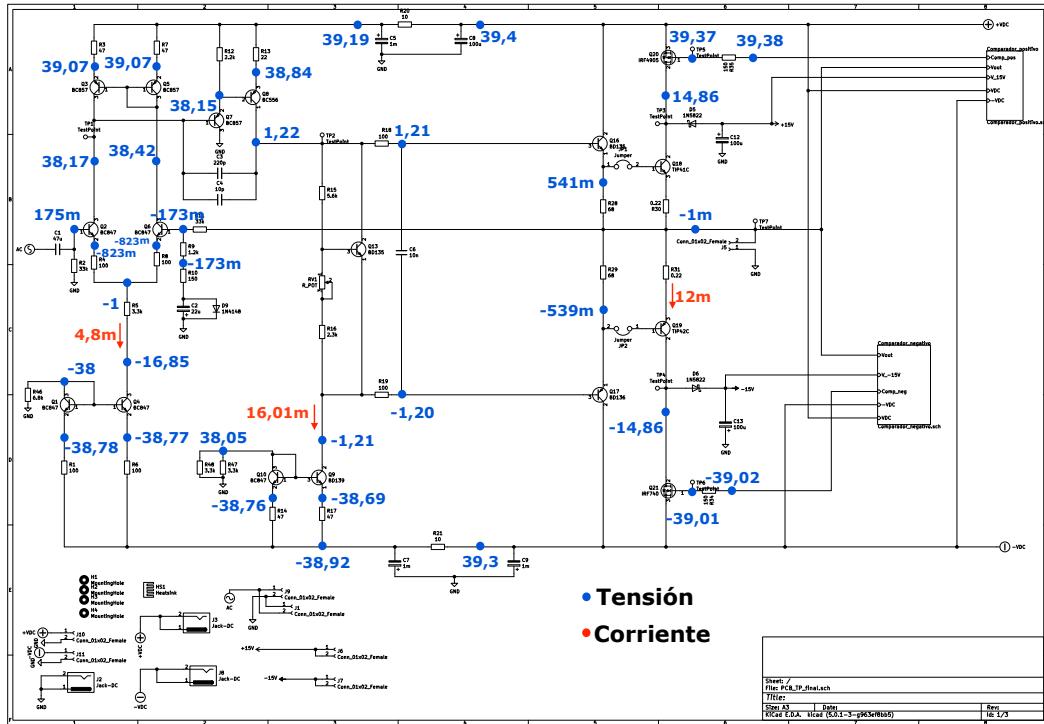


Figura 4.11 – Polarización con fuentes de ± 40 V.

4.3. Pruebas con señal

Luego de esto, se quiso observar el funcionamiento del circuito excitado con una señal senoidal de pequeña y gran amplitud. Las señales observadas se ilustran en las Figuras 4.13 y 4.14, respectivamente. A simple vista se puede apreciar que el valor de ganancia es de aproximadamente 25, según lo que se esperaba. En la Figura 4.15 se puede apreciar además la señal de salida junto con las tensiones en los nodos de commutación. Aquí quedó evidenciado el correcto funcionamiento de todo el sistema de commutación de fuentes.

El banco de medición utilizado fue el de la Figura 4.12. Se alimentó el circuito con una fuente variable de tensión y la señal senoidal de entrada fue producida con un generador de funciones digitales.

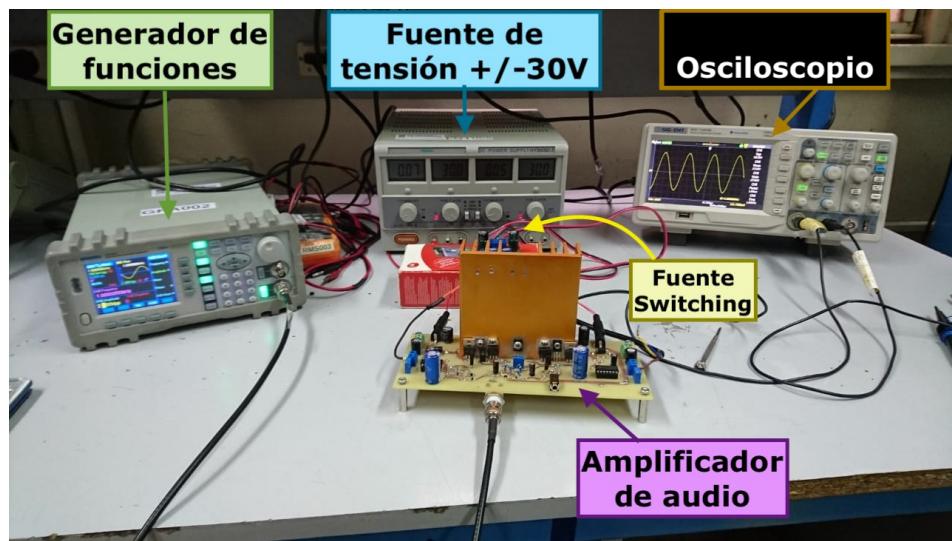


Figura 4.12 – Banco de medición para la señal de salida del amplificador.

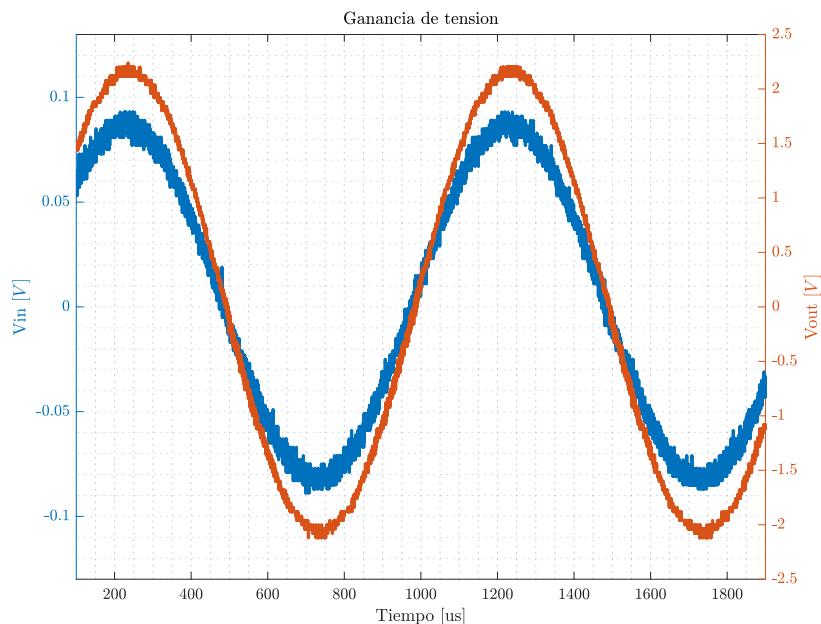


Figura 4.13 – Funcionamiento del amplificador con baja señal.

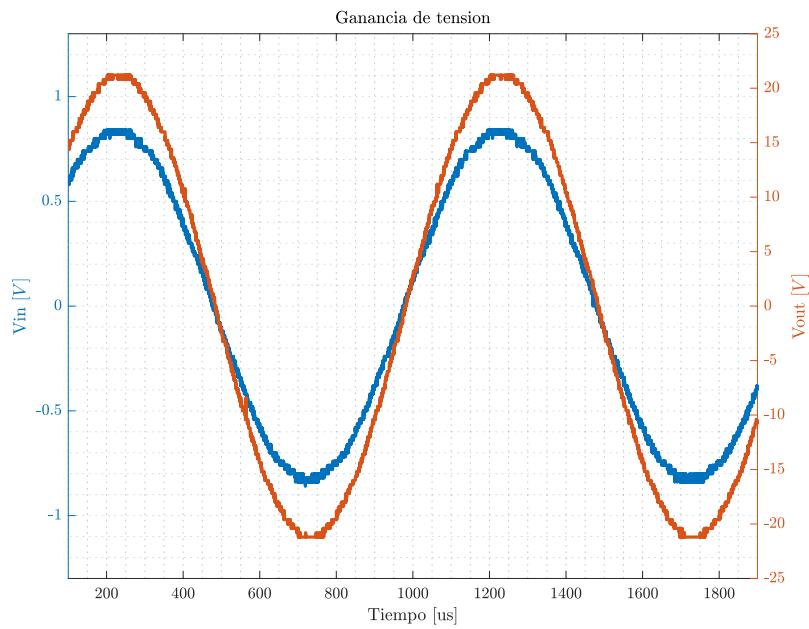


Figura 4.14 – Funcionamiento del amplificador con gran señal.

Se comprobó el funcionamiento de los comparadores exitosamente, como se observa en la Figura 4.15 y se pudo calibrar con un preset para mover el umbral de activación de los transistores externos entre 8 V y 14 V para el nodo positivo y análogamente para el negativo.

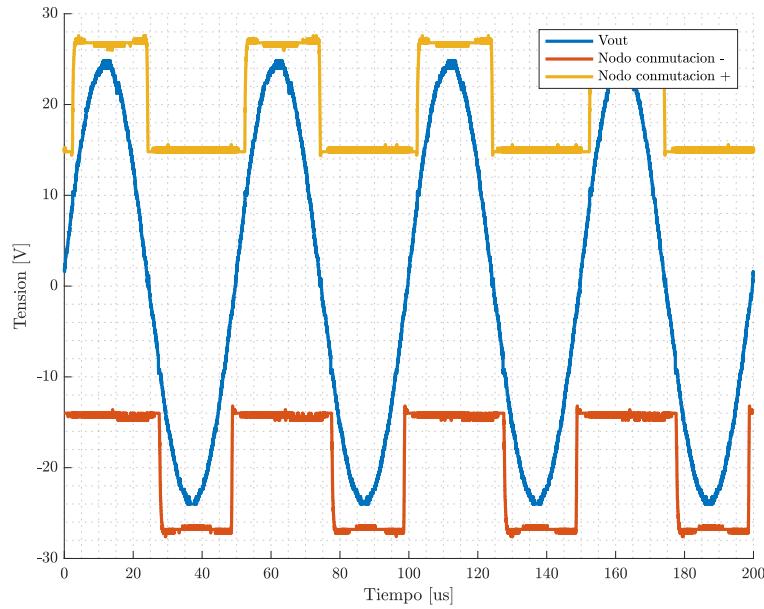


Figura 4.15 – Curva de salida con excitación de 20 kHz y nodos de conmutación.

4.4. Impedancia de entrada en función de la frecuencia

Para medir la impedancia de entrada utilizó el banco de la Figura 4.16, en donde se pone una resistencia de prueba $R_p = 33 \text{ k}\Omega$ en serie al generador y se lo excitó con un barrido de frecuencias V_p y se midió la tensión V_A con un osciloscopio.

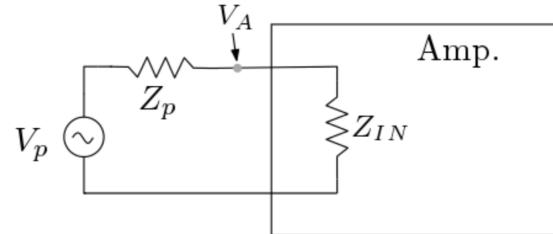


Figura 4.16 – Banco de medición de la impedancia de entrada.

Despejando la impedancia Z_{in} del divisor resistivo se llega a:

$$Z_{in} = 33 \text{ k}\Omega \frac{V_A}{V_p - V_A}$$

En la Figura 4.17 se muestra la curva de impedancia de entrada del amplificador en función de la frecuencia. Se puede observar que para frecuencias menores a 20 kHz la impedancia de entrada supera los $30 \text{ k}\Omega$.

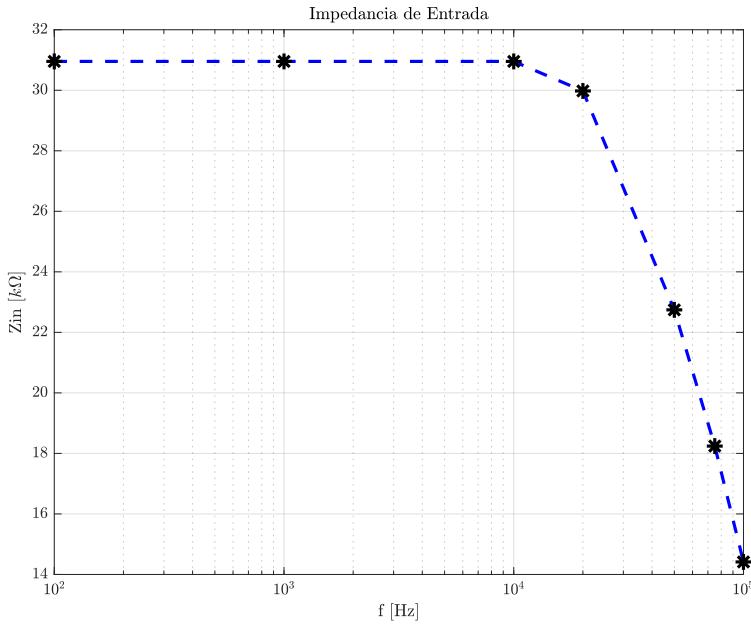


Figura 4.17 – Curva de la impedancia de entrada en función de la frecuencia.

4.5. Impedancia de salida

Para medir la impedancia de salida se midió la tensión de salida² dos veces: una en vacío (V_o) y otra con carga nominal (V_c) con una señal de entrada de frecuencia 1 kHz y amplitud 2 Vpp. Asumiendo que la impedancia es totalmente resistiva se obtuvo la impedancia de salida Z_{out} como

$$Z_{out} = R_{carga} \frac{V_o - V_c}{V_c} = 8,45 \Omega \frac{13,893 \text{ mV} - 13,888 \text{ mV}}{13,888 \text{ mV}}$$

$$Z_{out} \approx 3 \text{ m}\Omega \pm 0,6 \text{ m}\Omega$$

4.6. Factor de amortiguamiento

Habiendo medido previamente la impedancia de salida, se calcula el factor de amortiguamiento como:

$$F_A = \frac{R_{carga}}{Z_{out}}$$

Con la impedancia de salida calculada a 1 kHz y una carga de 8,25 Ω.

$$F_A = 2750$$

²Se midió con Multímetro Sonel CM 40.

4.7. Respuesta al escalón - Slew Rate

Para medir el Slew Rate se excitó al amplificador con una señal cuadrada de 2 Vpp Figura 4.18 y luego con una senoidal de 300 kHz Figura 4.20.

Se puede ver en la Figura 4.19 que el amplificador llega a un Slew Rate de $12 \text{ V } \mu\text{s}^{-1}$, un valor similar a la simulación que fue de $15 \text{ V } \mu\text{s}^{-1}$. Conjuntamente, observando la salida de la senoidal deformada (Figura 4.20) debido a la carga y descarga del capacitor de compensación se tiene la misma pendiente de $12 \text{ V } \mu\text{s}^{-1}$.

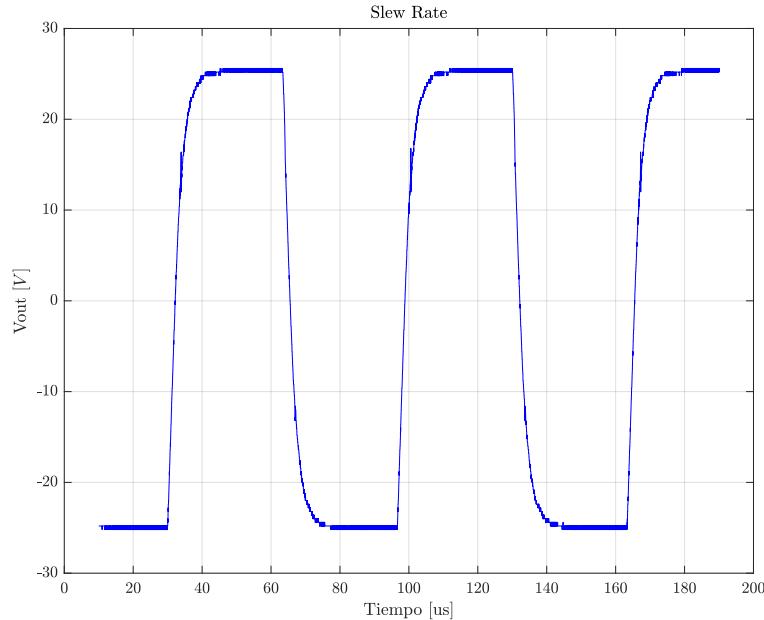


Figura 4.18 – Respuesta al escalón.

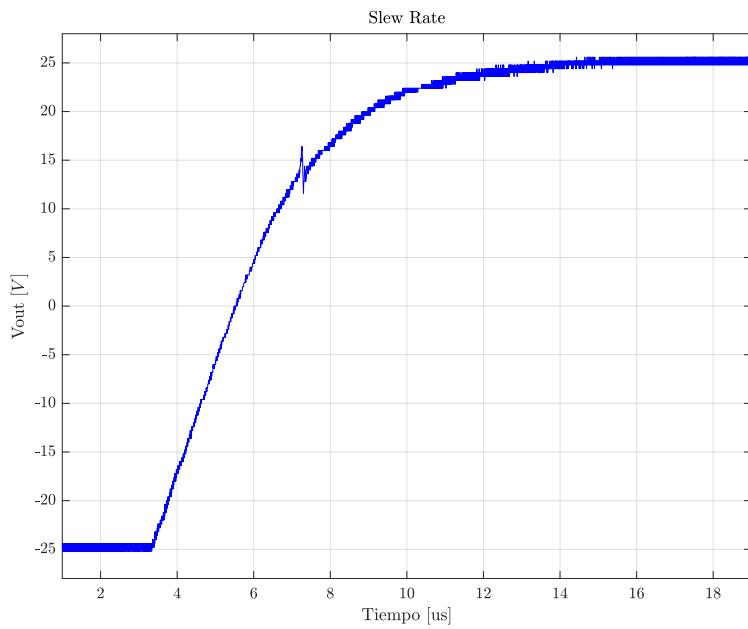


Figura 4.19 – Respuesta al escalón + Zoom.

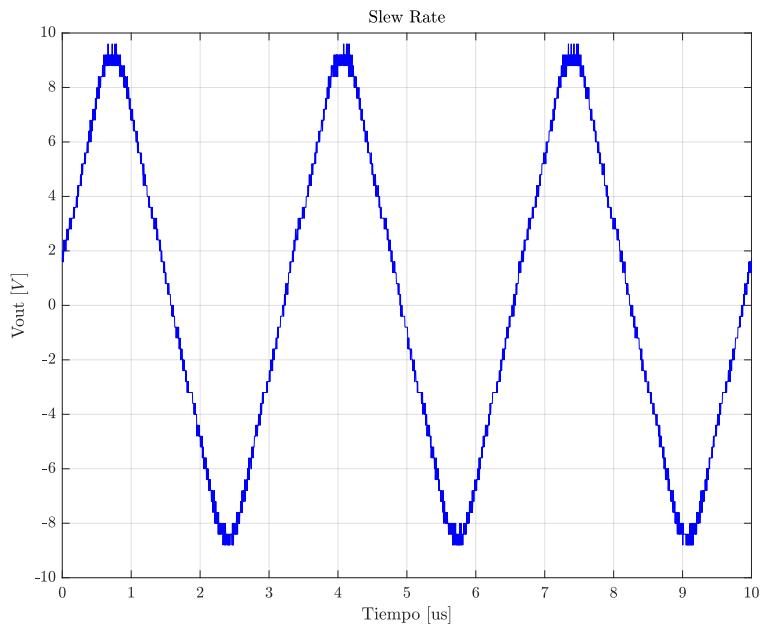


Figura 4.20 – Slew Rate con senoidal de alta frecuencia.

4.8. Ancho de banda de potencia

En forma análoga que para la segunda medición del slew rate, para medir el ancho de banda de potencia se excitó al circuito con una señal manteniendo la máxima excursión posible y se fue aumentando la frecuencia. En la Figura 4.21 se puede apreciar una clara deformación de la señal a una frecuencia de aproximadamente 190 kHz.

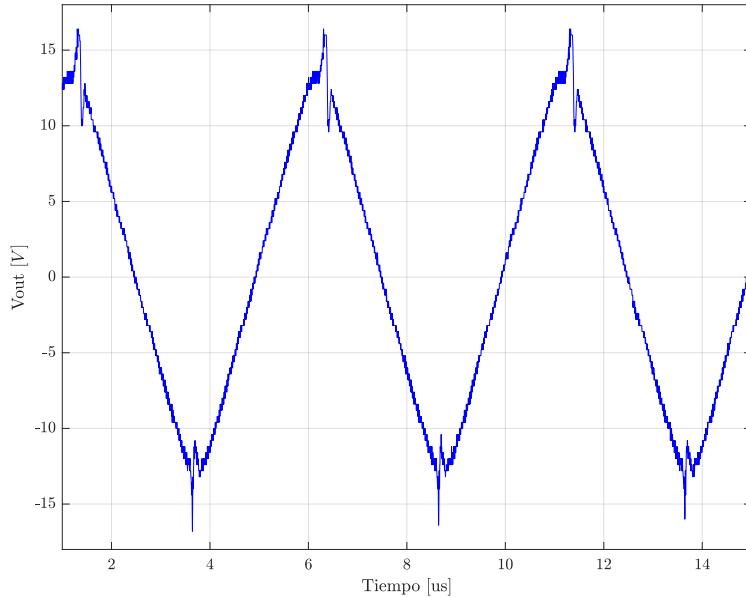


Figura 4.21 – Ancho de banda de potencia.

4.9. Respuesta en frecuencia

Para ver la respuesta en frecuencia se excitó al amplificador con un barrido en frecuencias (manteniendo una potencia nominal sobre la carga) y se midió la amplitud de salida con el osciloscopio.

La Figura 4.22 muestra la curva de la respuesta en frecuencia y se puede observar que la ganancia es de $28 \text{ dB} \pm 0,5 \text{ dB}$ dentro del rango audible.

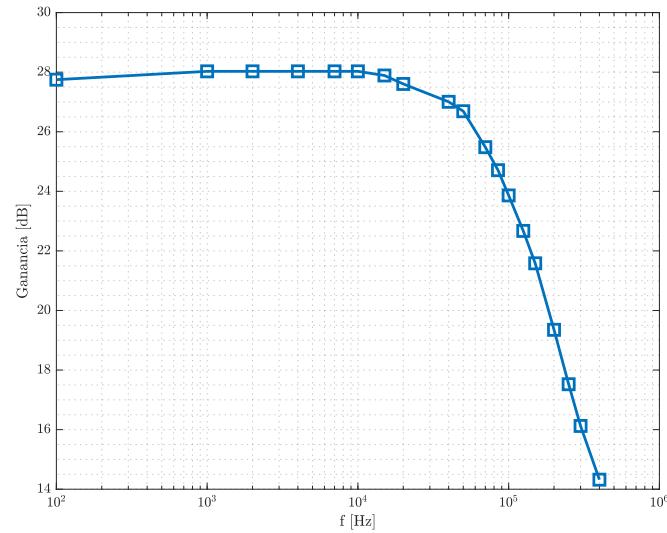


Figura 4.22 – Respuesta en frecuencia del amplificador.

4.10. Eficiencia

La eficiencia, tal como lo calculado en la sección de simulación, es el cociente entre la potencia consumida por la carga y la que otorga la fuente. Esta fue realizada con un barrido en potencia a tres frecuencias distintas: 100 Hz, 1 kHz y 10 kHz. La curva de la eficiencia se encuentra en la Figura 4.23.

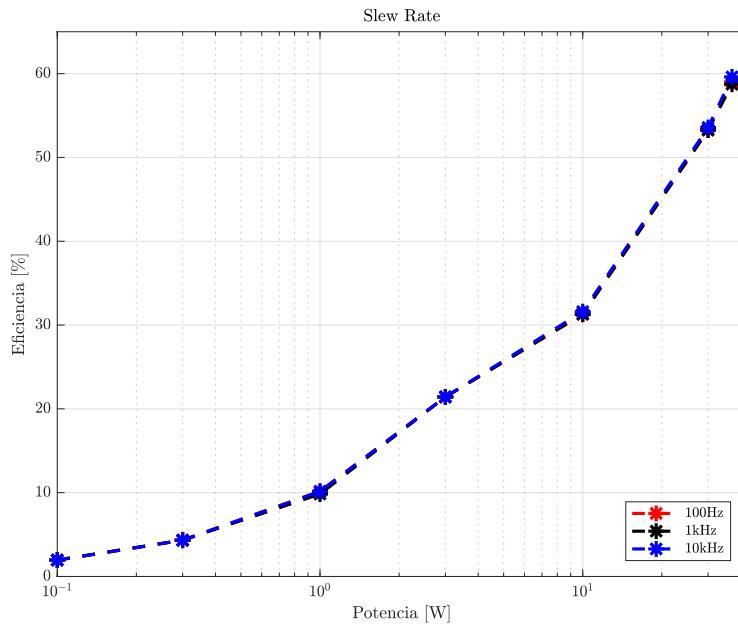


Figura 4.23 – Curva de eficiencia en función de la potencia y frecuencia.

4.11. Distorsión armónica

La distorsión armónica se obtuvo mediante el programa *SpectralPlus*, software que cuentan computadoras en las aulas L6 y L14 de la sede Paseo Colón de la FIUBA. Se realizaron las mediciones pedidas previamente con el siguiente banco de mediciones:

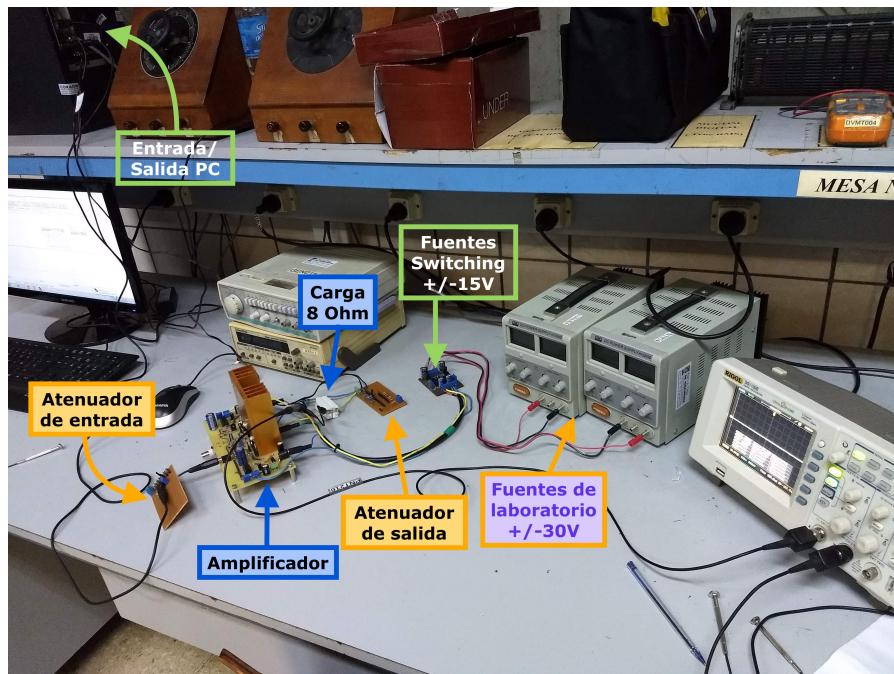


Figura 4.24 – Banco de medición para obtener la THD.

Primeramente se calibró la señal de salida de la computadora para minimizar la medición de distorsión propia de la placa de sonido y permitiendo paralelamente generar una señal de amplitud tal que el amplificador pueda funcionar a máxima potencia. La señal de salida es luego atenuada por un divisor resistivo para obtener las diferentes potencias sobre la carga. Luego de que la señal se amplifique, se requirió el uso de un atenuador (múltiples divisores resistivos) entre la carga y la entrada a la placa de audio de la PC, dado que la misma soporta 1 V_{RMS} máximo. En las tablas siguientes se muestran los valores obtenidos y también se ha graficado la THD para cada potencia en función de la frecuencia (Figura 4.25).

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0061	0.103
0,3 W	0,0050	0.056
1 W	0,0050	0.096
3 W	0,0050	0.068
10 W	0,0051	0.074
30 W	0,0051	0.078
40 W	0,0050	0.049

Tabla 9 – Distorsión armónica para 100 Hz.

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0048	0.083
0,3 W	0,0010	0.045
1 W	0,0005	0.047
3 W	0,0005	0.047
10 W	0,0011	0.046
30 W	0,0017	0.061
40 W	0,0027	0.038

Tabla 10 – Distorsión armónica para 300 Hz.

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0044	0.076
0,3 W	0,0019	0.063
1 W	0,0006	0.038
3 W	0,0010	0.029
10 W	0,0020	0.046
30 W	0,0019	0.069
40 W	0,0023	0.023

Tabla 11 – Distorsión armónica para 1 kHz.

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0061	0.049
0,3 W	0,0017	0.092
1 W	0,0013	0.060
3 W	0,0013	0.043
10 W	0,0049	0.048
30 W	0,0038	0.065
40 W	0,0044	0.034

Tabla 12 – Distorsión armónica para 2 KHz.

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0079	0.042
0,3 W	0,0027	0.063
1 W	0,0025	0.047
3 W	0,0028	0.031
10 W	0,014	0.028
30 W	0,0091	0.055
40 W	0,0094	0.048

Tabla 13 – Distorsión armónica para 4 KHz.

Potencia sobre la carga	THD Simulada	% THD Medida
0,1 W	0,0067	0.070
0,3 W	0,0047	0.059
1 W	0,0048	0.042
3 W	0,0057	0.024
10 W	0,0383	0.023
30 W	0,0216	0.050
40 W	0,0219	0.054

Tabla 14 – Distorsión armónica para 7 KHz.

Potencia sobre la carga	% THD Simulada	% THD Medida
0,1 W	0,0077	0.025
0,3 W	0,0071	0.022
1 W	0,0075	0.017
3 W	0,0089	0.007
10 W	0,0717	0.012
30 W	0,0404	0.044
40 W	0,0397	0.074

Tabla 15 – Distorsión armónica para 10 KHz.

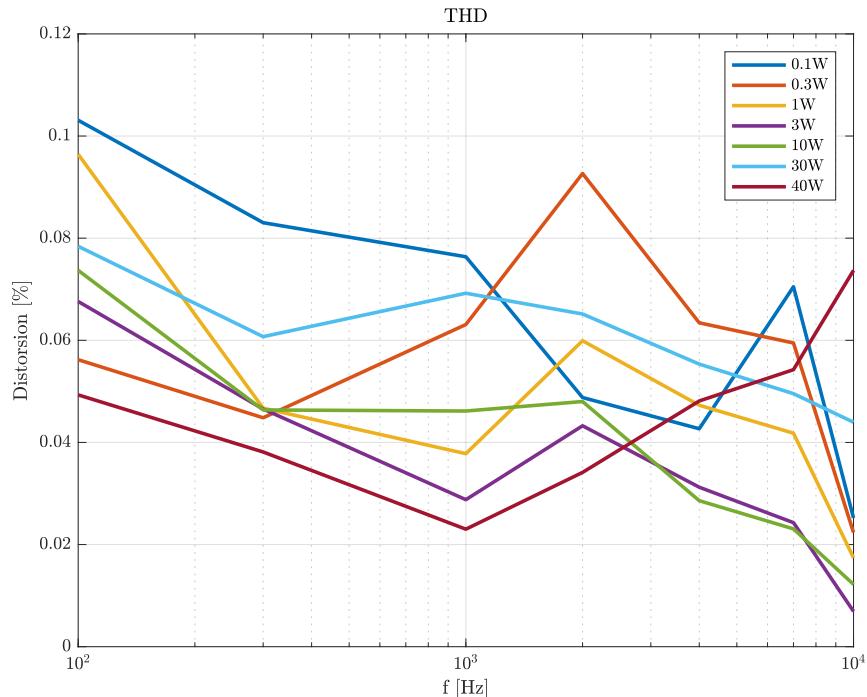


Figura 4.25 – Curvas de THD en función de la frecuencia.

4.12. Distorsión por intermodulación

Mediante el mismo programa que el usado para calcular la distorsión armónica, se obtuvo la distorsión por intermodulación³ según está establecida por el protocolo RP120-1994 SMPTE. Este es el mismo que se usó para las simulaciones y está explicado en la sección 3.12.

Potencia [W]	IMD [%]
1	0.0528
10	0.0238
30	0.0165

4.13. Rechazo de ruido de la fuente de alimentación

Para medir el rechazo de ruido de la fuente se utilizó el circuito de la Figura 4.26. El mismo hace que la alimentación de 30 V positiva realice un switcheo con la señal de control dada por el generador, la misma comuta de 30 V a 25 V.

Se alimentó el amplificador con el circuito mencionado con una excitación de una señal cuadrada de 8 Hz y 10 Vpp y se midió la tensión de salida, Figura 4.28. Para ver la señal sin las componentes de alta frecuencia se realizó un filtrado digital (aplicando un pasabajos) con el software *Matlab*

³La medición se realizó con el software SpectraPlus.

para eliminar las componentes de alta frecuencia y se obtuvo la Figura 4.29 donde se puede ver que el rechazo de ruido es de 30 dB.

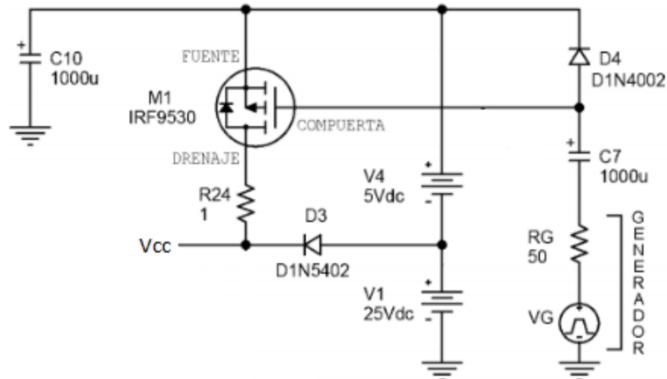


Figura 4.26 – Circuito externo para medir el rechazo de ruido de la fuente.

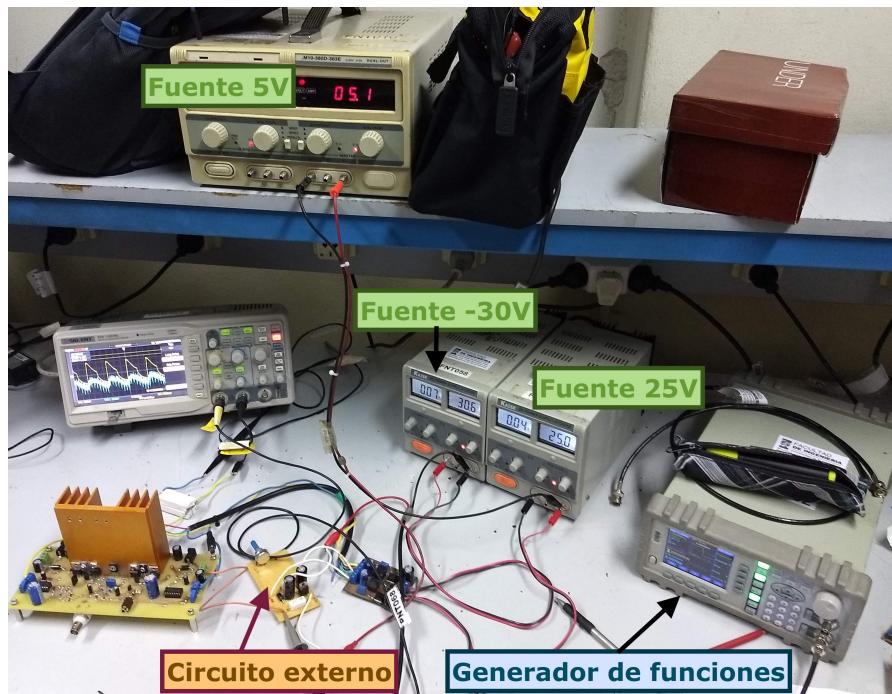


Figura 4.27 – Banco de medición de la PSNRR.

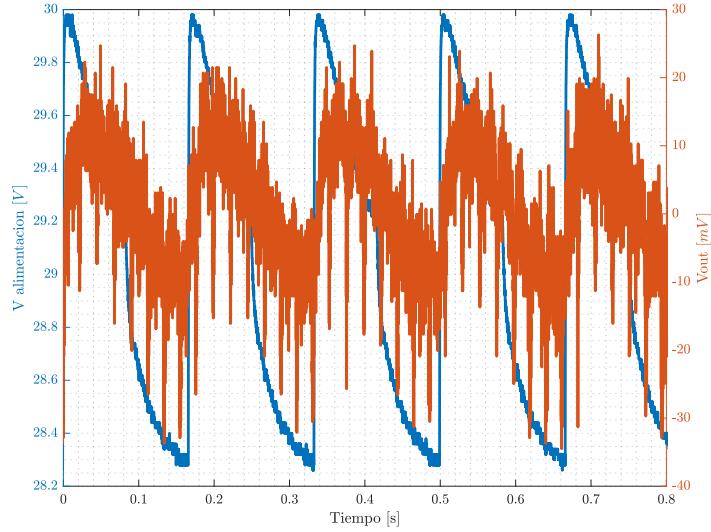


Figura 4.28 – Curva de la PSNRR.

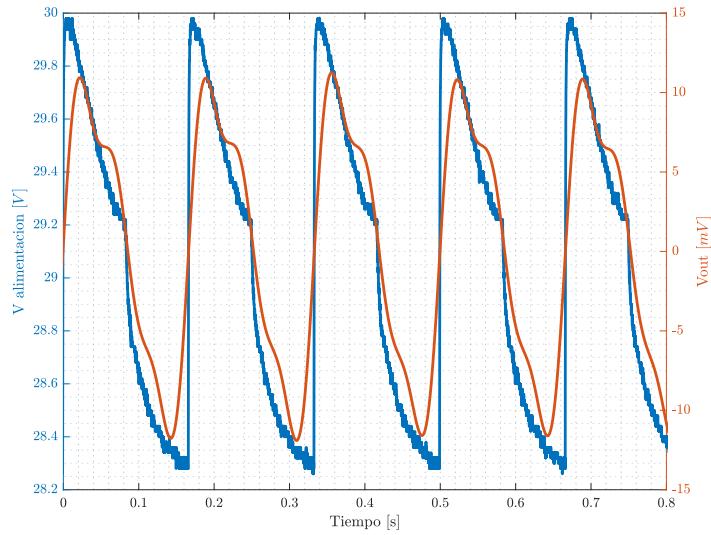


Figura 4.29 – Curva de la PSNRR filtrada.

4.14. Corrimiento de la tensión de salida

Si se mantiene al amplificador polarizado (sin señal) se tiene un offset de la tensión de salida menor a 20 mV⁽⁴⁾.

⁴Se midió con Multímetro Sonel CM 40.

5. Conclusión

Finalmente se lograron alcanzar las especificaciones propuestas al comienzo del proyecto. Se logró observar una tensión pico de 25,3 V sobre la carga de 8Ω , lo que equivale a una potencia de 40 W, además de tener una respuesta en frecuencia plana para el rango de frecuencias audibles.

En cuanto a la distorsión armónica, se debe tener en cuenta todos los fenómenos que pueden aportar a la medición de distorsión sobre la placa. Si bien en ciertos casos la distorsión sí superó 0,2 %, se observó que las señales de bajo nivel (0,1 W sobre la carga) eran más ruidosas que las de tensión mayor (10 W sobre la carga). Por otro lado, no todas las computadoras funcionaban de forma adecuada. Esto se pudo comprobar en un caso luego de realizada la calibración a una frecuencia de 1 kHz al ver que la medición de distorsión propia de la placa a 4 kHz aumentaba a 0,4 %, mientras que para las otras frecuencias no lo hacía. Por otro lado, la misma medición utilizando diferentes equipos podía presentar resultados con diferencias de un orden de magnitud. Esto, junto al ruido introducido por los atenuadores, los cables, los conectores y demás accesorios, deterioraron la medición de distorsión de la placa.

Observando los resultados, se pudo apreciar que el slew rate y el ancho de banda podrían haberse aumentado significativamente disminuyendo la compensación. Sin embargo, en la práctica se tuvieron inconvenientes utilizando compensaciones más bajas que la acusada al ver que los transistores de salida se averiaban por lo que se cree que es un fenómeno de realimentación positiva no contemplado. Visto esto, se optó por aumentar la compensación de forma tal de poder llevar a cabo todas las mediciones en forma segura sin dejar de lado las especificaciones.

En general, por todo el trabajo realizado en el circuito se pudo adquirir mucha experiencia en el diseño de circuitos impresos tomando en cuenta lo visto en el curso acerca de del adecuado diseño de un PCB sumado a la experiencia de realizar mediciones sobre un circuito real en términos de fácil acceso a los nodos de interés, fácil y correcta alimentación del circuito, uso de conectores prácticos y adecuados, etc.

Referencias

- [1] Guía de mediciones en el amplificador de potencia de audio, obtenida de la página de la materia
- [2] Diapositivas y apuntes de la materia
- [3] Self, Douglas, *Audio power amplifier design handbook (3rd Edition)*
- [4] Texas Instruments, *LM2596 SIMPLE SWITCHER® Power Converter 150-kHz 3-A Step-Down Voltage Regulator*
<http://www.ti.com/lit/ds/symlink/lm2596.pdf>
- [5] Disipadores, *Disipadores de media potencia*
http://disipadores.com/media_potencia.php
- [6] MOSPEC, *Complementary Silicon Plastic Power Transistors*
<http://pdf.datasheetcatalog.com/datasheet/mospec/TIP41C.pdf>
- [7] ON Semiconductor, *BC846 / BC847 / BC848 / BC850 NPN Epitaxial Silicon Transistor*
<https://www.onsemi.com/pub/Collateral/BC846-D.PDF>
- [8] ON Semiconductor, *General Purpose Transistors*
<https://www.onsemi.com/pub/Collateral/BC856BWT1-D.PDF>
- [9] ON Semiconductor, *Amplifier Transistors*
<https://www.onsemi.com/pub/Collateral/BC556B-D.PDF>
- [10] ON Semiconductor, *NPN Epitaxial Silicon Transistor*
<https://www.onsemi.com/pub/Collateral/BD139-D.PDF>
- [11] ON Semiconductor *BD136 / BD138 / BD140 PNP Epitaxial Silicon Transistor*,
<https://www.mouser.com/ds/2/149/BD140-888626.pdf>
- [12] Vishay, Power MOSFET
https://www.semic.cz/_obchody/semic.obchodak.net/prilohy/7185/irf744-6fee16.pdf
- [13] Vishay, Power MOSFET
<https://www.vishay.com/docs/91086/sihf9640.pdf>

6. Anexo

Los equipos utilizados fueron de la Facultad de Ingeniería de la Universidad de Buenos Aires.



(a) Tester: *Sonel CMM-40* (b) Generador de funciones: *Gratten ATF20D+ 40*



(c) Fuente de alimentación: *Protomax HY3005D-3* (d) Osciloscopio: *Siglent SDS 1072CML+*

Figura 6.1 – Equipos de medición utilizados.