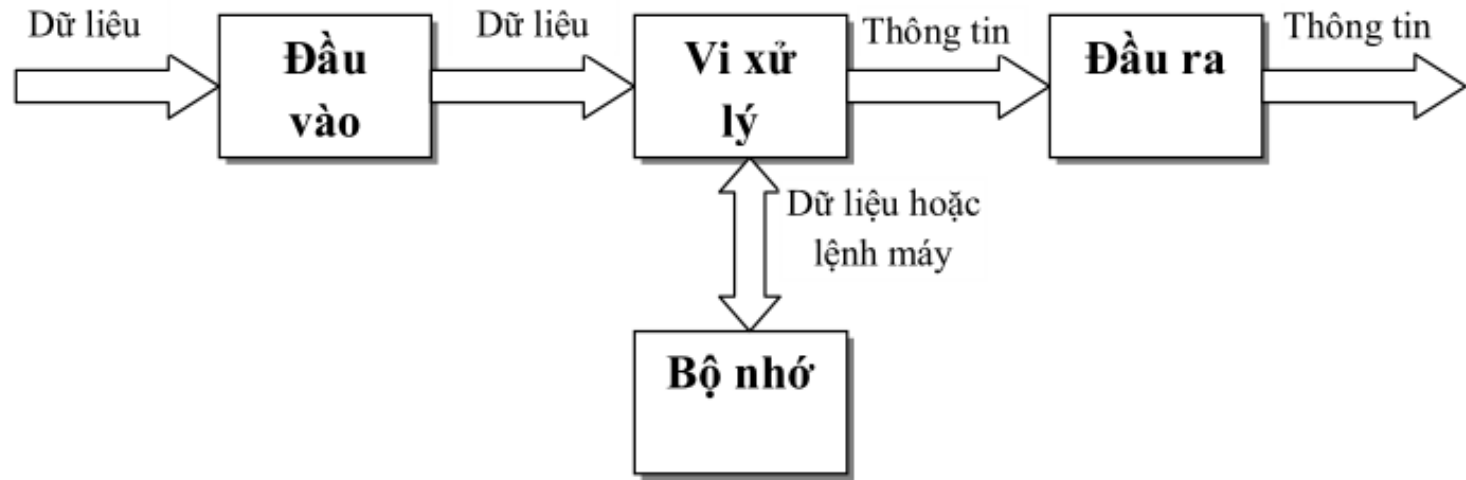


NHẮC LẠI BUỔI 1

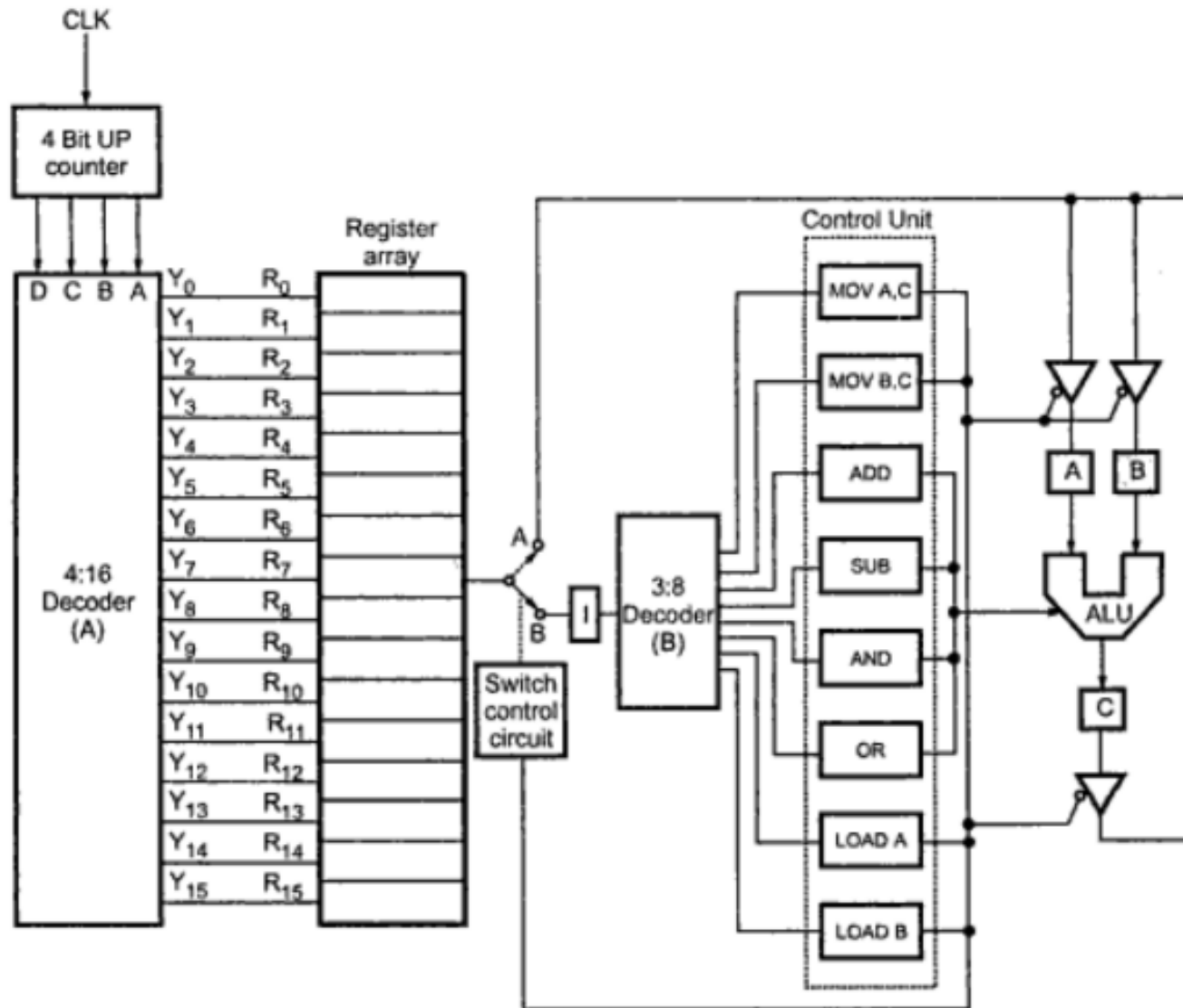
Mô hình của hệ thống vi xử lý



Vi điều khiển = Vi xử lý + Bộ nhớ + Thiết bị ngoại vi

NHẮC LẠI BUỔI 1

Hệ thống vi xử lý hoạt động theo nguyên lý tuần tự



NHẮC LẠI BUỔI 1

Nội dung thanh ghi lệnh (Intruction) trong hệ thống vi xử lý tuần tự

D ₂	D ₁	D ₀	Mạch điều khiển được chọn
0	0	0	MOV A,C
0	0	1	MOV B,C
0	1	0	ADD
0	1	1	SUB
1	0	0	AND
1	0	1	OR
1	1	0	LOAD A
1	1	1	LOAD B

NHẮC LẠI BUỔI 1

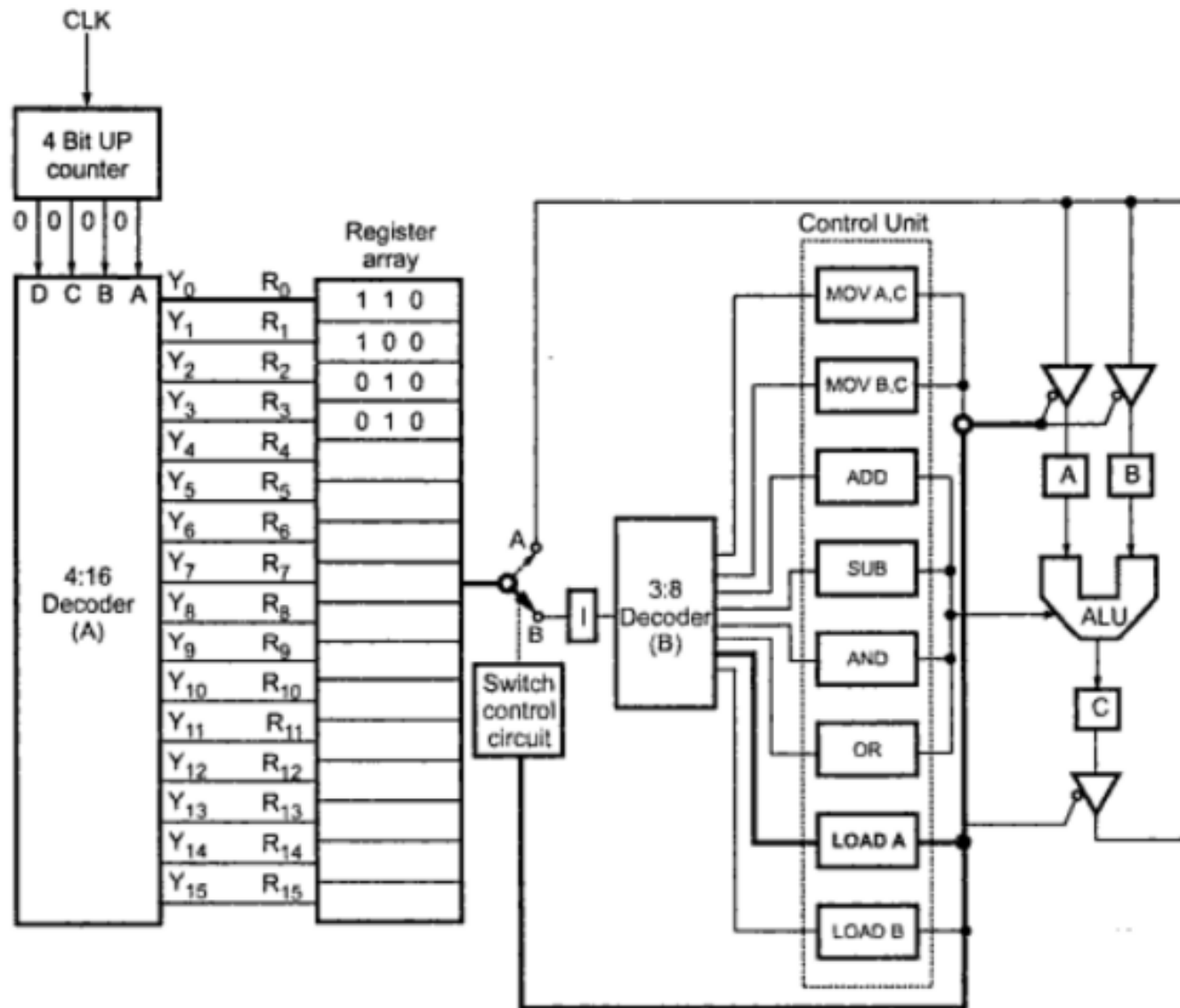
Quá trình thực hiện lệnh

Nạp lệnh

Giải mã lệnh

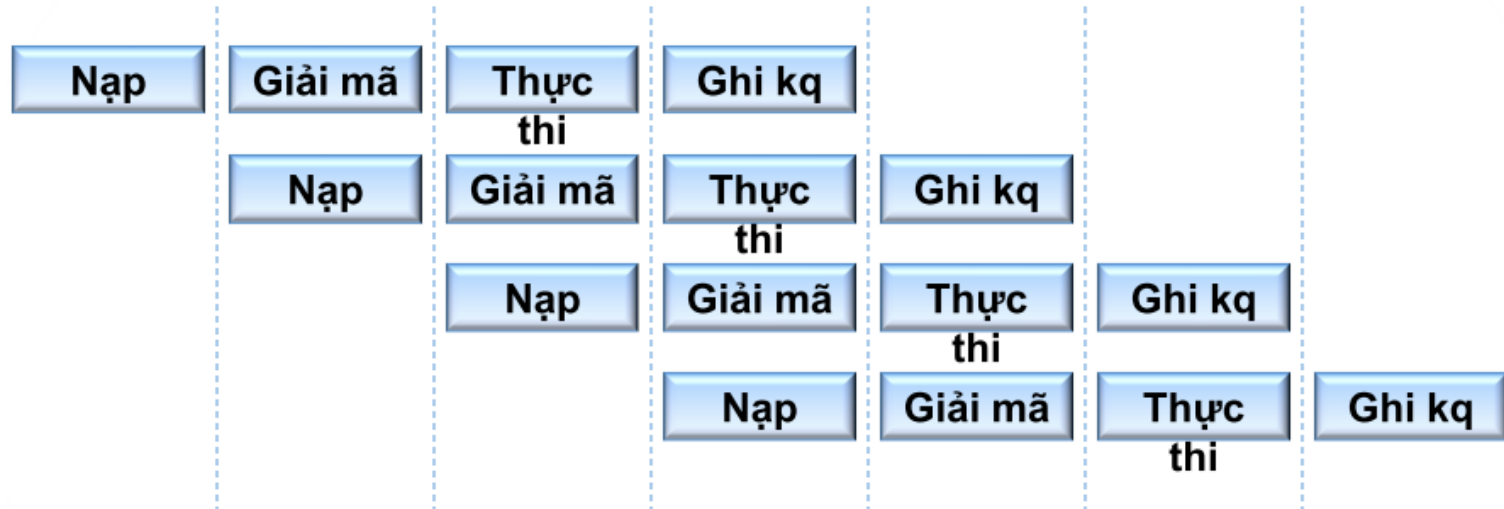
Thực thi lệnh

Ghi kết quả



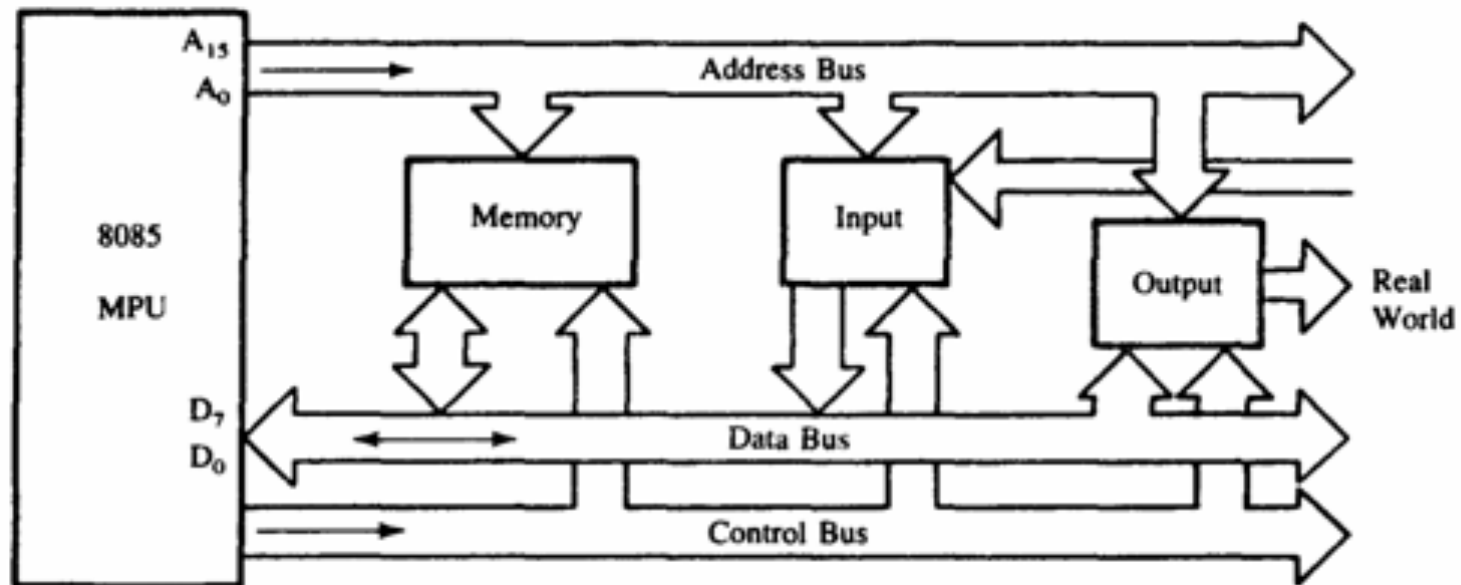
NHẮC LẠI BUỔI 1

Quá trình thực hiện lệnh



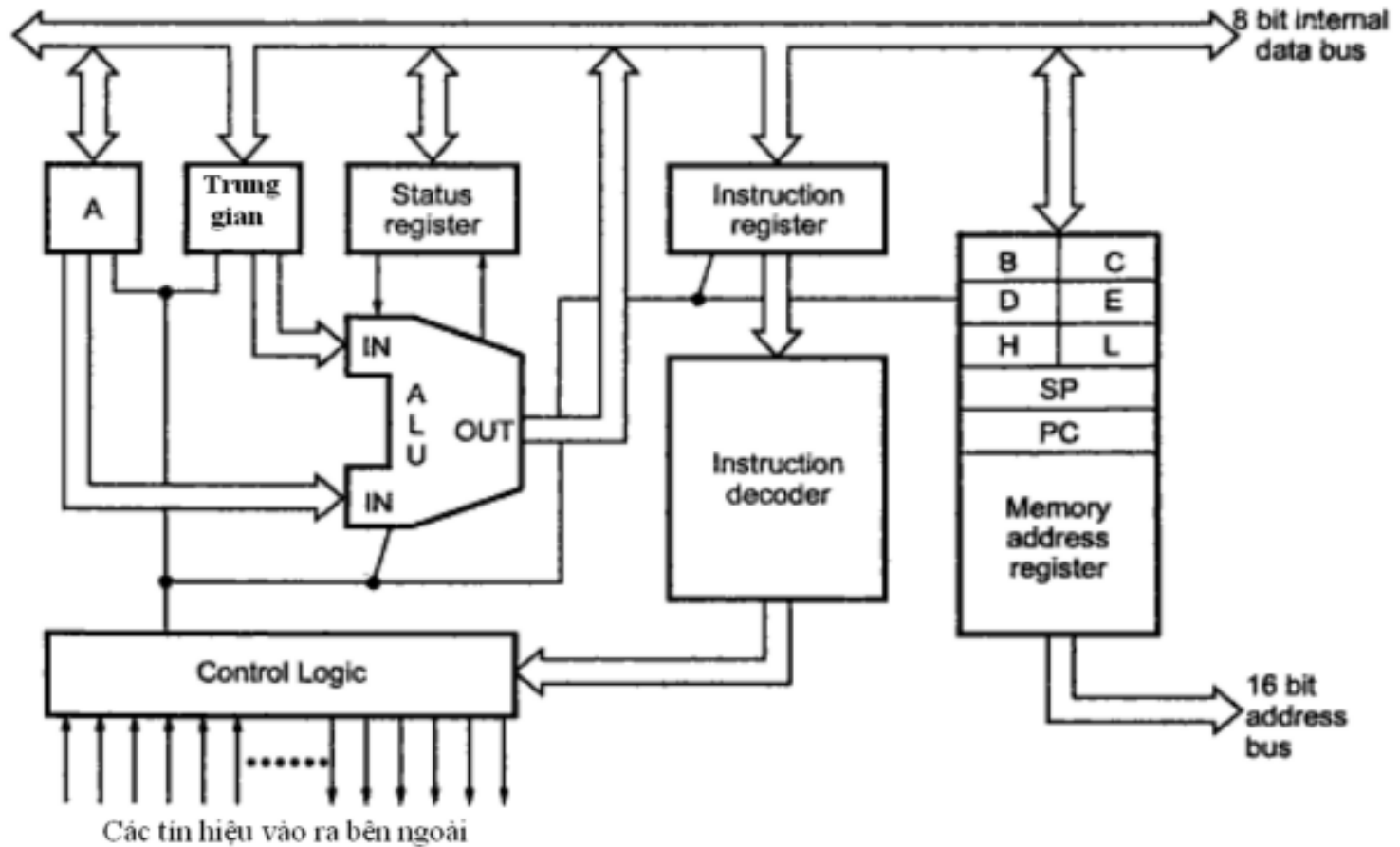
NHẮC LẠI BUỔI 1

Sơ đồ khối 1 hệ vi xử lý



NHẮC LẠI BUỔI 1

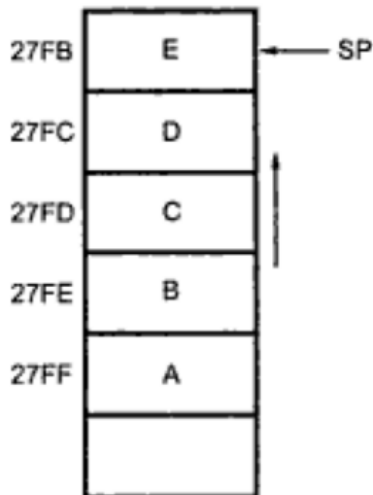
Sơ đồ khối 1 vi xử lý



NHẮC LẠI BUỔI 1

Quá trình thực hiện chương trình

	Bộ nhớ chương trình	Lệnh	Bộ đếm chương trình
	0x0087	MOV A,C	0x0087
	0x0088	LCALL SUBROUTINE	Cất giữ giá trị 0x0088 vào stack
	0x0089	MOV A,B	
		
SUBROUTINE:	0x1000	DEC A	Nạp giá trị 0x1000 để thực hiện chương trình con
	0x1001	MOV A,C	
	0x1002	RET	Lấy giá trị 0x0088 từ ngăn xếp nạp giá trị vào bộ đếm chương trình



Hoạt động của bộ nhớ ngăn xếp:

- Quá trình đưa dữ liệu vào stack thông qua lệnh PUSH
- Lấy dữ liệu ra khỏi stack thông qua lệnh POP
- SP chứa địa chỉ đỉnh stack

Phần Lý thuyết

1. Giới thiệu chung - Mô hình hệ VXL - Nguyên tắc hoạt động
2. Cấu trúc và hoạt động của vi xử lý 8085
3. Quá trình thực hiện 1 lệnh trong VXL 8085
4. Giới thiệu về vi điều khiển PIC
5. Bộ công cụ nạp chương trình, công cụ mô phỏng vi điều khiển
6. Bộ định thời Timer
7. Ghép nối với bộ hiển thị
8. ADC
9. Giao tiếp truyền dữ liệu
10. Ngắt
11. PWM

NỘI DUNG BUỔI 2

2.1 Đặc tính kỹ thuật chung của 1 chip VXL

2.2 Cấu trúc chip VXL 8085

2.3 Sơ đồ chức năng chân VXL

2.4 Các mạch điện kết nối với VXL

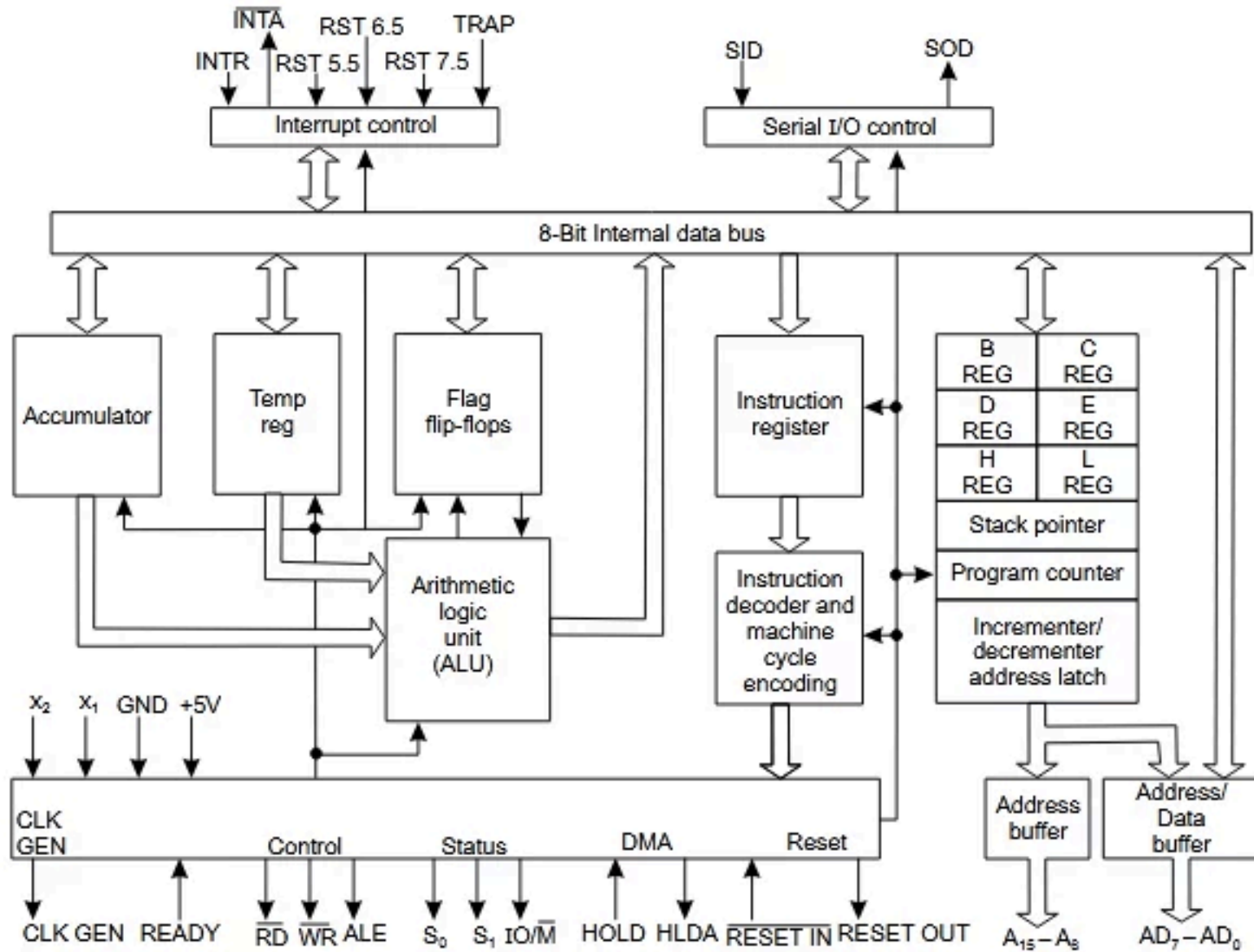
2.5 Quá trình thực hiện lệnh của VXL

ĐẶC TÍNH CƠ BẢN CỦA VXL 8085

- 8 bit, nguồn đơn 5V
- Tần số tối đa 5MHz;
có bộ tạo dao động bên trong dùng mạch LC, RC, thạch anh
- 16 bit địa chỉ \rightarrow có thể truy nhập 2^{16} giá trị địa chỉ tương đương 64KB
- 8 bit địa chỉ cổng vào ra \rightarrow điều khiển được $2^8=256$ cổng vào/ra
- Có sử dụng **chân ($AD_0 - AD_7$) tín chung cho cả tín hiệu địa chỉ và dữ liệu** \rightarrow cần phân tách tín hiệu thành A_0-A_7 và $D_0 - D_7$.
- **chế độ địa chỉ**: trực tiếp, thanh ghi, gián tiếp, trung gian và Implied
- Các thanh ghi 8 bit (B,C,D,E,H,L) và 16 bit (SP, PC)
- 5 ngắt cứng: TRAP, RST7.5; RST6.5; RST5.5 và INTR
- Cổng truyền thông nối tiếp
- Tín hiệu IO/\overline{M} , \overline{RD} , \overline{WR} để điều khiển quá trình đọc ghi dữ liệu
- Cho phép DMA



CẤU TRÚC CƠ BẢN CỦA VXL 8085



Architecture of 8085

CÁC KHỐI CHỨC NĂNG CỦA VXL 8085

- Khối các thanh ghi
- Bộ giải mã lệnh & mã hóa chu kỳ máy
- Bộ đếm địa chỉ
- Bộ đếm địa chỉ/dữ liệu
- Khối số học & logic
- Điều khiển vào/ra nối tiếp
- Điều khiển ngắt
- Mạch tạo dao động & điều khiển

Cấu trúc thanh ghi

- 6 thanh ghi chức năng (B,C,D,E,H,L)
- Thanh ghi dùng chung A
- Thanh ghi cờ
- Thanh ghi con trỏ stack SP và thanh ghi đếm chương trình PC (đều 16 bit)
- Thanh ghi tạm thời, thanh ghi W và Z (không bị thay đổi bởi người dùng)

Thanh ghi tạm thời	
W Reg	Z Reg
A Reg	Flag Reg
B Reg	C Reg
D Reg	E Reg
H Reg	L Reg
Con trỏ ngăn xếp (SP)	
Bộ đếm chương trình (PC)	

- Các thanh ghi 8 bit hoạt động độc lập hoặc có thể hoạt động thành từng cặp 16 bit (BC, DE, HL)
- Thanh ghi HL được dùng như con trỏ dữ liệu trong con trỏ chương trình.
- Thanh ghi tạm: lưu dữ liệu tạm thời trong các thao tác liên quan đến ALU (người lập trình không thao tác trực tiếp đến thanh ghi này được)

Thanh ghi tạm thời W và Z

Sử dụng lưu giữ dữ liệu 8 bit trong quá trình thực hiện một số lệnh

Ví dụ 1: Lệnh CALL chuyển quyền điều khiển cho chương trình con, lệnh này cất giữ bộ đếm chương trình PC vào ngăn xếp và nạp địa chỉ chứa chương trình con vào bộ đếm chương trình PC. Địa chỉ tạm thời này được chứa trong W và Z và được đưa ra bus trong chu kỳ lấy lệnh (Fetch)

Ví dụ 2: lệnh XCHG hoán đổi nội dung các thanh ghi H với D và L với E cho nhau, khi thực hiện quá trình hoán đổi các thanh ghi W và Z được dùng lưu giá trị trung gian

Thanh ghi đặc biệt

Thanh ghi dùng chung A (Accumulator) - 3 trạng thái 8 bit,

Sử dụng trong các thao tác số học & logic, nạp & ghi dữ liệu, truy nhập cổng vào/ra

Tất cả các phép toán đều được nạp vào A

Thanh ghi cờ - 8 bit

D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
S	Z	X	AC	X	P	X	CY

S – Sign - cờ dấu

Z- Zero - cờ không

AC- cờ tràn phụ;

P – cờ chắn lẻ

CY- cờ tràn

Thanh ghi đặc biệt

Thanh ghi lệnh I 8 bit (Instruction)

Lưu mã lệnh trước khi thực hiện

Giá trị lưu trong I được đưa vào bộ giải mã trước khi thực thi

Thanh ghi bộ đếm chương trình PC 16 bit

Trở tới lệnh kế tiếp sẽ được thực thi

Thanh ghi con trỏ ngăn xếp SP 16 bit

Luôn trở tới đỉnh ngăn xếp

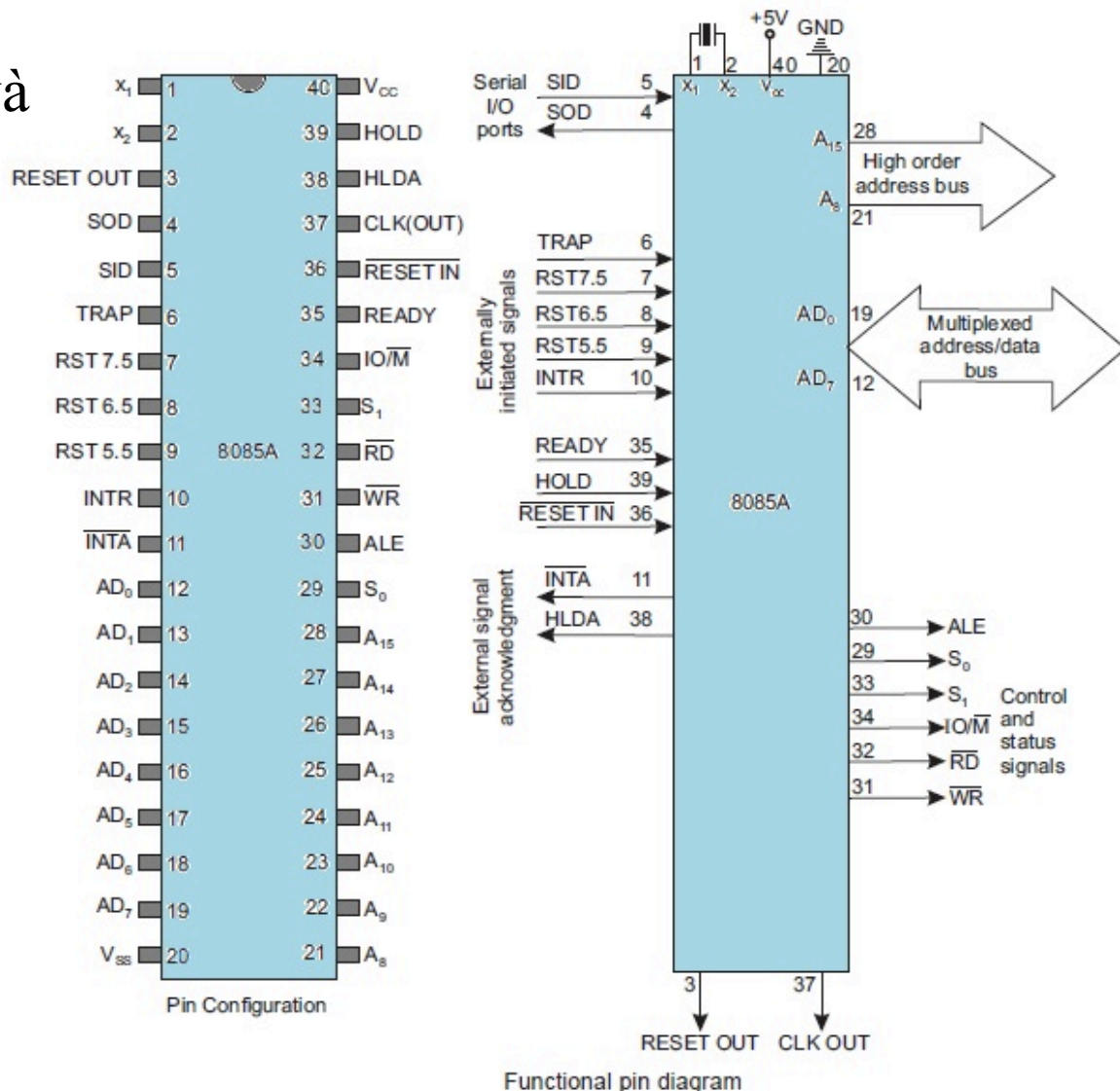
Các khối chức năng khác

- Khối ALU (Arithmetic and Logical Unit):
- Bộ giải mã lệnh (Instruction Decoder)
- Bộ đệm địa chỉ (Address Buffer)
- Bộ đệm địa chỉ/dữ liệu (Address/Data Buffer)
- Điều khiển ngắt (Interrupt Control):
 - Khi xảy ra các trường hợp bất thường (xảy ra ngắt), chương trình đang chạy bị tạm dừng để chuyển sang chạy 1 hàm ngắt để thực hiện đáp ứng đặc biệt. Sau khi hàm ngắt thực hiện, chương trình chạy được thực hiện tiếp từ điểm tạm dừng
- Điều khiển truyền thông nối tiếp (Serie I/O control): truyền thông ra bên ngoài dùng kênh truyền nối tiếp không đồng bộ UART thông qua SOD và SID
- Mạch điều khiển & đồng bộ thời gian:
điều khiển toàn bộ quá trình hoạt động của VXL

Các chân tín hiệu

Bao gồm các nhóm tín hiệu:

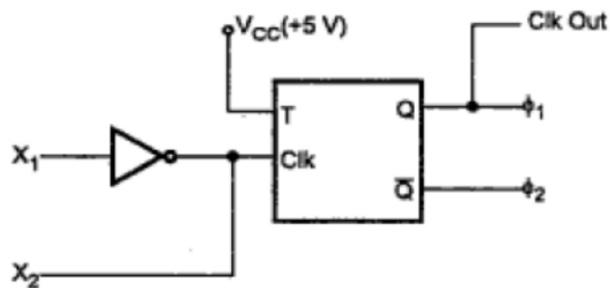
- Các chân tạo dao động và cấp nguồn
- Bus địa chỉ
- Bus dữ liệu
- Bus điều khiển
- Tín hiệu ngắt
- Tín hiệu vào/ra nối tiếp
- Tín hiệu tham nhập bộ nhớ trực tiếp DMA
- Tín hiệu Reset



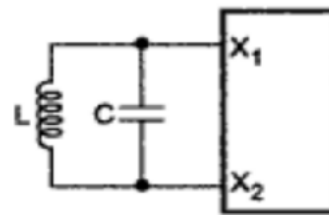
Các mạch điện kết nối với VXL

Mạch tạo dao động:

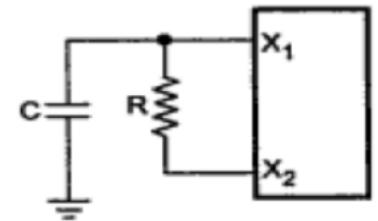
- 8085 cần thêm bộ tạo dao động cộng hưởng
- Bộ Flip-Flop bên trong thực hiện chia tần số dao động với hệ số 2,
→ **tần số hoạt động = $\frac{1}{2}$ tần số mạch cộng hưởng**



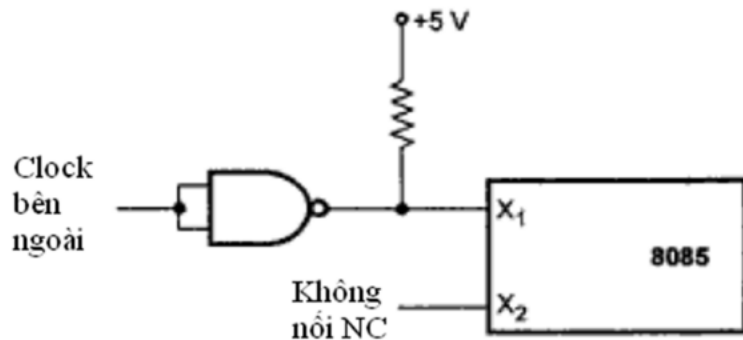
Mạch tạo dao động bên trong



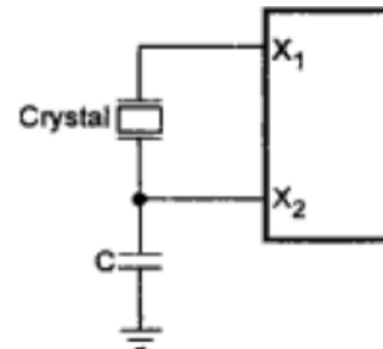
Mạch cộng hưởng LC



Mạch cộng hưởng RC



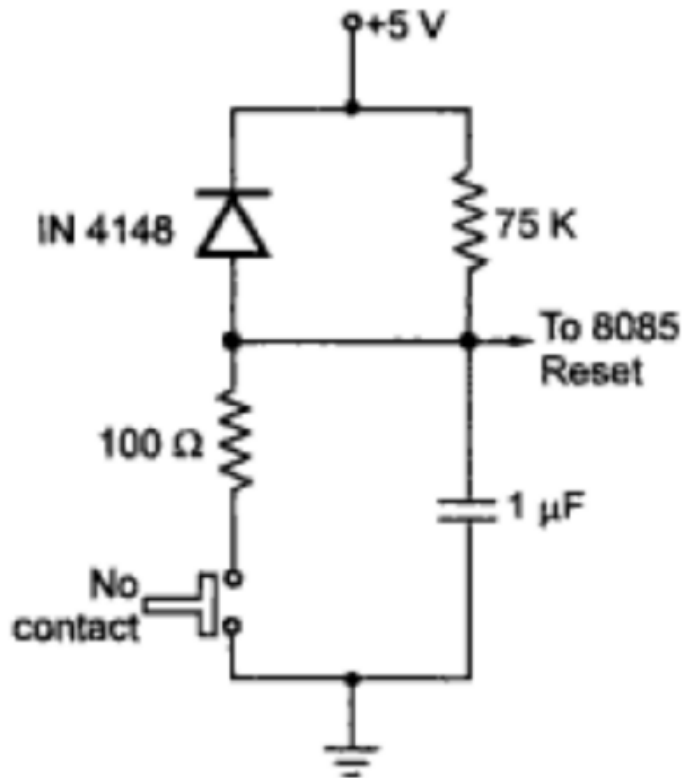
Mạch tạo dao động ngoài:



Mạch cộng hưởng thạch anh

Mạch reset

- Địa chỉ khởi động của 8085 là 0000H, khi reset thì con trỏ chương trình chuyển về địa chỉ 0000H

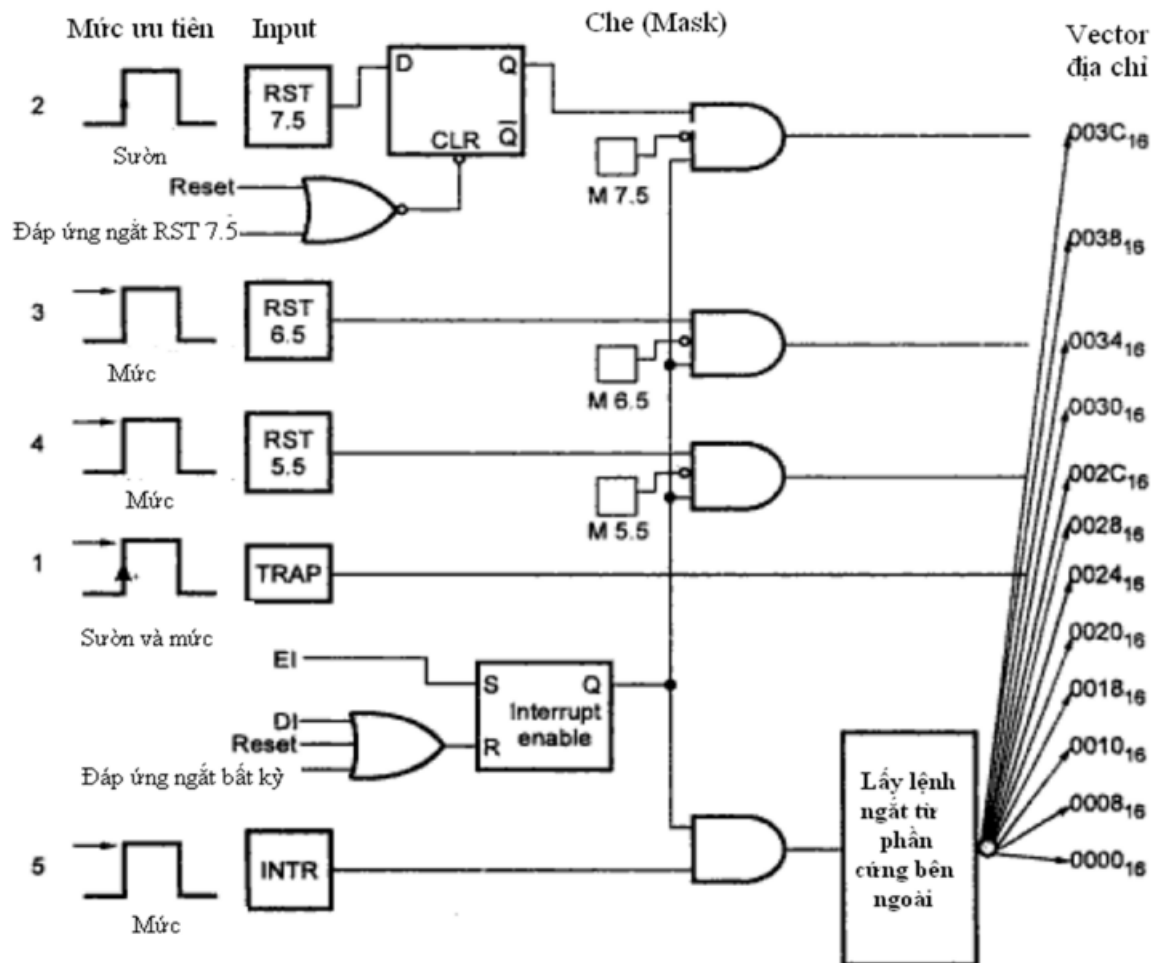


Khi bật nguồn hoặc ấn nút RESET, chân Reset-in sẽ xuống mức thấp khoảng 10ms và từ từ tăng lên 5v đủ thời gian để VXL reset

Sau khi Reset, VXL nạp địa chỉ 0000H và PC hoạt động từ địa chỉ này

Ngắt trong 8085

- Hỗ trợ 2 dạng ngắt: **ngắt cứng** và **ngắt mềm**
- Ngắt cứng**: các ngắt tác động vào VXL thông qua các chân ngắt



8085 có 5 ngắt cứng:
TRAP; RST7.5;
RST6.5;
RST5.5 và INTR

Đặc tính của ngắt cứng

Dạng ngắt	Kiểu hoạt động	Mức độ ưu tiên	Che ngắt	Vecto địa chỉ
TRAP	Sườn và mức	1 (cao nhất)	Không	0024H
RST7.5	Sườn	2	Có	003CH
RST6.5	Mức	3	Có	003HH
RST5.5	Mức	4	Có	002CH
INTR	Mức	5 (thấp nhất)	Có	-

- Lệnh che và không che ngắt (masking/unmasking of interrupt): việc che ngắt được cho phép (enable) hoặc cấm (disable) nhờ các lệnh trong chương trình:
 - EI (enable interrupt): cho phép ngắt
 - DI (disable interrupt): cấm ngắt
 - SIM (set interrupt mask): thiết lập chế độ che ngắt

Ngắt mềm

- Ngắt gây ra bởi phần mềm (các lệnh gọi ngắt);
- 8 ngắt mềm từ RST0 đến RST7
- Địa chỉ vector ngắt (chương trình phục vụ ngắt) được tính như sau:

Vector address = số hiệu ngắt x 8

Ví dụ: địa chỉ vector ngắt của RST5 là: $5 \times 8 = 40 = 28H$

- Địa chỉ của các vector ngắt mềm:

Lệnh	Mã Hex	Vector địa chỉ
RST 0	C7	0000H
RST 1	CF	0008H
RST 2	D7	0010H
RST 3	DF	0018H
RST 4	E7	0020H
RST 5	EF	0028H
RST 6	F7	0030H
RST 7	FF	0038H

Hệ thống bus

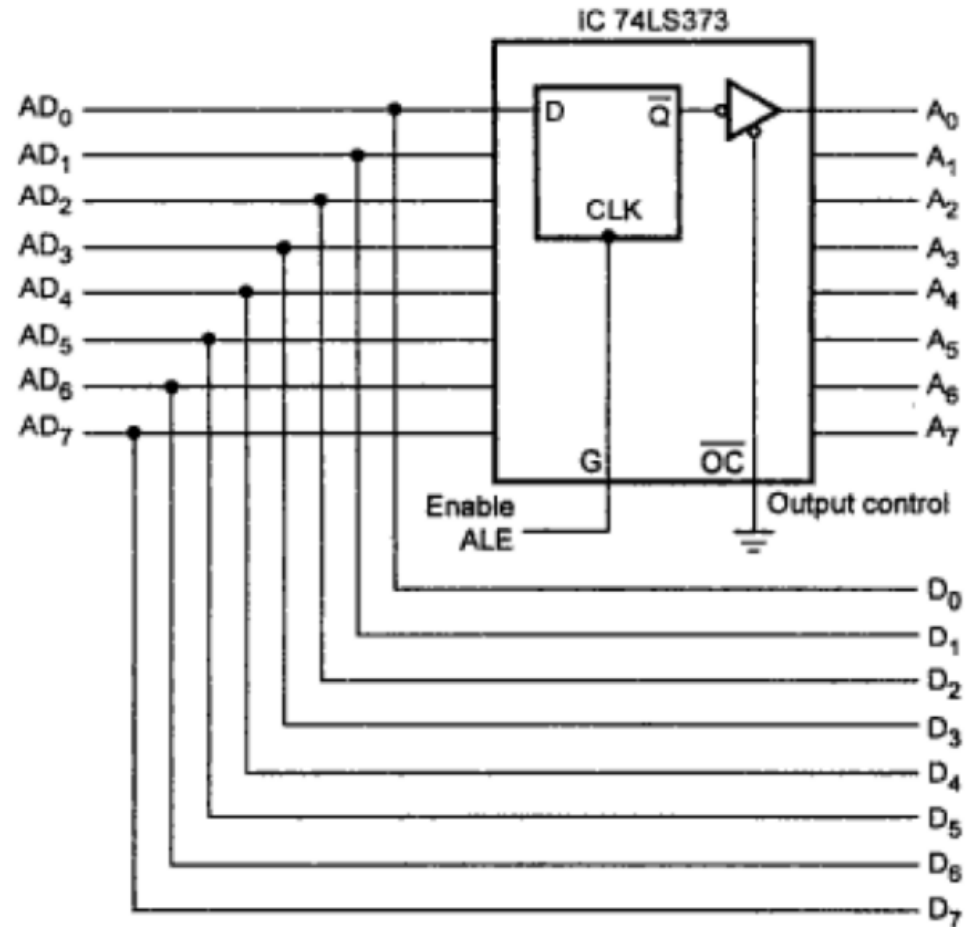
- Dùng để liên kết VXL với hệ thống bộ nhớ và các thiết bị ngoại vi (I/O)
- Bus hệ thống được chia thành 3 nhóm chức năng
 - Bus địa chỉ (add bus)
 - Bus dữ liệu (data bus)
 - Bus điều khiển (control bus)

Ví dụ: với 8085

- Bus địa chỉ A_0 - A_{15} ;
- Dữ liệu D_0 - D_7 ;
- Điều khiển IO/\overline{M} , \overline{RD} , \overline{WR}

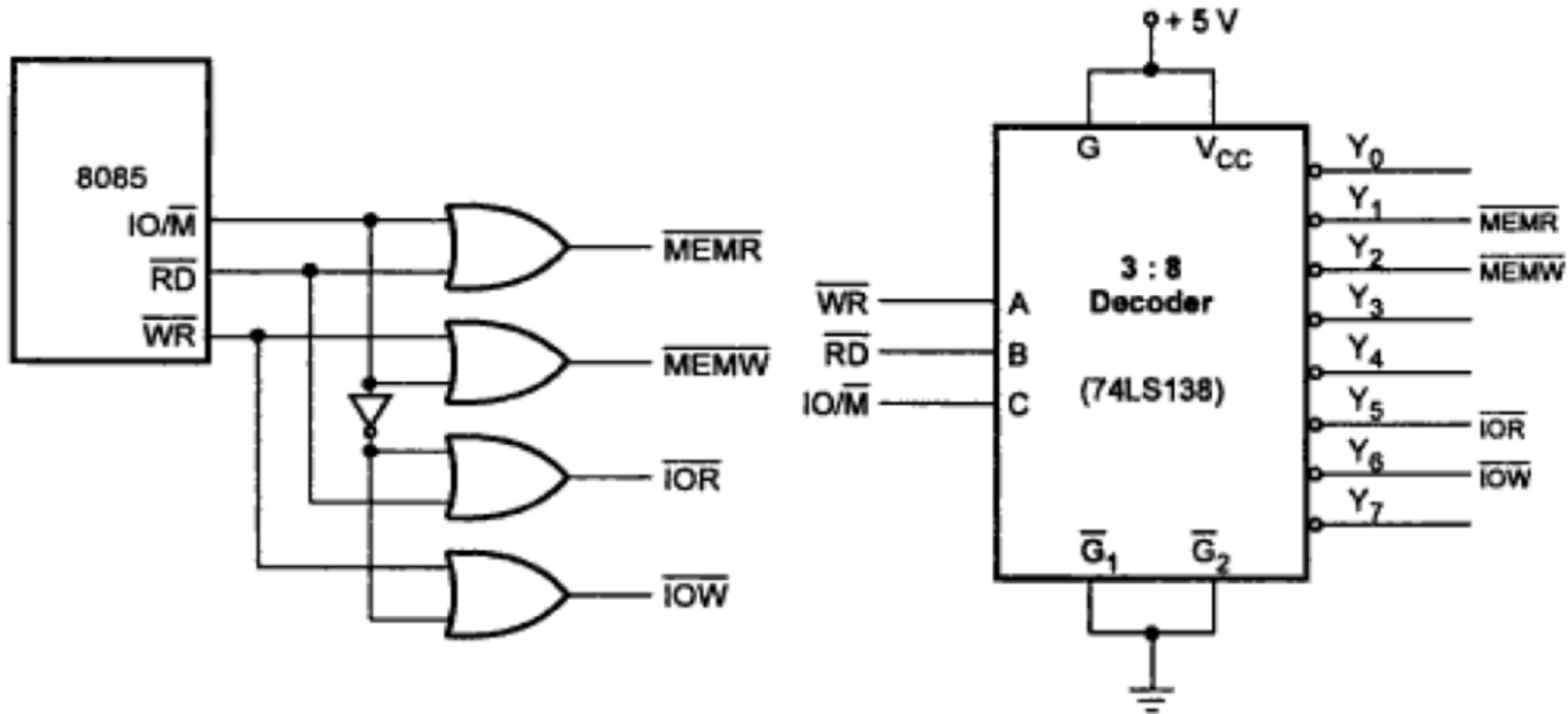
Mạch phân chia kênh địa chỉ và dữ liệu

- Tách kênh địa chỉ và dữ liệu:
 - AD_0 - AD_7 được dồn kênh
 - Các địa chỉ byte thấp A_0 - A_7 , hoạt động chỉ trong thời gian T_1 của chu kỳ máy
 - Thông qua mạch chốt IC74LS373 tách được các đường địa chỉ và dữ liệu
 - Các tín hiệu A_8 - A_{15} có thể đi trực tiếp đến chân địa chỉ của bộ nhớ hoặc cổng vào ra.



Tách các tín hiệu điều khiển

- Mục tiêu phân biệt tín hiệu điều khiển giữa Bộ nhớ và I/O

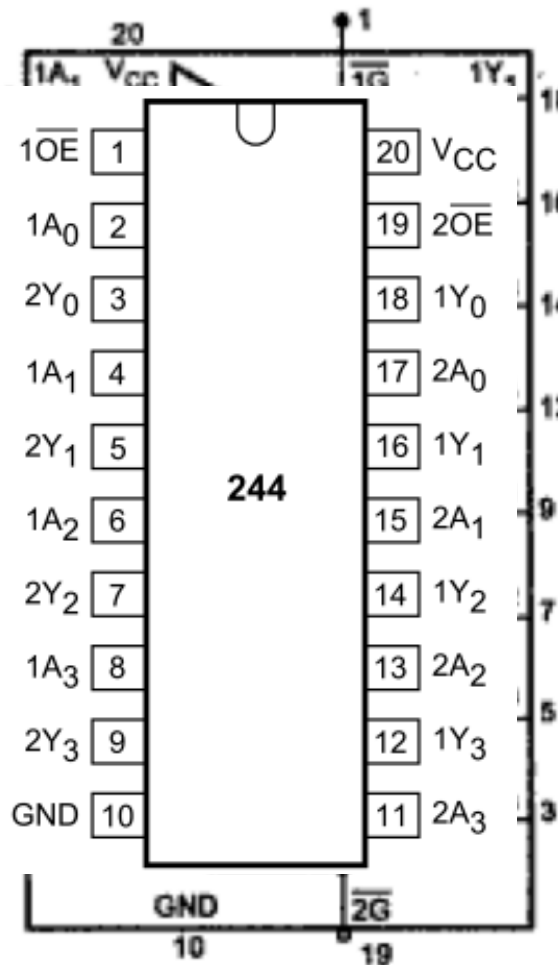


MEMR: Memory read
MEMW: Memory write

IOR: I/O read
IOW: I/O write

Mạch điều khiển bus

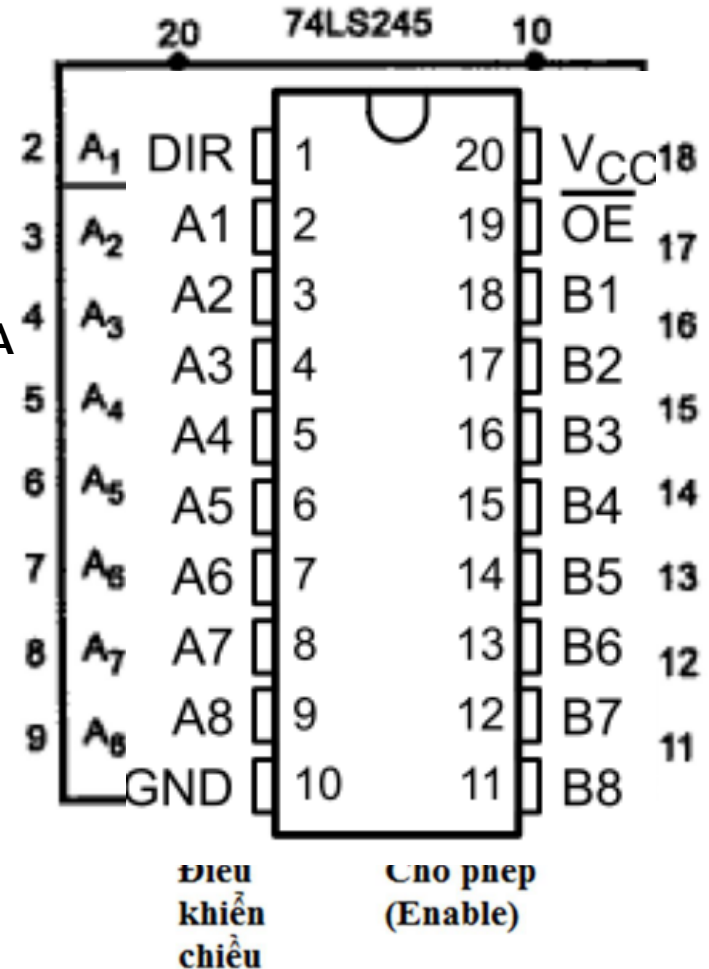
Mục tiêu: tăng công suất đầu ra (dòng vào 2mA, dòng ra 400 μ A)



Dòng vào 24mA

Dòng ra 15mA

Mạch điều khiển Bus 1 chiều
IC 74LS244

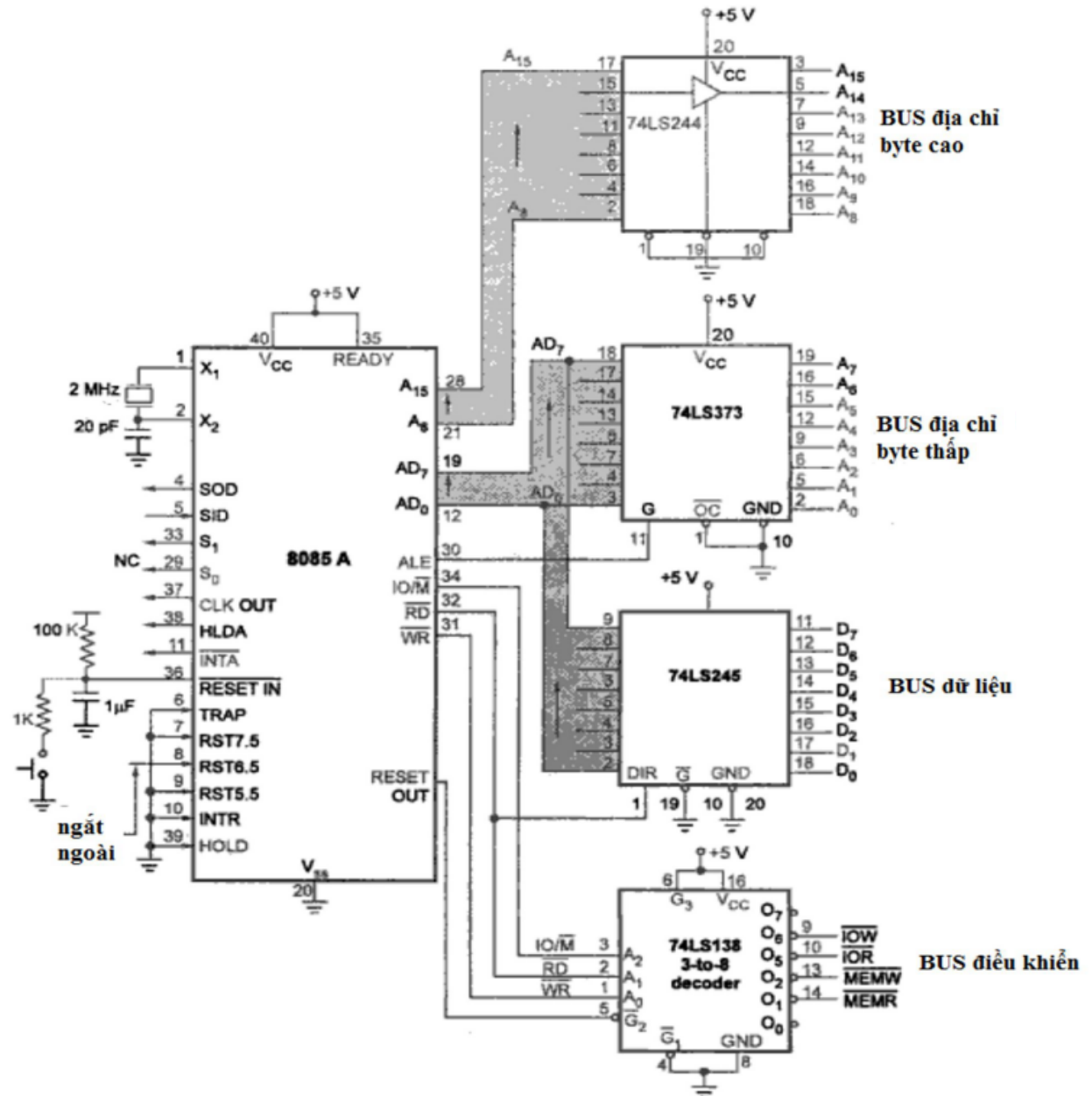


Điều
khiển
chiều

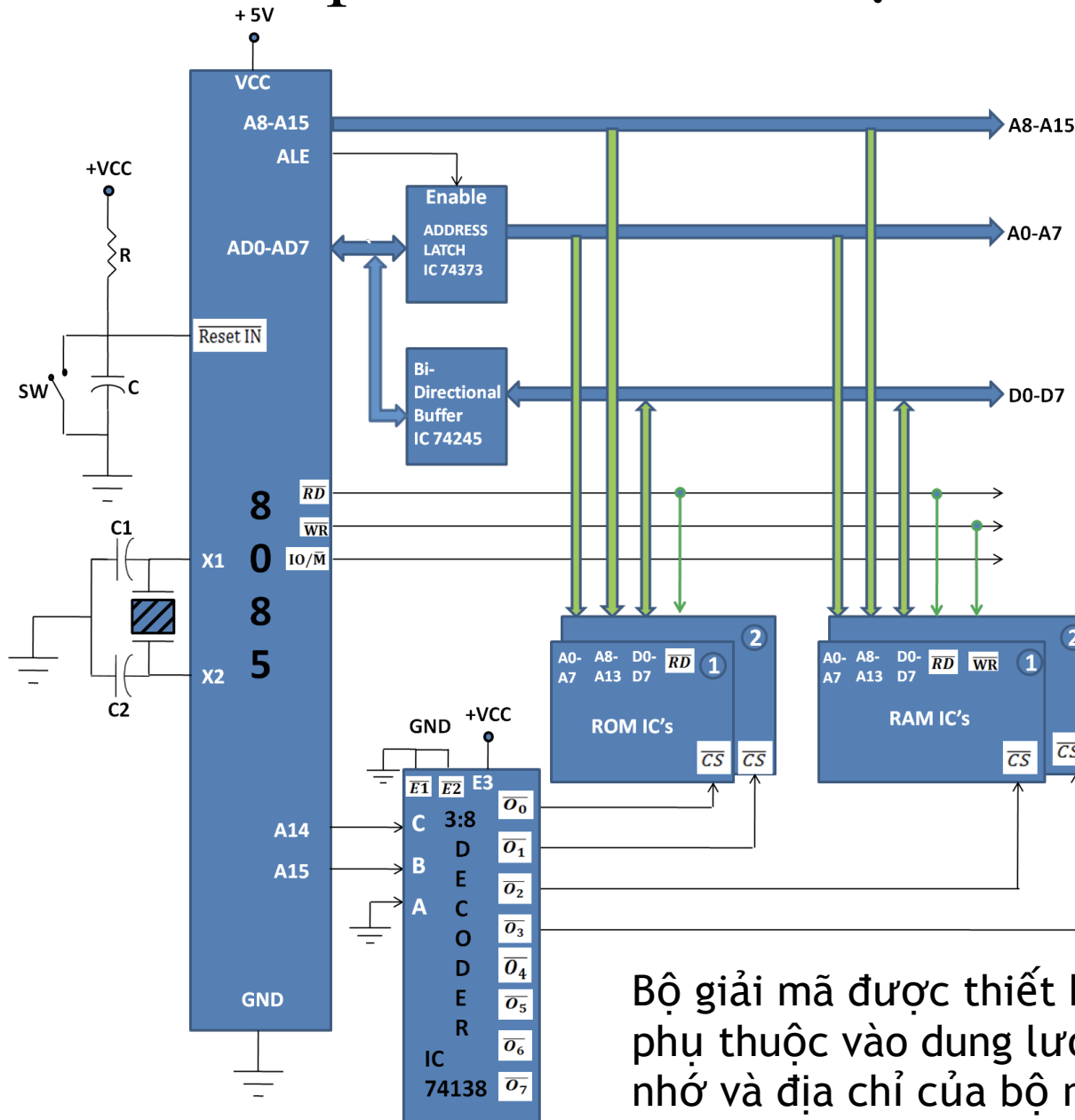
Cho phép
(Enable)

Mạch điều khiển Bus 2 chiều
IC 74LS245

Ghép nối VXL với bộ nhớ ngoài



Ghép nối VXL với bộ nhớ ngoài



Bộ giải mã được thiết kế phụ thuộc vào dung lượng nhớ và địa chỉ của bộ nhớ

BÀI TẬP