Microcontroladores Semana 6

Semestre 2023-2 Por Kalun José Lau Gan

1

Preguntas previas

- ¿Cómo funcionan los sensores ultrasónicos?
 - Funcionando con señales ultrasónicas, se envia un pulso, éste rebota y regresa y se mide el tiempo recorrido por dicha señal
- ¿Los grupos de TP/TF pueden ser de diferente turno de laboratorio?
 - Si, la restricción es que no pueden formar con alumnos de diferentes secciones.
- ¿?

Agenda:

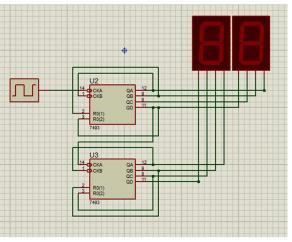
- El módulo Timer0
 - Modo 8bit
 - Modo 16bit
 - Registros de configuración y operación
- Cálculo de temporización
- Generación de ondas cuadradas periódicas

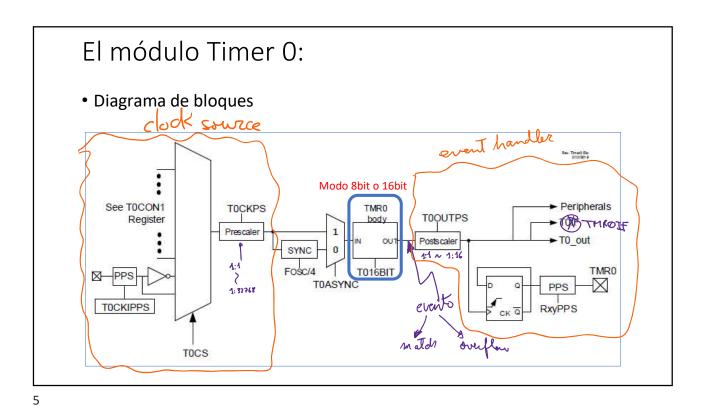
3

La previa: contadores digitales

• Sistemas secuenciales, poseen reloj, un registro de cuenta, dependiendo del su función, puede incrementar o puede decrementar la cuenta según la entrada de reloj.





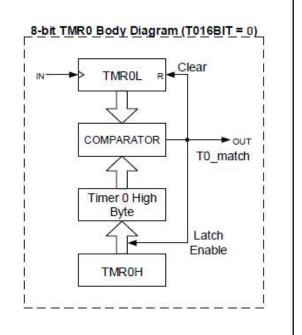


El módulo Timer 0

- (Ref. Item 24 de la hoja técnica del microcontrolador PIC18F57Q43)
- Temporizador de cuenta ascendente
- Resolución 8 bits (0-254) ó 16 bits (0-65535)
- Las cuentas del Timer0 se alojan en:
 - TMR0H:TMR0L (16 bits)
 - TMROL (8 bits)
- Diversas fuentes de reloj (revisar TOCON1 y TOCS)
- Divisor de frecuencia al reloj de entrada PRESCALER (1:1 1:32768)
- POSTSCALER de 1:1 a 1:16 (incrementos de uno en uno)
- Al activarse TMR0IF=1 ó T0IF=1 se debe de bajar manualmente la bandera para que se pueda detectar un nuevo desborde ó evento de match (simplemente haciendo "bcf PIR3, 7"; siendo el bit 7 el TMR0IF).
- En un evento de match o al desbordarse puede emitir interrupción al CPU si TMR0IE=1), revisar capítulo 11 de la hoja técnica.

El módulo Timer 0:

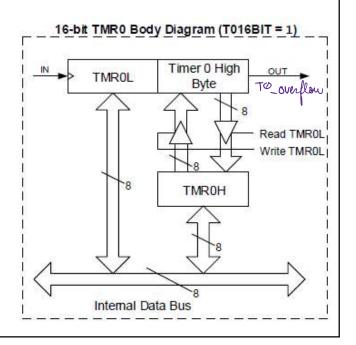
- Modo de trabajo en 8 bits:
 - Mejorado con respecto al TimerO presente en el PIC18F4550 ó PIC18F45K50
 - El TMROL se usa como el registro de cuenta
 - El TMR0H se utiliza como valor de comparación
 - Cuenta máxima es cuando TMROH es 255, haciendo que se mande a cero la cuenta actual, quiere decir que tendrás un rango de 0-254
 - Cuando TMROL es igual a TMROH se produce un evento de "match" el cual limpia la cuenta y actualiza el valor de comparación.
 - Nunca se desborda



7

El módulo Timer 0:

- Modo de trabajo en 16 bits:
- Tener en consideración el procedimiento estricto sobre el proceso de carga de un valor en la cuenta en modo 16 bits: Primero cargar en TMROH y luego en TMROL.
- El evento de desborde se produce cuando la cuenta esta en el valor mas alto (65535) y se recibe un pulso de reloj, ocasionando que la cuenta pase a 0 y levantándose la bandera de desborde (TMR0IF=1 ó T0IF=1) siempre y cuando POSTSCALER 1:1



El módulo Timer 0:

- Temporización máxima si HFINTOSC = 4MHz
 - Empleando Opción FOSC/4 = 1MHz (1µs) como fuente de reloj al TMRO
 - Prescaler = 1:32768 (32768 μs por cuenta)
 - Modo = 16bits (65536 cuentas)
 - En el evento de desborde: 2147483648 μs (35 minutos)
 - Postscaler = 1:16
 - Nos sale al final 34,359,738,368 μs de temporización máxima! (aprox 9.5 horas)

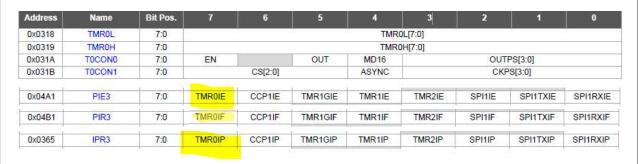
9

El módulo Timer 0

- Registros implicados en la operación del Timer0:
 - · Registros de cuenta
 - TMR0H:TMR0L (16bits)
 - TMR0H es valor de comparación y TMR0L es el registro de cuenta (8bits)

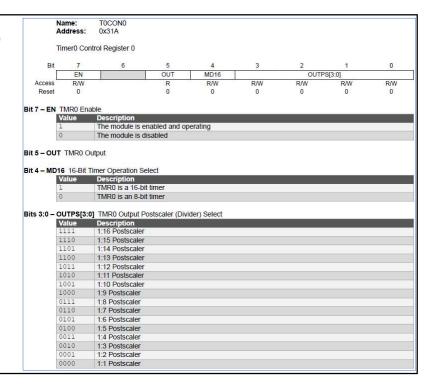
Registros de configuración TOCONO y TOCON1

 Registros PIE3 (habilitadores), PIR3 (banderas) y IPR3 (prioridades) ubicando en la VIC (vectored interrupt controller cap 11)



El módulo Timer 0

- Registro TOCONO:
 - · Habilitador del módulo
 - Señal OUT
 - Modo (8 ó 16 bits)
 - Postscaler

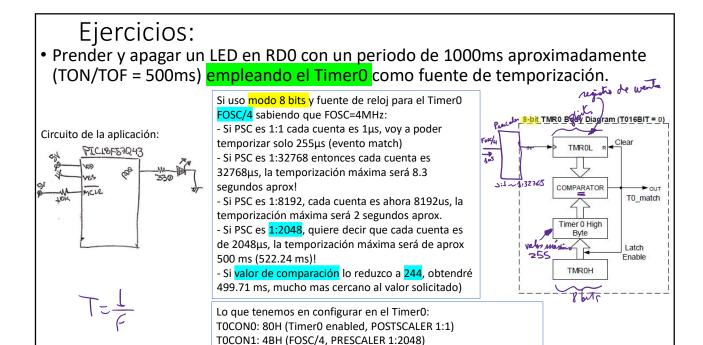


11

El módulo Timer 0

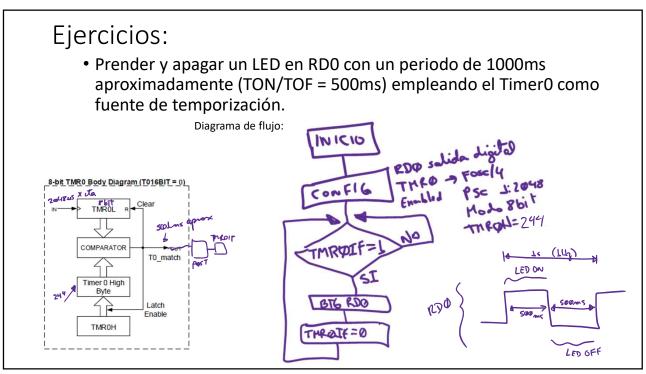
- Registro TOCON1:
 - Fuente de reloj
 - Sincronismo
 - Prescaler

	Name: Address:	TOCON1 0x31B						
	Timer() Cor	trol Register 1						
Bit			5		3	2		
ы	7	6	5	4 ASYNC	3		1	0
Access	R/W	CS[2:0]	R/W	R/W	R/W	CKPS	S[3:0] R/W	R/W
Reset		R/W 0	0	0	0 0	R/W 0	0 0	0
Reset	U	U	U	U	U	U	U	U
Bits 7:5 -	CS[2:0] Tir	mer0 Clock Source	Select					
		Val				Descr	ription	
		11		40000000	*********			
		11					_OUT	
		10				MFINTOSO		
		10			TOSC			
		01					TOSC	
	010						sc/4	
		0.0	1		Pin	selected by T0		rted)
		0.0			Pin selected by TOCKIPPS (Non-inverted)			
	Value) Input Asynchronia Description	zation Enable				ur ro (romar	
	Value) Input Asynchronia	zation Enable	er is not synchror	nized to syster		ui i o (Hoii iii	
	Value 1 0	Description The input to the	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		ar ro (Norm	, steel,
Bits 3:0 –	Value 1 0	Input Asynchronic Description The input to the	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		W + O (NOT III	
Bits 3:0 –	Value 1 0 CKPS[3:0]	Dinput Asynchronic Description The input to the The input to the Prescaler Rate So	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		ar i o (norm	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110	Dinput Asynchronic Description The input to the The input to the Prescaler Rate So Description	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		M + O (North	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101	Dinput Asynchronic Description The input to the The input to the Prescaler Rate Sc Description 1:32768 1:16384 1:8192	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		M + O (NOT III)	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100	Disput Asynchronic Description The input to the The input to the Prescaler Rate Sc Description 1:32768 1:16384 1:8192 1:4096	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		W + O (1001 H	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1011	Disput Asynchronic Description The input to the The input to the Prescaler Rate Screen 1:32768 1:16384 1:8192 1:4096 1:2048	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		W + O (1001 H	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1011 1010	Disput Asynchronic Description The input to the The input to the Prescaler Rate Scassification 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		W + O (1001 H	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1001 1001	Disput Asynchronia Description The Input to the The Input to the Prescaler Rate Sc Description 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024 1:512	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1011 1000 1001 1000	Dinput Asynchronia Description The input to the The input to the The input to the Prescaler Rate St Description 1:32768 1:16384 1:4096 1:2048 1:1024 1:512 1:256	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1100 1001 1000 1001 1000 0111	Disput Asynchronial Description The input to the The Input to the The Input to the Prescaler Rate Science 1.32768 1.16384 1.8192 1.4096 1.2048 1.1024 1.512 1.256	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster		W + C (1001)	
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1001 1000 1001 1000 0111 0110	Diput Asynchronia Description The input to the The input to the Prescaler Rate St Description 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024 1:512 1:256 1:128	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1110 1101 1001 1001 1001 10	Dinput Asynchronia Description The input to the Prescaler Rate Sc Description 1.32768 1.16384 1.8192 1.4096 1.2048 1.1024 1.512 1.256 1.1128 1.54 1.53	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 11111 1110 1101 1100 1001 1000 0111 0110 0100 0101 0100 0101	Diput Asynchronia Description The input to the The input to the Prescaler Rate St Description 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024 1:512 1:256 1:1128 1:64 1:32 1:164	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 1111 1110 1101 1100 1011 1000 0111 0101 0110 0101 0100 0101 0100 0001	Disput Asynchronia Description The input to the The input to the The input to the Prescaler Rate St Description 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024 1:512 1:268 1:128 1:64 1:32 1:16 1:32 1:16 1:8	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			
Bits 3:0 –	Value 1 0 CKPS[3:0] Value 11111 1110 1101 1100 1001 1000 0111 0110 0100 0101 0100 0101	Diput Asynchronia Description The input to the The input to the Prescaler Rate St Description 1:32768 1:16384 1:8192 1:4096 1:2048 1:1024 1:512 1:256 1:1128 1:64 1:32 1:164	zation Enable TMR0 counte TMR0 counte	er is not synchror	nized to syster			



TMR0H: 244

13

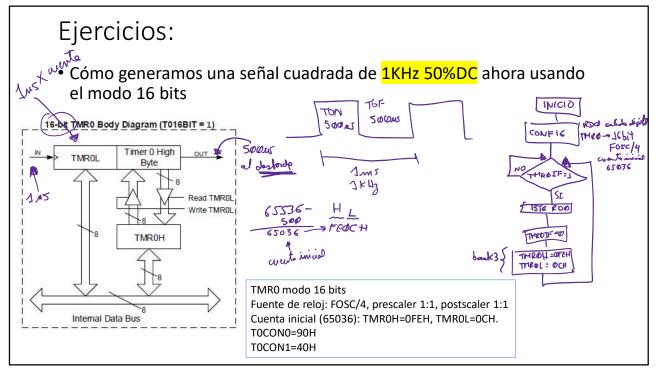


 Prender y apagar un LED en RD0 con un periodo de 500ms aproximadamente empleando el Timer0 como fuente de temporización.

Código en XC8 PIC Assembler:

```
PROCESSOR 18F57Q43
             finclude "cabecera.inc"
3 4 5 6 7 8 9 10 11 12 13 14 15 16 17 18 19 20 21 22 23 24 29 30 31 23 33 34 35
             PSECT upcino, class=CODE, reloc=2, abs
             ORG 000000H
             bra configuro
             ORG 000100H
           onfiguro:
movlb 0H
             movlw 60H
             movwf OSCCON1, 1
             movlw 02H
             movwf OSCFRQ, 1
             movlw 40H
             movwf OSCEN, 1
             movlb 3H
             movlw 80H
             movwf TOCONO, 1
                                     ;TMR0 enabled, 8bit mode, postscaler 1:1
             movlw 4BH
             movwf TOCON1, 1
                                     ;FOSC/4, async, prescaler 1:2048
             movwf TMR0H
                                     ; Valor de comparación 245
             movlb 4H
             bcf TRISD, 0, 1
bcf ANSELD, 0, 1
                                     ;RDO como salida
                                     ;RDO como digital
             btfss PIR3, 7, 1
                                     ;Pregunto si hubo match en TMR0, TMR0IF=1
             bra inicio
             btg LATD, 0, 1
             bcf PIR3, 7, 1
                                     ;Bajamos la bandera TMR0 IF
             bra inicio
             end upcino
```

15



 Cómo generamos una señal cuadrada de 1KHz 50%DC ahora usando el modo 16 bits

Código en XC8 PIC Assembler:

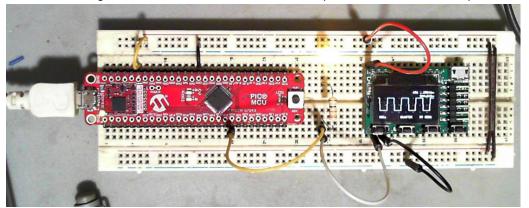
```
PROCESSOR 18F57Q43
          PSECT upcino, class=CODE, reloc=2, abs
          ORG 000000H
          bra configuro
          ORG 000100H
      configuro:
          movlb 0H
          movlw 60H
13
14
15
          movlw 02H
          movlw 40H
          movwf OSCEN, 1
          movlw 90H
          movwf TOCONO, 1
                             ;TMR0 enabled, 16bit, postscaler 1:1
          movlw 40H
          movwf TOCON1, 1
                             ;FOSC/4, prescaler 1:1, async
          bcf TRISD, 0, 1
                              ;RDO como salida
          bcf ANSELD, 0, 1
                             ;RDO como digital
```

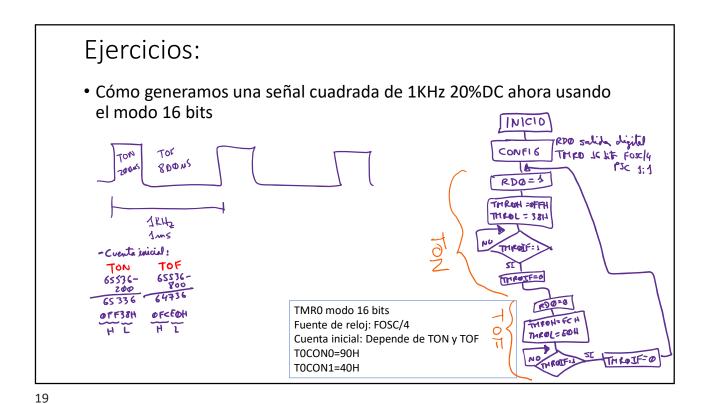
```
inicio:
           movlb 4H
          btfss PIR3, 7, 1
29
30
                                 ;Pregunto si TMR0IF=1
                                 ;Aun no se levanta TMR0IF
          btg LATD, 0, 1
bcf PIR3, 7, 1
31
32
                                 ;Complemento a RDO
                                 ;Bajamos bandera TMR0IF
33
34
           movlb 3H
          movlw OFEH
36
37
           movlw OCH
                                 ;Precarga de cuenta 65036 a TMRO
38
39
          bra inicio
           end upcino
```

17

Ejercicios:

- Cómo generamos una señal cuadrada de 1KHz 50%DC ahora usando el modo 16 bits
 - Pruebas de la generación de onda cuadrada en el circuito implementado usando osciloscopio

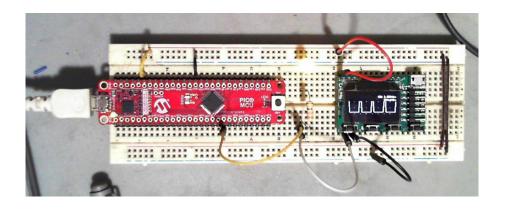




• Cómo generamos una señal cuadrada de 1KHz 20%DC ahora usando el modo 16 bits

```
movlb 4H
          PROCESSOR 18F57Q43
                                                                          29
                                                                                    bsf LATD, 0, 1
                                                                                                         ;RDO a uno
          #include "cabecera.inc"
                                                                          30
                                                                                    movlb 3H
                                                                          31
                                                                                    movlw OFFH
 4
5
          PSECT upcino, class=CODE, reloc=2, abs
                                                                                    movwf TMROH, 1
                                                                          32
      upcino:
                                                                                    movlw 38H
          ORG 000000H
                                                                          34
                                                                                    movwf TMR0L, 1
                                                                                                         ;Precarga de cuenta 65036 a TMRO
          bra configuro
                                                                          35
                                                                                    movlb 4H
                                                                          36
                                                                                otro:
          ORG 000100H
                                                                                    btfss PIR3, 7, 1
                                                                                                         ;Pregunto si TMR0IF=1
10
      configuro:
                                                                                    bra otro
                                                                                                         ;Aun no se levanta TMR0IF
11
12
          movlb OH
                                                                                    bcf PIR3, 7, 1
                                                                          39
                                                                                                         ;Bajamos bandera TMR0IF
          movlw 60H
                                                                                    bcf LATD, 0, 1
                                                                          40
                                                                                                         ;RDO a cero
13
          movwf OSCCON1, 1
                                                                          41
                                                                                    movlb 3H
14
          movlw 02H
                                                                                    movlw OFCH
                                                                          42
15
          movwf OSCFRQ, 1
                                                                          43
                                                                                    movwf TMROH, 1
16
17
18
                                                                          44
45
          movlw 40H
                                                                                    movlw OEOH
                                                                                    movwf TMR0L, 1
                                                                                                         ;Precarga de cuenta 64736 a TMRO
          movwf OSCEN, 1
                                                                          46
          movlb 3H
19
                                                                                otro2:
          movlw 90H
          movwf TOCONO, 1
                               ;TMR0 enabled, 16bit, postscaler 1:1
                                                                          48
                                                                                    btfss PIR3, 7, 1
                                                                                                         ;Pregunto si TMR0IF=1
                                                                                                         ; Aun no se levanta TMR0IF
21
          movlw 40H
                                                                          49
                                                                                    bra otro2
                                                                                    bcf PIR3, 7, 1
                                                                          50
                                                                                                         ;Bajamos bandera TMR0IF
22
          movwf TOCON1, 1
                               ;FOSC/4, prescaler 1:1, async
                                                                          51
23
          movlb 4H
24
          bcf TRISD, 0, 1
                               ;RDO como salida
                                                                                    end upcino
          bcf ANSELD, 0, 1
                               ;RD0 como digital
```

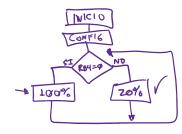
• Cómo generamos una señal cuadrada de 1KHz 20%DC ahora usando el modo 16 bits



21

¿Cómo intercambio el duty cycle de 20% a 100% mediante el pulsador en RB4?

• Preguntando al inicio por dicho botón



¿Cómo intercambio el duty cycle de 20% a 100% mediante el pulsador en RB4?

```
PROCESSOR 18F57Q43
                                                                                    bra nopresione
    PSECT upcino, class=CODE, reloc=2, abs
                                                                                     bsf LATD, 0, 1
                                                                         38
39
                                                                                    bra inicio
    ORG 000000H
   bra configuro
                                                                                    bsf LATD, 0, 1
                                                                                                           ;RDO en uno
    ORG 000080H
configuro:
                                                                        43
44
                                                                                    movlw OFFH
    movlb OH
                                                                                    movwf TMROH, 1
                                                                                    movlw 38H
    movwf OSCCON1, 1
                                                                                                        ; cuenta inicial de 65036 al arranque
                                                                                    movwf TMROL, 1
    movlw 02H
    movwf OSCFRQ, 1
                                                                                    btfss PIR3, 7, 1 ;pregunto si TMR0IF=1
    movlw 40H
                                                                                                           ;falso vuelvo a preguntar
                                                                                    bof PIR3, 7, 1
    movlb 3H
                                                                                                           ;bajo la bandera TMR0IF
    movlw 90H
movwf T0CON0, 1
                                                                                    bcf LATD, 0, 1
                                                                                                          ;RDO en cero
                        ;TMR0 enabled, postsc 1:1 modo 16bit
                                                                        52
53
                                                                                    movlb 3H
    movlw 40H
                                                                                    movlw OFCH
    movlw OFEH
                                                                                    movlw OEOH
    movwf TMROH, 1
                                                                                    movwf TMR0L, 1
                                                                                                        ; cuenta inicial de 65036 al arranque
    movlw OCH
                                                                                    movlb 4H
                     ;cuenta inicial de 65036 al arranque
                                                                                    btfss PIR3, 7, 1 ;pregunto si TMR0IF=1
    movlb 4H
                                                                                    bra $-2 ; falso vuelvo a preguntar
bof PIR3, 7, 1 ;bajo la bandera TMR0IF
   movib 4H
bof TRISD, 0, 1 ;RDO como salida
bof ANSELD, 0, 1 ;RDO como digital
bof TRISB, 4, 1 ;RB4 como entrada
bof ANSELB, 4, 1 ;RB4 como digital
                                                                                    bra inicio
                                                                                                           ;retorno a inicio
                                                                                     end upcino
                          ;RB4 con pullup activado
```

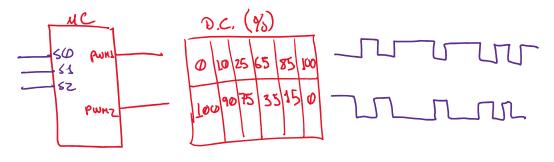
23

Observaciones

- No sale exacto en las pruebas, esto debido a que no se ha contemplado el tiempo en que se demora en ejecutar las instrucciones
- Se tiene que hacer una compensación haciendo que el TMRO cuente menos cuentas (periodo menor de temporizado) y se ajusta empleando nops
- Haciendo este tipo de compensaciones nos acercaremos a la frecuencia solicitada pero no será exacto.
- Esto nos hace pensar que no se va a poder hacer sistemas en tiempo real.

Ejercicios propuestos

- En un PoR. ¿En qué estado se encuentra el TimerO, encendido o apagado?
- Si Fosc = 24MHz. ¿Cuál es la temporización máxima del Timer0 en modo 16 bits?
- Desarrollar un generador de PWM 2KHz con dos salidas complementarias y con opciones de dutycycle siguientes: 0%, 10%, 25%, 65%, 85% y 100%



25

Ejercicios propuestos

• Conectar el microcontrolador PIC18F57Q43 con el siguiente dispositivo (display de dos dígitos de 14 segmentos multiplexados de ánodo común):



Fin de	la sesión		