Работа 8. Формирователи импульсных сигналов

§ 8.1. Распределитель импульсов

Сложные цифровые устройства содержат систему синхронизации, которая формирует совокупность синхроимпульсов, обеспечивающих выполнение необходимых операций в строго определенные моменты времени. Система синхронизации обеспечивает устранение ошибок от гонок, возникающих в результате временных задержек сигналов. Обработка выполняется в

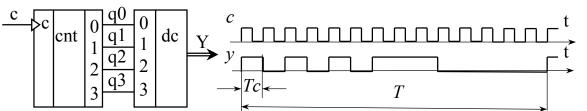


Рис. 8.1. Распределитель импульсов

Рис. 8.2. Последовательность импульсов

моменты времени, когда данные установлены и переходные процессы закончились.

Формировани периодических последовательностей

N	q	У
0	0000	X
1	0001	X
2	0010	1
3	0011	0
4	0100	1
5	0101	0
6	0110	1
7	0111	0
8	1000	1
9	1001	1
10	1010	1
11	1011	0
12	1100	0
13	1101	0
14	1110	0
15	0001	0

заданными временными параметрами выполняется импульсов посредством распределителей импульсов (рис. 8.1), содержащих счетчики и дешифраторы (или комбинационные схемы).

Проектирование распределителя импульсов поясним на примере устройства, формирующего периодически повторяющийся сигнал в виде чередования коротких и длинных импульсов (...), который в азбуке Морзе соответствует букве «Ж». Повторение этого сигнала в эфире означает «Всем, всем, всем».

1 этап - проектирование счетчика. Для заданного сигнала вначале выбирается период синхронизации (Тс), позволяющий представить заданный сигнал в виде последовательности интервалов, кратных интервалу Тс. Выбираем период синхронизации Тс, равным длительности сигнала точки и длительности интервала между сигналами точек и тире. Длительность сигнала тире равна 3. Тс, а интервал между символами равен 5. Тс.

В соответствии с заданием оставляются теоретические временные диаграммы (Рис. 8.2) и таблица истинности для дешифратора.

Определяется коэффициент пересчета счетчика по формуле К = Т / Тс, где Т – период повторения импульсной последовательности., Тс – период синхросигнала. Выбирается разрядность счетчика. Модуль определяется ближайшим большим значением, кратным степени числа 2.,

В данном задании период повторения импульсов содержит 14

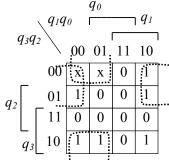


Рис. 8.3. Карта Карно

периодов частоты синхронизации, поэтому потребуется счетчик с коэффициентом пересчета К=14, содержащий n = 4 триггера. При этом необходимо исключить 2 лишних состояния: 2^n - K=16-14=2. Необходимо выбрать, какие состояния счетчика следует исключить при составлении логических функций. Применительно к данной задаче предпочтение следует отдать методу исключения лишних состояний в

начале счета.

2 этап - разработка дешифратора, содержит составление таблицы истинности, и логических функций. В таблице для исключаемых состояний указано состояние х. Карта Карно, составленная по таблице истинности, позволяет получить логическую функцию в минимальной ДНФ: $y = q_3 \cdot q_0 \lor q_2 \cdot q_1 \lor q_3 \cdot q_2 \cdot q_0$.

Минимизация логических функций не обязательна, так как при компиляции проекта выполняется его оптимизация.

Схема формирователя s81 form, содержащая счетчик с коэффициентом пересчета 14 и дешифратор, приведена на рис. 8.3.

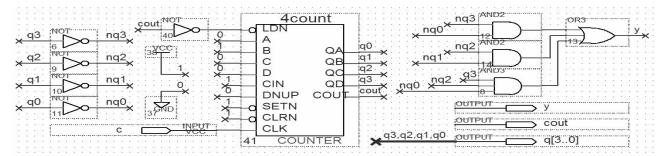


Рис. 8.3. Схема распределителя импульсов s81 form

Задание 8.1. Проект формирователя заданной последовательности импульсов по схеме

1. Создайте проект формирователя по приведенной схеме с именем s81_form, выполните моделирование. Опишите временные диаграммы (рис. 8.4).

Name	2.72 us 3.04 us	3.36 us	3.68 us	4.0 us	4.32 us	4.64 us	4.96 us	5.28 us	5.6 us	5.92 us	- 1
c g	[14] X [15] X	[2] X [3]	[4] X [5]	X 61 X	[7] X [8]	X [9] X [1	0] X [11] X		X [14] X	[15] (2)	K
y cout										$\dashv \bot$	L

Рис. 8.4. Временные диаграммы работы формирователя импульсов

2.. Создайте проект по схеме с именем s82_individ для формирователя сигнала заданного символа. Вариант определяется номером бригады.

Бригада	1	2	3	4	5	6	7	8	9	10	11
Символ	••	••-•	-:-	i		•		i	:		•-

Составьте таблицу истинности, логическую функцию, схему. Выполните моделирование, опишите полученные временные диаграммы. Для счетчика с необходимым коэффициентом пересчета используйте модуль, разработанный по описанию, подобному v73_cdiv2.

§ 8.2. Описание распределителей импульсов на Verilog

Описание распределителя импульсов на языке Verilog выполняется в два этапа, как показано в § 8.1, содержит описание счетчика последовательным оператором и дешифратора — параллельным оператором. В качестве примера рассмотрим описание формирователя импульсов

управления трехфазным двигателем.

С В Рис. 8.7. Трехфазный сигнал Трехфазная сеть, предложенная Н. Тесла, содержит 3 провода, по которым передаются гармонические сигналы, сдвинутые по фазе на 120. Позволяет использовать простые и надежные трехфазные двигатели, не содержащие коллектора и щеток. Статор таких двигателей содержит 3 обмотки, создающие вращающееся магнитное поле, которое обеспечивает вращение Ротора, выполненного из магнитного материала. Трехфазный двигатель может управляться импульсами типа меандр, сдвинутыми по фазе. Для управления трехфазными двигателями требуется совокупность из трех импульсных

сигналов типа меандр, сдвинутых по фазе на 120°. Выбор периода синхросигнала выполняется с учетом параметров системы импульсных сигналов. Система содержит интервалы 360° -период повторения сигнала, 180° период импульса, а также длительность паузы между импульсами, 120° -сдвиг импульсов по фазе. Интервал 60°, являясь наибольшим общим делителем рассмотренных чисел, позволяет составить все указанные интервалы путем его повторения несколько раз. Интервалу 60° примем период импульсов синхронизации Тс, периоду повторения сигнала Т=360° будет соответствовать 6 Тс, а сдвигу фаз 120° - 2 Тс.

Задание 8.2 Проект формирователя импульсов по описанию.

Изобразите теоретические временные диаграммы, составьте таблицу истинности, логические функции и описание на языке Verilog. Создайте проект модуля по описанию именем v82_3faz для формирователя сигналов в соответствии с рис. 8.7.. Выполните компиляцию, моделирование.

§ 8.3. Управление шаговыми двигателями

Ротор шагового двигателя вращается дискретными перемещениями - шагами. Достигается это за счет определенной формы ротора и подачи определенной последовательности импульсов на на обмотки.

Достоинства шаговых двигателей.

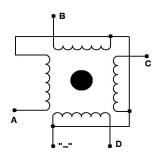


Рис. 8.5.Обмотки униполярного шагового двигателя

- Угол поворота ротора определяется числом импульсов, поданных на двигатель. Обеспечивается однозначная зависимость положения ротора от входных импульсов и высокая точность позиционирования, ошибка не накапливается от шага к шагу;.
- 2. Обеспечивается быстрый старт, остановка и реверсирование. Скорость вращения ротора пропорциональна частоте входных импульсов, она равна нулю при отсутствии импульсов.
- 3. Высокая надежность, связанная с отсутствием коллектора и щеток, срок службы шагового двигателя фактически определяется сроком службы подшипников.

Недостатки:

- 1. Невысокая удельная мощность. Потребление энергии не уменьшается даже без нагрузки.
- 2. Затруднена работа на высоких скоростях.
- 3. При работе без обратной связи возможна потеря контроля положения ротора, а также возникновение резонанса.

Шаговые двигатели используются во всех принтерах, копирах, дисководах, и многих других устройствах с цифровым управлением.

N	q	a	b	c
0	000	1	0	1
1	001	1	0	0
2	010	1	1	0
3	011	0	1	0
4	100	0	1	1
5	101	0	0	1

Шаговые двигатели делятся на униполярные (в которых может быть только одно направление токов в обмотках) и биполярные (в которых токи в обмотках меняют направление). Униполярный шаговый двигатель содержит 4 обмотки, подключенные к общему выводу (рис.). Биполярные шаговые двигатели имеют 2 обмотки и 4 независимых вывода. Для коммутации обмоток биполярных двигателей используют мостовые схемы, позволяющие изменять направление токов в обмотках.

Для перемещения ротора униполярного двигателя на каждую из обмоток поочередно подаются положительные импульсы. При этом общий вывод заземлен. Существуют различные режимы управления шаговыми двигателями.

Полношаговый режим управления характеризуется поочередной подачей импульсов на выводы обмоток в определенной последовательности. Для поворота ротора на один на один полный шаг необходимо выполнить 4 элементарных шага, подавая на импульсы на каждую из обмоток А, В, С, D в виде последовательности кодов 1000-0100-0010 0001

Полушаговый режим. Для поворота ротора на один на один полный шаг необходим выполнить 8 элементарных шагов, подавая на импульсы поочередно на одну, или две обмотки А, В, С, D в виде кодов 1000-1100-0100-0110-0010-0011-0001-1001. Данный режим применяют для увеличения количества элементарных шагов и для более плавного изменения угла поворота ротора.

Задание 8.3 Проект устройства управления шаговым двигателем.

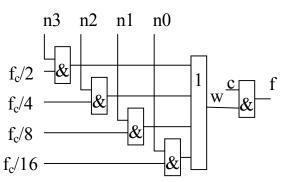


Рис. 8.5. Двоичный умножитель

Выполните проектирование схемы управления униполярного шагового двигателя в полушаговом режиме, изобразите теоретические временные диаграммы, составьте таблицу истинности, логические функции и описание на языке Verilog. Создайте проект модуля по описанию именем v82 step для формирователя соответствии рис. 8.7.. Выполните сигналов c компиляцию, моделирование.

§ 8.4. Двоичный умножитель

Двоичный умножитель (ДУ) выполняет умножение частоты на код. Он формирует неравномерную

последовательность импульсов, для которой средние значение коэффициента заполнения, а также средняя частота пропорциональны входному коду. Двоичный умножитель является комбинированным вычислительным устройством, в котором входные и выходные переменные представлены в различных формах (цифровой код, модулированные импульсные последовательности, аналоговые сигналы). Комбинированные вычислительные устройства позволяют выполнять сложные вычислительные операции простыми аппаратными средствами. Они широко используются в системах регулирования, управления, телеметрии.

Входными сигналами 4-разрядного ДУ (рис. 8.5) являются двоичный код n[3..0] и частота повторения синхроимпульсов fc, которая используется для формирования опорных двоичновзвешенных частот fc/2 .. fc/16. Выходной сигнал w получается в результате объединения посредством элемента ИЛИ импульсов двоично-взвешенных частот, поступающих с выходов элементов И, управляемых входным кодом n. Число импульсов, содержащихся в сигнале w, пропорционально входному коду n.

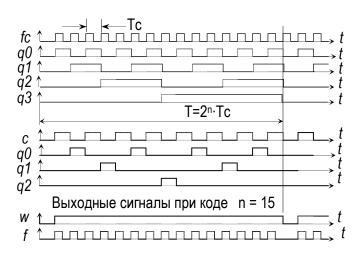


Рис. 8.6. Работа двоичного умножителя

Если разряд n3 = 1, то в сигнал w на интервале T=16·Тс добавляется 8 импульсов частоты fc/2, длительность которых равнв Tc, а коэффициент заполнения k=0,5.

Если разряд n2 = 1, то в сигнал w добавляется 4 импульса частоты fc/4, длительностью Tc, для которых коэффициент заполнения k = 0,25, и т. д.

В результате формируется ШИМ сигнал w, для которого среднее за время цикла (T) значение коэффициента заполнения пропорционально входному коду. Если входной код n = 15, то цикл синхросигнала T содержит 8+4+2+1=15 импульсов, при этом коэффициент заполнения равен: k=15/16, или в обшем виде: $k=N/2^n$ (см. рис. 8.6). Сигнал w с ШИМ имеет среднее значение (постоянную

составляющую) ucp = $Um \cdot N/2^n$, где Um – амплитуда импульсов. Он широко используется в устройствах управления мощностью и в телеметрии.

Однако, сигнал w не дозволяет подсчитать количество импульсов, содержащихся на интервале T, так как импульсы «склеены» - промежутки между импульсами отсутствуют. Сигнал f с ЧИМ получен в результате выделения из сигнала w коротких импульсов, средняя частота которых fcp = fc·N/2ⁿ. Сигнал f используется в устройствах, допускающих неравномерность последовательности импульсов, например, где подсчитывается количество импульсов, или формируются импульсные сигналы для управления шаговыми двигателями.

Выходные сигналы ДУ являются неравномерными последовательностями импульсов, для которых определяют средние за период параметры. Среднее значение коэффициента заполнения сигнала w определяется отношением суммарной длительности импульсов, которая зависит от кода n, к периоду:

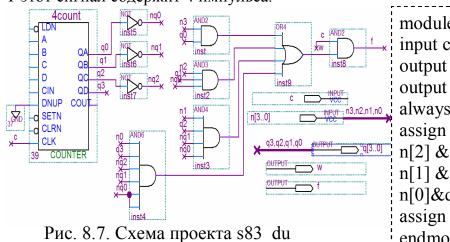
 k_w . = (Σ Тимп / T) = {n[3]·8·Tc+ n[2]·4·Tc+ n[1]·2·Tc+ n[0]· Tc }/ 16·Tc = n/16. В телеметрических системах используется постоянная составляющая данного сигнала Ucp = U_0 ·k, где U_0 – амплитуда импульсов, определяемая опорным напряжением. При n = 15 получим k = 15/16 (рис. 8.13).

Разработка формирователя последовательностей импульсов опорных частот выполняется с использованием в качестве основы выходных сигналов 4-разрядного счетчика. Формирование заданных сигналов, соответствующих рассмотренным требованиям, выполняется комбинационными схемами.

В качестве сигнала fc/2 можно использовать выход младшего разряда счетчика q[3]. Если в ДУ старший разряд кода n[3] = 1, то за время чикла Т этот сигнал содержит 8 импульсов, он имеет k = 0.5.

Импульсы сигнала fc/4 должны возникать при q[2] = 1. Но они не должны совпадать с импульсами сигнала fc/2, поэтому условием их появления является q[3] = 0. В результате импульсы сигнала fc/4 заполняют промежутки между импульсами сигнала fc/2. За время чикла

Т этот сигнал содержит 4 импульса.



module v83_du (c, q, n, w, f); input c; input [3:0] n; output [3:0] q; reg [3:0] q; output w, f; always @ (posedge c) q=q+1; assign w = n[3] & q[0] | n[2] & q[1] & q[0] | n[1] & q[2] & q[1] & q[0] | n[0] & q[3] & q[2] & q[1] & q[0]; assign <math>f = w & c; endmodule

THE. 6.7. CACMA IIPOCKTA SOS_CU

 $Fc/2 = q[3]; \quad Fc/4 = q[2] \cdot \overline{q[3]}; \quad Fc/8 = q[1] \cdot \overline{q[2]} \cdot \overline{q[3]}; \quad Fc/4 = q[0] \cdot \overline{q[1]} \cdot \overline{q[2]} \cdot \overline{q[3]}. \quad \qquad \qquad \qquad \text{Подобным образом импульсы}$

сигнала $f_c/8$ должны возникать при q[1] = 1 при условии q[3] = q[2] = 0. Логические функции для сигналов опорных частот, позволяющие разработать схему двоичного умножителя и описание его на Verilog, имиеют вид:

Схема 4-разрядного ДУ (рис 8.7) содержит счетчик, работающий в режиме прямого счета, и формирователь двоично-взвешенных частот. На вход счетчика подан синхросигнал с периодом T_c , при этом цикл изменения кода счетчика равен $T=16 \cdot T_c$. Младший разряд счетчика q0 изменяется с частотой Fc/2, следующий разряд q1 - с частотой Fc/4, и т. д. Импульсы на выходах триггеров типа меандр имеют коэффициент заполнения, равный 0,5.

Для получения ЧИМ — сигнала (f) с помощью элемента И выделяются импульсы с длительностью Tc/2. В результате импульсы отдельных опорных частот становятся различимыми. Средняя частота импульсов на выходе у составит $f = fc \cdot n / 2^n$.

Задание 8.4. Исследование двоичного умножителя

Создайте иерархический проект двоичного умножителя с именем sv83_du, содержащий два модуля. Модуль с именем s83_du создайте по схеме (рис. 8.7), а модуль с именем v83_du - по

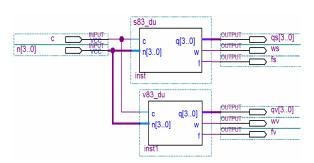


Рис. 8.8. Схема проекта sv83 du

приведенному описанию. Для каждого из модулей создаите проекты и символы (этапы 1-5). Модуль верхнего уровня с именем sv83_cdiv2 создайте по схеме (рис. 8.8) и выполните этапы 1-9.

При моделировании в сигнальном редакторе из меню Edit/End Time установите интервал моделирования 10 us. Для ввода синхгосигнала (c) используйте кнопку «Ввод синхросигнала», установите период 50 нс. Сигал п получите от счетчика (кнопка с буквой С), установите

параметры – Radix Hexadecimal, Period – 50 ns, Multiply by 16. Выбранное значение множителя

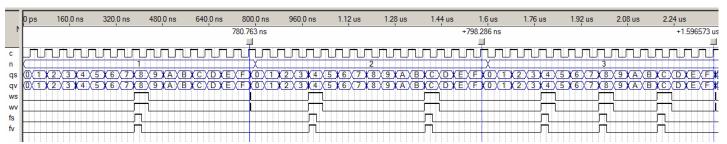


Рис. 8.9. Временные диаграммы проекта sv83 du

позволяет получить диаграммы для значений п от 0 до 10.

Моделирование и анализ работы схемы предлагается представить в виде на отдельных этапов.

- 1) Исследуйте и подробно опишите способ формирования импульсов двоично-взвешенных частот. Для этого подайте на двоичный умножитель постоянный входной код N, равный 1111_2 . Объясните причину отсутствия совпадений импульсов в двоично-взвешенных последовательностях.
- 2) Подайте входной код N, изменяющийся по линейному закону от нуля (множитель 32, время моделирования File/End Time = 3us). Опишите процесс формирования выходной частоты двоичного умножителя. Рис. 3.8 показывает, что при коде n=5 выходной сигнал «у» за время, равное полному циклу счетчика, содержит 5 импульсов.
- 2) Составьте формулы, устанавливающие зависимости частоты выходных импульсов и коэффициента заполнения от входного кода.

Контрольные вопросы

- 1. Параметры последовательности прямоугольных импульсов.
- 2. Виды модуляции, особенности применения. Способы выполнения широтно-импульсной модуляции.
- 3. Области применения формирователей прямоугольных импульсов.
- 4. Как изменить схему ШИМ для получения двусторонней модуляции.
- 5. Поясните на примерах методы описания счетчиков на языке Verilog. Поясните выполнение этапов проектирования формирователей импульсов Изобразите схему двоичного умножителя. Поясните его работу..