

به نام خدا



# آشنایی با محیط های شبیه سازی

## آزمایشگاه مدار منطقی

دانشکده مهندسی کامپیوتر

دانشگاه صنعتی شریف

---

نویسنده:

رادین چراغی

شماره دانشجویی:

۴۰۱۱۰۵۸۱۵

تاریخ ارائه تکلیف:

۱۴۰۲/۰۴/۱۹

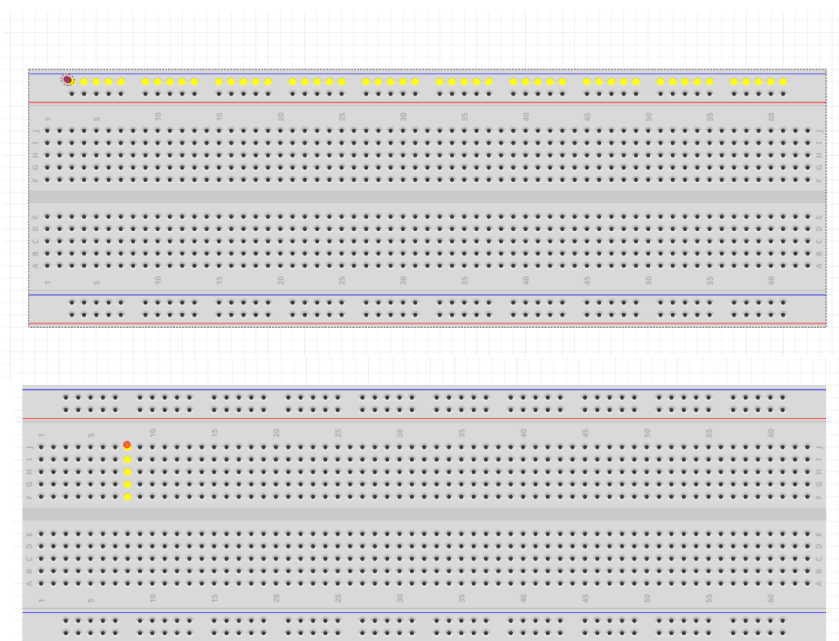
## مقدمه

هدف از این آزمایش آشنایی با محیط‌های شبیه‌سازی بود. در قسمت اول آزمایش با نرم‌افزار Fritzing آشنا شدیم و با استفاده از آن مدار ساده‌ی LED را بستیم. سپس با استفاده از نرم‌افزار Logisim یک مدار جمع‌کننده ۴ بیتی طراحی و رسم کردیم و در نهایت با استفاده از نرم‌افزار Proteus یک جمع‌کننده ۴ بیتی با روش CLA طراحی کردیم.

## آشنایی با نرم‌افزار Fritzing

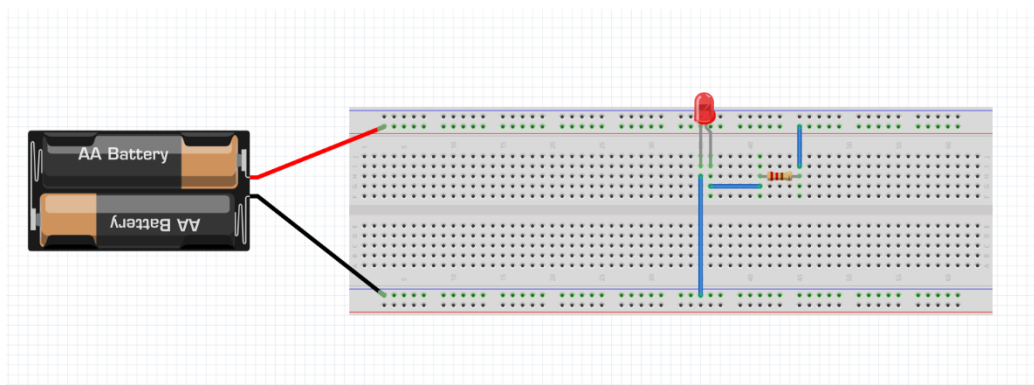
### ۱.۱ - اتصالات بردبرد

در این قسمت با برد مورد آشنایی شدیم و در قسمت اول آزمایش نحوه‌ی اتصالات داخلی آن را بررسی کردیم. نرم‌افزار Fritzing به ما امکان شبیه‌سازی نمی‌دهد و تنها راهی که می‌توانیم صحت مدار را تشخیص دهیم بررسی اتصالات داخلی آن است.



### ۱.۲ - مدار LED

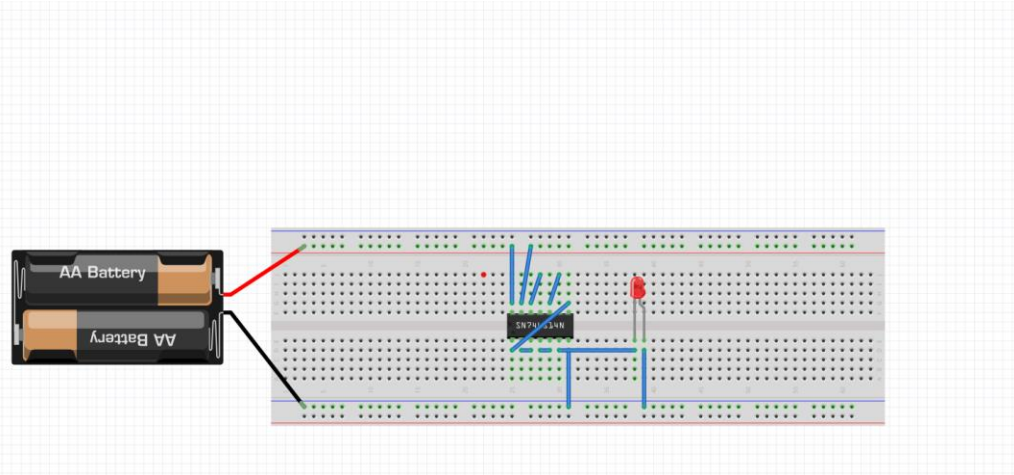
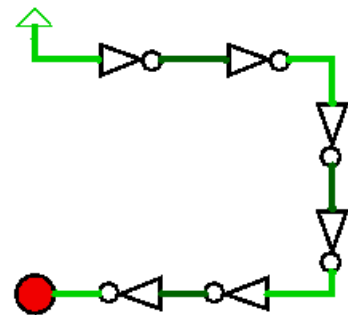
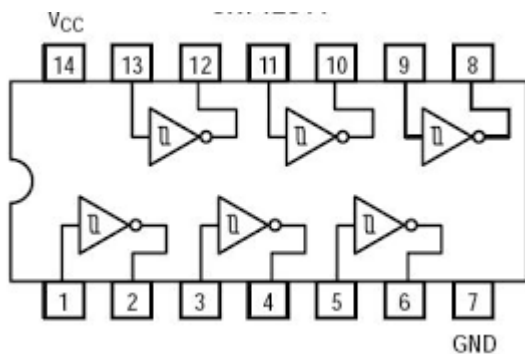
در بخش دوم قسمت اول با استفاده از یک باتری، یک LED، یک مقاومت و تعدادی سیم مدار را به صورت زیر رسم کردیم.



می‌دانیم LED یک پایه مثبت (پایه بلندتر) و یک پایه منفی دارد (پایه کوتاه‌تر) و ما بایستی پایه مثبت را به مثبت باتری و منفی را به منفی باتری متصل می‌کردیم. یک راه دیگر برای تشخیص پایه های مثبت و منفی LED نگاه کردن به داخل LED است. آن پایه‌ای که قسمت داخلی آن مشابه پرچم است مثبت و پایه دیگر منفی است. با توجه به این که در عمل هنگام اتصال مدار به باتری امکان آسیب دیدن LED وجود دارد پایه مثبت آن را ابتدا با یک سیم به یک مقاومت و سپس مقاومت را با یک سیم به مثبت باتری متصل می‌کنیم.

### ۱.۳ – مدار LED با استفاده از تراشه ۷۴۱۴

در این قسمت ابتدا تراشه مورد نظر که Sn74ls14n بود را روی برد قرار دادیم. میدانیم که این تراشه به ما ۶ گیت معکوس کننده می‌دهد که می‌توانیم مشخصات تراشه و شکل مدار خواسته شده را در تصاویر زیر مشاهده کنیم.



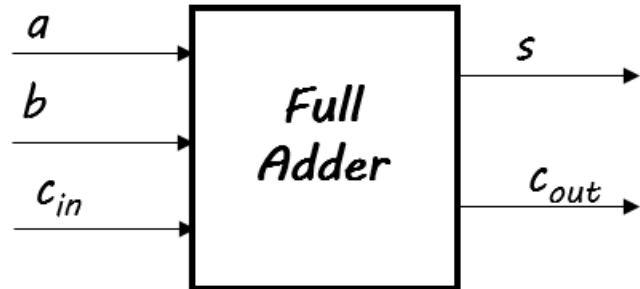
با توجه به مشخصات تراشه و خواسته دستور کار ابتدا پایه شماره ۱۴ را به VCC و پایه شماره ۷ را به GND متصل کردیم سپس پایه شماره ۱۴ را به پایه شماره ۱۳، پایه شماره ۱۲ را به ۱۱ و باقی را نیز به همین ترتیب متصل کردیم سپس پایه شماره ۶ را به پایه مثبت LED و پایه منفی LED را به GND متصل کردیم. با توجه به این که تعداد گیت های معکوس کننده زوج است در نهایت لامپ باید روشن شود.

## آشنایی با نرم افزار Logisim

### ۲.۱ - طراحی مدار تمام جمع کننده

با توجه به جدول درستی زیر و شکل مدار معادلات خروجی های تمام کننده به صورت زیر خواهد بود:

inputs			outputs	
<i>a</i>	<i>b</i>	<i>c<sub>in</sub></i>	<i>c<sub>out</sub></i>	<i>s</i>
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



For Carry (*C<sub>out</sub>*)

BC <sub>in</sub> A				
	00	01	11	10
0	0	0	1	0
1	0	1	1	1

$$C_{out} = AB + A C_{in} + B C_{in}$$

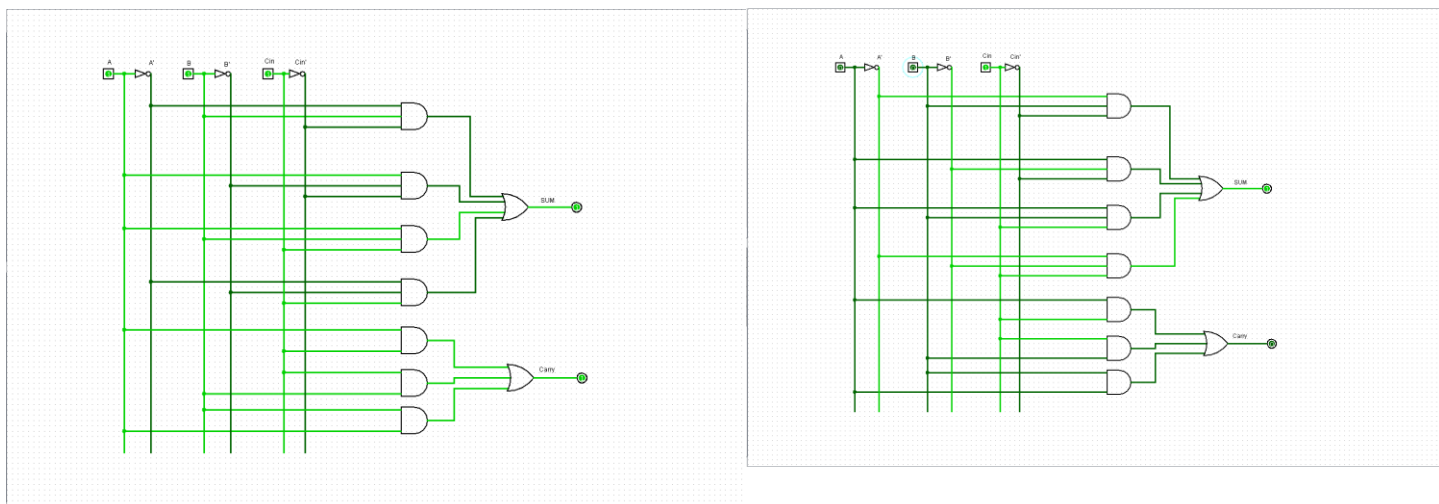
For Sum

BC <sub>in</sub> A				
	00	01	11	10
0	0	1	0	1
1	1	0	1	0

$$Sum = \bar{A} \bar{B} C_{in} + \bar{A} B \bar{C}_{in} + A \bar{B} \bar{C}_{in} + A B C_{in}$$

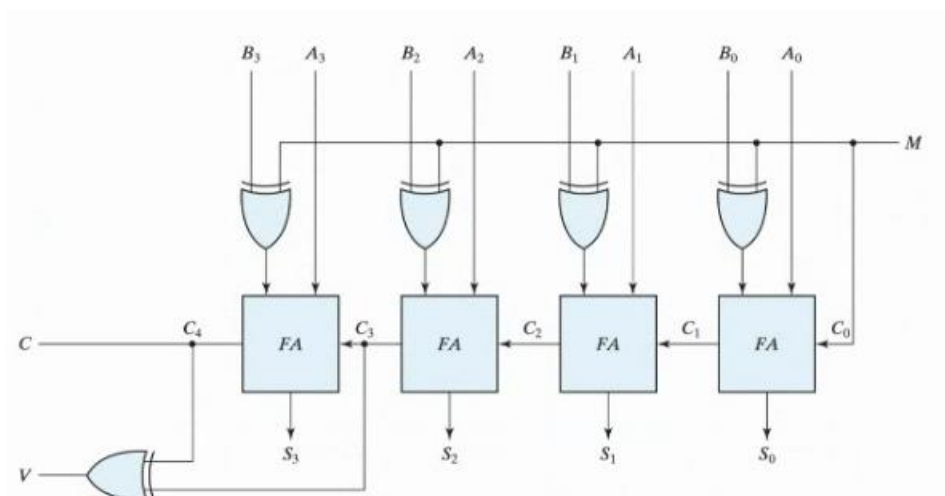
Fig. 3.15 Maps for full-adder

با توجه به معادلات مدار آن را در نرم افزار Logisim رسم کردیم که در تصاویر زیر مشاهده می شود. در تصویر سمت چپ هر سه ورودی یک در نظر گرفته شده اند و در تصویر سمت راست *Cin* یک و سایر ورودی ها صفر هستند.



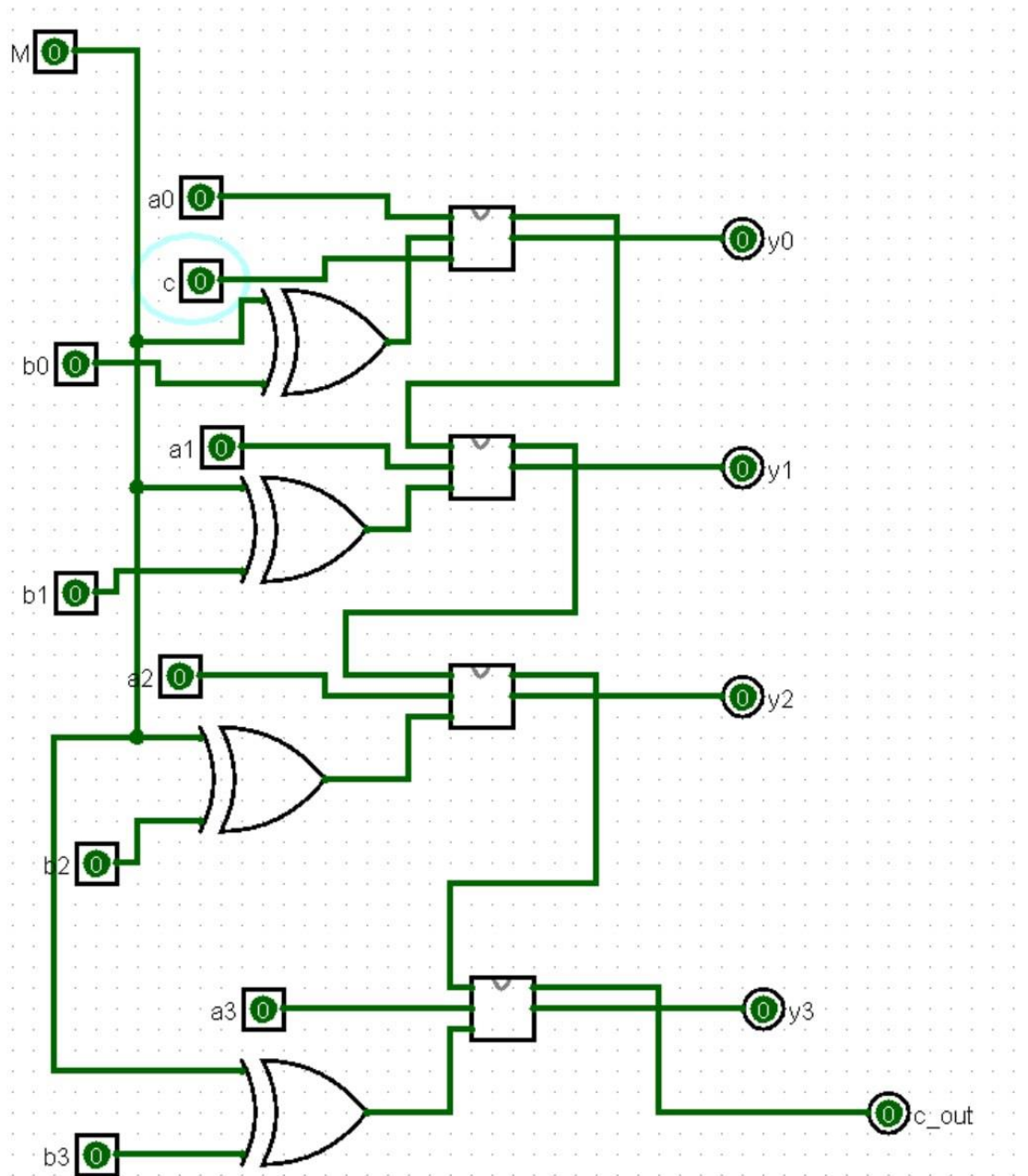
## ۲.۲ - طراحی جمع کننده ۴ بیتی

در این قسمت ابتدا مدار تمام جمع کننده قسمت قبل تبدیل به یک باکس کردیم و سپس با استفاده از آن مدار جمع کننده خواسته سوال را رسم کردیم.



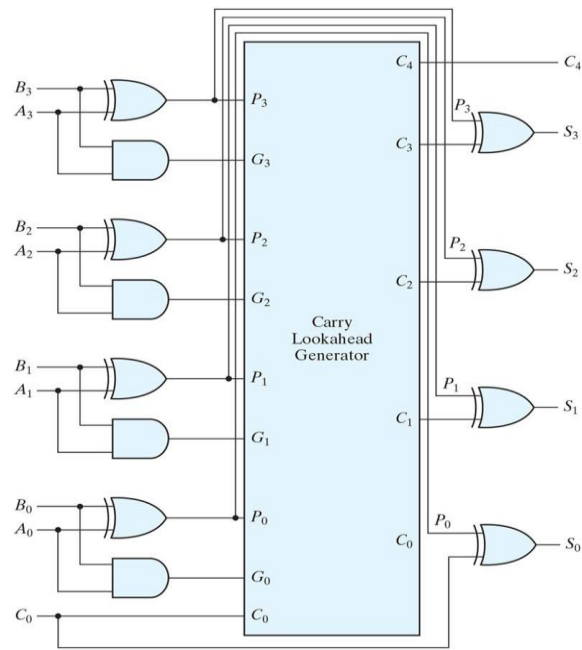
در تصویر بالا که مدار را به صورت کلی نشان میدهد ورودی  $M$  مشخص کننده جمع کننده بودن یا تفریق کننده بودن مدار است که اگر صفر باشد جمع کننده در غیر اینصورت تفریق کننده است. (بدین منظور هر بیت ورودی دوم را با  $M$  XOR میکنیم و اگر  $M$  صفر باشد خود آن بیت ها در غیر اینصورت معکوس آن ها را به ما میدهد.)

مدار را در نرم افزار Logisim می‌توانید در تصویر زیر مشاهده کنید:

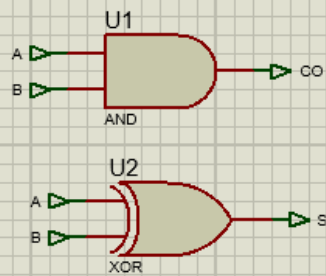


## آشنایی با نرم افزار Proteus

در این قسمت از ما خواسته شده که با استفاده از نرم‌افزار Proteus یک مدار CLA بسازیم که آن مدار به صورت زیر است:



می‌دانیم  $P_i$  و  $G_i$  ها خروجی های یک مدار نیم جمع کننده هستند بنابراین ابتدا IC یک مدار تمام جمع کننده را انتخاب می‌کنیم سپس داخل آن را می‌سازیم (این نرم‌افزار نیم جمع کننده را ندارد).



سپس 74S182 را انتخاب کرده و داخل آن را طرح می‌کنیم. می‌دانیم معدلات خروجی های آن به صورت زیر است:

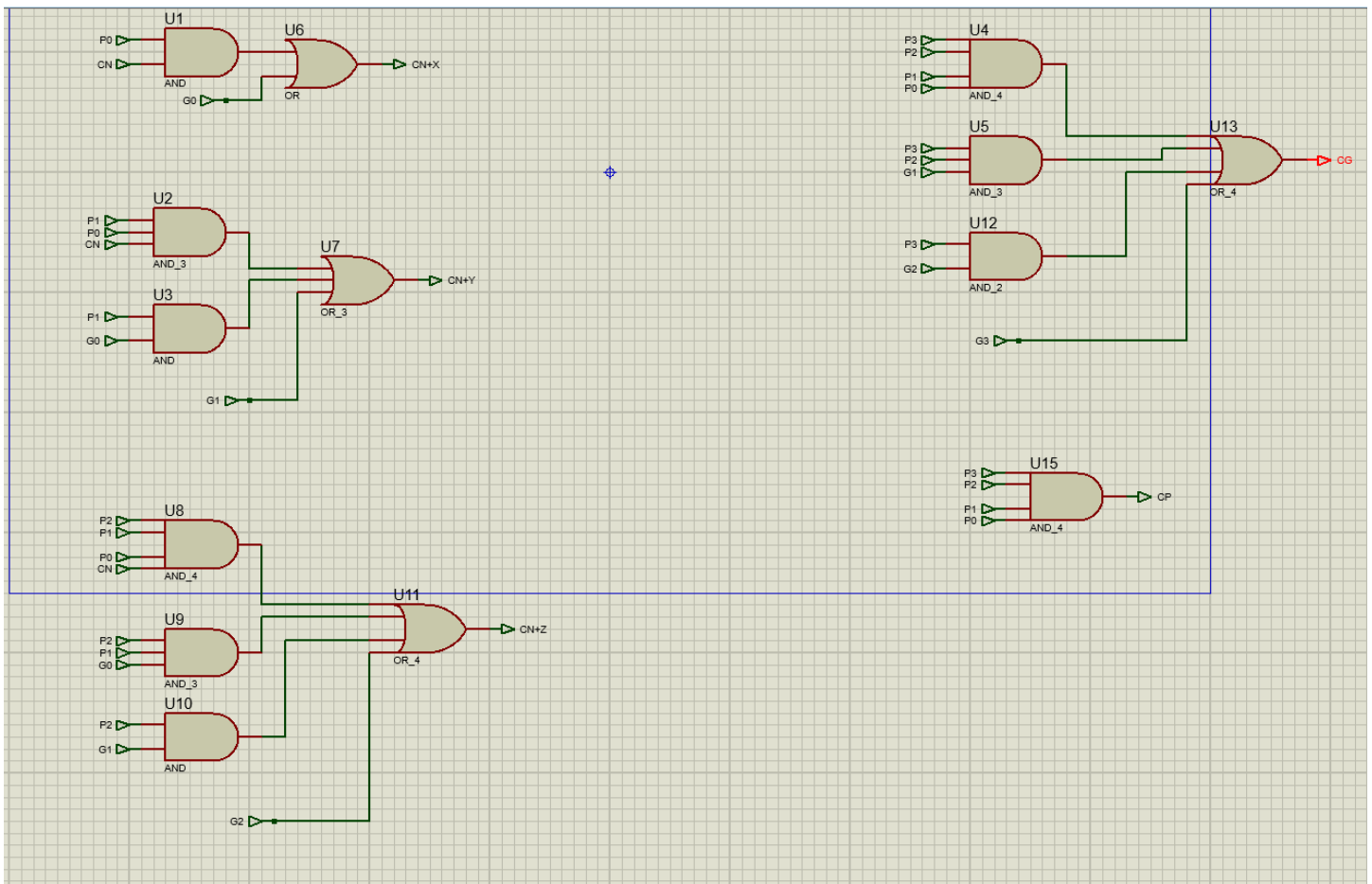
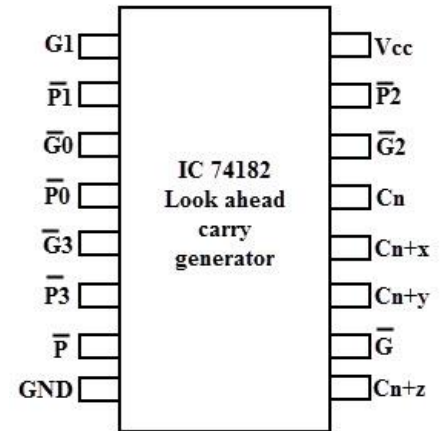
$$C_{n+x} = G_0 + P_0 C_n$$

$$C_{n+y} = G_1 + P_1 G_0 + P_1 P_0 C_n$$

$$C_{n+z} = G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_n$$

$$\bar{G} = \overline{G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0}$$

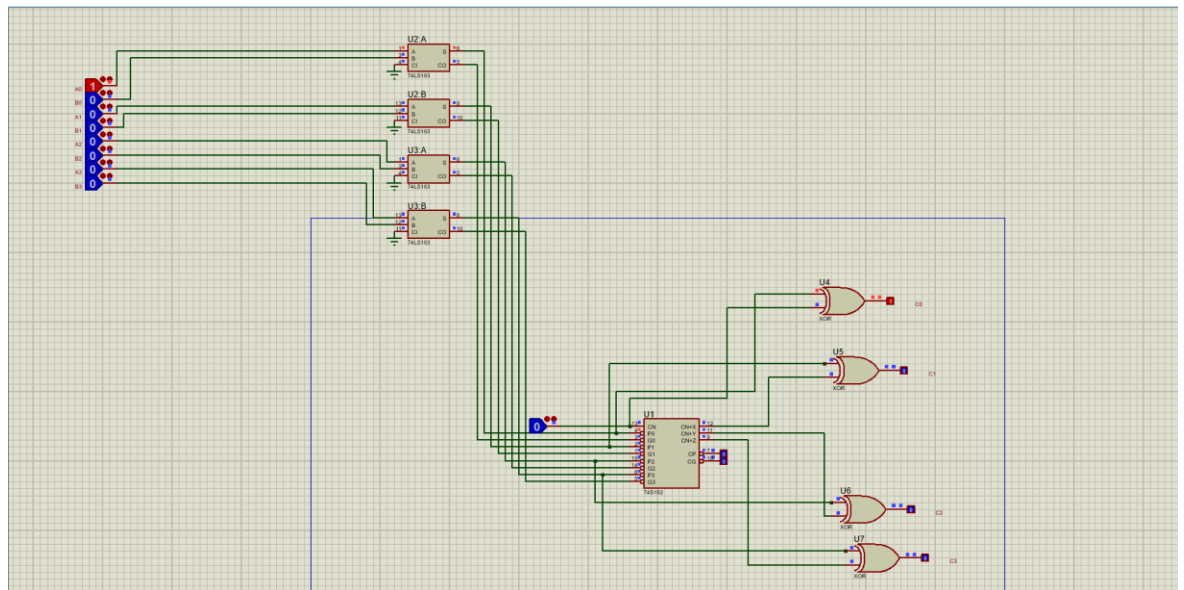
$$\bar{P} = \overline{P_3 P_2 P_1 P_0}$$



طراحی داخل IC در تصویر بالا قابل مشاهده است.



در نهایت تصویر خود مدار نیز به صورت زیر است:



در حالت بالا همانطور که مشخص است جمع دو عدد ۰ و ۱، ۱ میشود. در تصویر زیر هم جمع دو عدد ۴ و ۷، ۱۱ می شود که قابل مشاهده است.

