
Memoria de la Práctica del Laboratorio de Circuitos Electrónicos (LCEL)

Mando a distancia mediante infrarrojo

Curso 2010-2011

Alfredo Álvarez Senra

Rafael López Martínez

Código Pareja: JT-05

Índice

1. INTRODUCCIÓN.....	1
2. DIAGRAMA DE MÓDULOS.....	2
2.1. Subsistema Analógico:.....	2
2.1.1. Emisor Analógico.....	2
2.1.2. Receptor Analógico.....	2
2.2. Subsistema Digital:.....	4
2.2.1. Emisor Digital.....	4
2.2.2. Receptor Digital.....	5
3. DESCRIPCIÓN DEL SUBSISTEMA ANALÓGICO.....	6
3.1. Teclado y Sistemas de Alimentación mediante diodos:.....	6
3.1.1. Esquema Eléctrico.....	6
3.1.2. Diseño de los Valores Teóricos.....	6
3.1.3. Medidas y Resultados.....	7
3.1.4. Gráficas.....	7
3.1.5. Comentarios.....	8
3.2. Reloj Modulador de 38KHz:.....	8
3.2.1. Esquema Eléctrico.....	8
3.2.2. Diseño de los Valores Teóricos.....	8
3.2.3. Medidas y Resultados.....	9
3.2.4. Gráficas.....	10
3.2.5. Comentarios.....	10

3.3. Transistor que da Potencia al LED IR:.....	11
3.3.1. Esquema Eléctrico.....	11
3.3.2. Diseño de los Valores Teóricos.....	11
3.3.3. Medidas y Resultados.....	11
3.3.4. Gráficas.....	12
3.3.5. Comentarios.....	12
3.4. Conversor I/V:.....	12
3.4.1. Esquema Eléctrico.....	12
3.4.2. Diseño de los Valores Teóricos.....	12
3.4.3. Medidas y Resultados.....	13
3.4.4. Gráficas.....	13
3.4.5. Comentarios.....	14
3.5. Filtro Paso Banda:.....	14
3.5.1. Esquema Eléctrico.....	14
3.5.2. Diseño de los Valores Teóricos.....	14
3.5.3. Medidas y Resultados.....	15
3.5.4. Gráficas.....	16
3.5.5. Comentarios.....	16
3.6. Circuito Amplificador:.....	17
3.6.1. Esquema Eléctrico.....	17
3.6.2. Diseño de los Valores Teóricos.....	17
3.6.3. Medidas y Resultados.....	17
3.6.4. Gráficas.....	18
3.7. Rectificador de Precisión:.....	19
3.7.1. Esquema Eléctrico.....	19

3.7.2.	Diseño de los Valores Teóricos.....	19
3.7.3.	Medidas y Resultados.....	19
3.7.4.	Gráficas.....	20
3.7.5.	Comentarios.....	20
3.8.	Filtro Paso Bajo:.....	21
3.8.1.	Esquema Eléctrico.....	21
3.8.2.	Diseño de los Valores Teóricos.....	21
3.8.3.	Medidas y Resultados.....	22
3.8.4.	Gráficas.....	23
3.8.5.	Comentarios.....	23
3.9.	Comparador:.....	24
3.9.1.	Esquema Eléctrico.....	24
3.9.2.	Diseño de los Valores Teóricos.....	24
3.9.3.	Medidas y Resultados.....	24
3.9.4.	Gráficas.....	25
3.10.	Microswitches:.....	26
3.10.1.	Esquema Eléctrico.....	26
3.10.2.	Diseño de los Valores Teóricos.	26
3.10.3.	Gráficas.....	26
4.	DESCRIPCIÓN DEL SUBSISTEMA DIGITAL.....	27
4.1.	Reloj de 1KHz:.....	27
4.1.1.	Funcionalidad.	27
4.1.2.	Esquema Eléctrico.....	27
4.1.3.	Justificación del Diseño.....	28
4.1.4.	Plan de Pruebas.....	28

4.2.	Reloj de 500ms y Circuito de Inicialización:.....	29
4.2.1.	Funcionalidad.....	29
4.2.2.	Esquema Eléctrico.....	29
4.2.3.	Justificación del Diseño.....	29
4.2.4.	Plan de Pruebas.....	30
4.3.	Registro de Desplazamiento:.....	31
4.3.1.	Funcionalidad.....	31
4.3.2.	Esquema Eléctrico.....	31
4.3.3.	Justificación del Diseño.....	32
4.3.4.	Capturas de la Trama.....	33
4.3.5.	Plan de Pruebas.....	34
4.4.	Diseño del Autómata:.....	34
4.4.1.	Funcionalidad.....	34
4.4.2.	Esquema Eléctrico.....	35
4.4.3.	Justificación del Diseño.....	36
4.4.3.1.	Reloj de 8KHz.....	36
4.4.3.2.	Contador 74HC193.....	36
4.4.3.3.	Registro de Desplazamiento 74HC164.....	36
4.4.3.4.	Registro 74HC273.....	37
4.4.3.5.	Lógica Combinacional añadida.....	37
4.4.3.6.	Máquina de Estados de Moore.....	37
4.4.4.	Captura de la trama frente al reloj de 1 KHz (ajuste).....	39
4.4.5.	Plan de Pruebas.....	39
4.4.6.	Captura de las distintas señales del autómata frente a la trama de bits.....	39

4.5.	Comparador Digital:.....	40
4.5.1.	Funcionalidad.....	40
4.5.2.	Esquema Eléctrico.....	40
4.5.3.	Justificación del Diseño.....	40
4.5.4.	Plan de Pruebas.....	41
4.6.	Conversor BCD-7 segmentos y visualización:.....	41
4.6.1.	Funcionalidad.....	41
4.6.2.	Esquema Eléctrico.....	41
4.6.3.	Justificación del Diseño.....	42
4.6.4.	Plan de Pruebas.....	42
5.	PRINCIPALES PROBLEMAS ENCONTRADOS.....	43
6.	BIBLIOGRAFÍA.....	45
7.	ANEXO I: MEDIDAS ADICIONALES.....	46
	• COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL CAP.....	46
	• COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL PL.....	47
	• COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL MR.....	48
	• COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL FIN.....	49
8.	ANEXO II: CARACTERIZACIÓN DE LOS FILTROS.....	50
8.1.	Filtro Paso Banda.....	50
8.2.	Filtro Paso Bajo.....	52
8.3.	Cálculo de Polos y Ceros.....	54
9.	ANEXO III: ESQUEMA COMPLETO DEL MONTAJE.....	55
9.1.	Esquema Eléctrico del Emisor:.....	55
9.2.	Esquema Eléctrico del Receptor:.....	56

1. Introducción

En cuanto a los objetivos de la práctica desde nuestro punto de vista subjetivo tienen varias finalidades entre las cuales podemos destacar el poder familiarizarnos con los instrumentos del laboratorio para conocer mejor su funcionalidad y sus posibilidades.

Por otro lado también sirve para ver realmente la aplicación de los componentes electrónicos estudiados teóricamente en asignaturas anteriores lo cual es bastante provechoso para entender mejor su funcionamiento y también sirve para poder obtener un mayor rendimiento a asignaturas referentes a codificación de señales y como se transmiten estas incluyendo el funcionamiento de las diversas partes que intervienen en un proceso de comunicación.

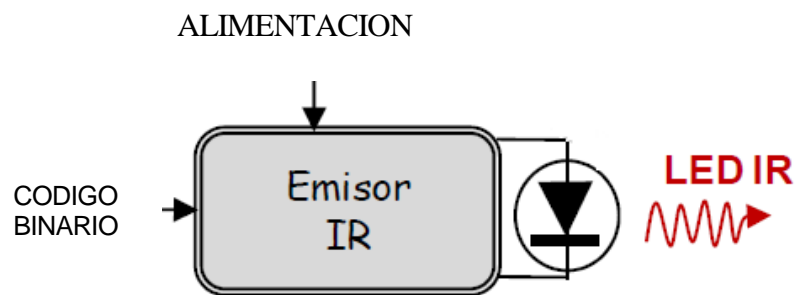
En términos generales consiste en el desarrollo de un sistema tanto de carácter digital como analógico gracias al cual podemos poner en uso todos aquellos conceptos adquiridos a lo largo de otras asignaturas y que sirve además para tener una idea clara de la diferencia que hay entre el estudio teórico y de carácter ideal que se realiza de los diversos componentes que se utilizarán en el montaje para luego observar que esos valores en la realidad, es decir, a la hora de realizar las medidas y observar lo que se quiere obtener sale otra cosa que no es la esperada en teoría pero que se acerca y es ahí donde se observa esa diferencia que existe entre el estudio real y el estudio ideal de los diversos componentes.

El desarrollo de esta práctica consiste en la elaboración de un sistema completo de emisión y recepción de un comando que se genera con un carácter digital y se tiene que observar en un receptor también de carácter digital pero que se tiene que transmitir por un canal que es un medio analógico por lo tanto hay que llevar a cabo una modulación analógica para conseguir pasar en el emisor esa señal digital de datos a una señal analógica adecuada para su transmisión por la línea y en el receptor incluir en primer lugar un receptor de carácter analógico para poder interpretar la señal que se envía por el emisor y posteriormente completar el sistema receptor con un módulo digital cuya finalidad es poder interpretar esa señal analógica recibida como una señal digital y poder visualizar los datos recibidos en un sistema de visualización y también por medio de unos módulos poder identificar si se producen errores en la transmisión del parámetro.

2. Diagrama de módulos

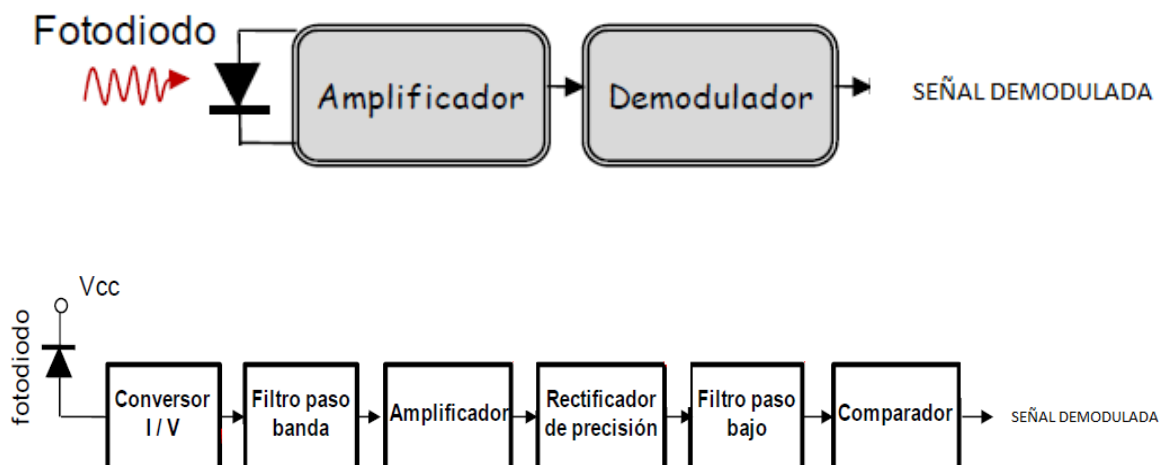
2.1 SUBSISTEMA ANALÓGICO:

2.1.1 Emisor Analógico:



- **Emisor IR:** Este módulo se encargará de generar una portadora (señal de frecuencia 38KHz), la cual utilizaremos para transmitir la información al receptor a través de un LED IR.

2.1.2 Receptor Analógico:

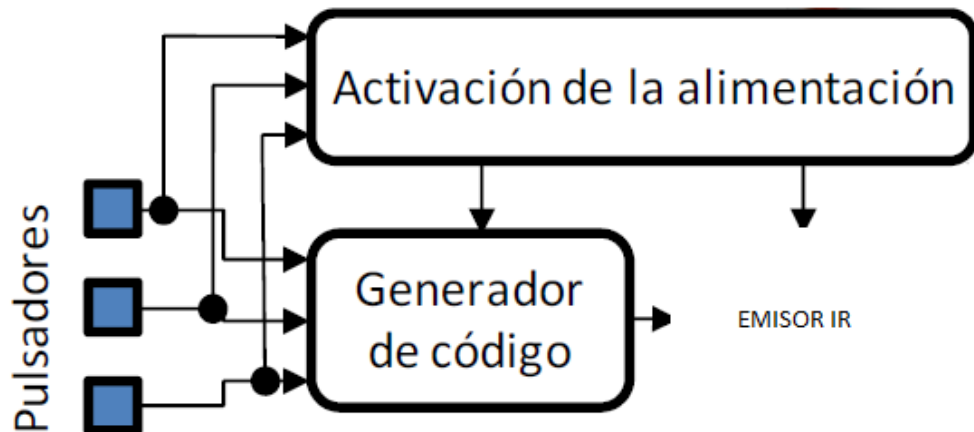


- **Amplificador:** Este módulo se encarga de amplificar la señal recibida por el fotodiodo para más tarde poder trabajar con ella en el demodulador. Consta de tres etapas:

- **Convertor I/V:** Se encarga de convertir la señal de corriente entregada por el fotodiodo en una señal de tensión.
 - **Filtro paso banda:** Se encargará de eliminar las componentes paso bajo para quedarnos con la señal modulada centrada en 38 KHz. De esta manera eliminamos las posibles interferencias que se pueden producir a baja frecuencia.
 - **Circuito amplificador:** Permite aumentar el nivel de tensión a la salida del filtro paso banda, asegurándonos una amplitud suficiente para poder trabajar con la señal.
- **Demodulador:** Se encarga de transformar la señal modulada, enviada por el emisor, en una señal digital.
 - **Rectificador de precisión:** Es el elemento encargado de recuperar la señal, quedándose con los semiciclos positivos de la señal entrante. Además así recuperamos las componentes en banda base de la señal.
 - **Filtro paso bajo:** Se encarga de eliminar las componentes de alta frecuencia del espectro, quedándonos con las componentes en banda base.
 - **Comparador de tensión:** Conseguimos una señal digital a partir de la señal de salida del filtro paso bajo. Tomando una tensión umbral, conseguimos un “1” (5 V) a la salida del comparador si la señal de entrada supera dicha tensión umbral, y un “0” (0 V) si no supera dicho umbral. De esta manera recuperamos nuestra señal digital.

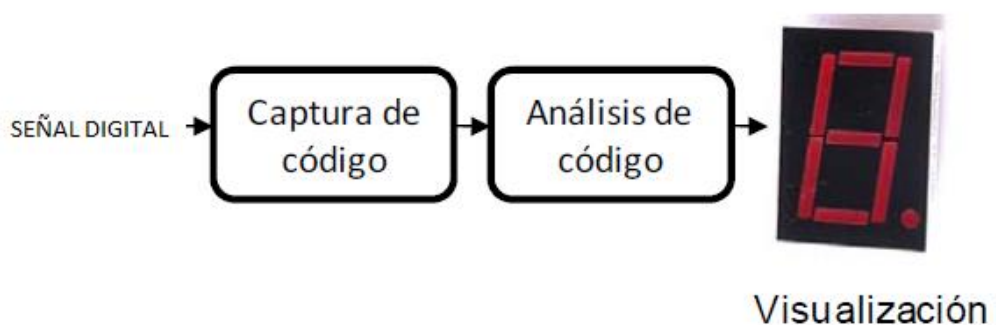
2.2 SUBSISTEMA DIGITAL

2.2.1 Emisor digital:



- **Pulsadores:** Participan en la activación de la alimentación, puesto que el circuito solo estará alimentado cuando se pulse uno de ellos, y en la generación de código, ya que según el que sea pulsado se generará un código u otro.
- **Activación de la alimentación:** Con esto conseguimos que solo circule corriente por el circuito cuando presionamos un pulsador, evitando así un consumo innecesario de las pilas.
- **Generador de código:** Se encargará de generar la trama de siete bit. El más significativo será el bit de inicio. Después 3 bits indicarán el código del mando, para lo que se utilizarán unos microswitches. Por último los 3 bits menos significativos indicarán cuál de los pulsadores hemos pulsado. Esta trama será una señal cuadrada de frecuencia 1Khz y se repetirá cada 500 ms siempre y cuando dejemos presionado un pulsador.

2.2.2 Receptor digital:



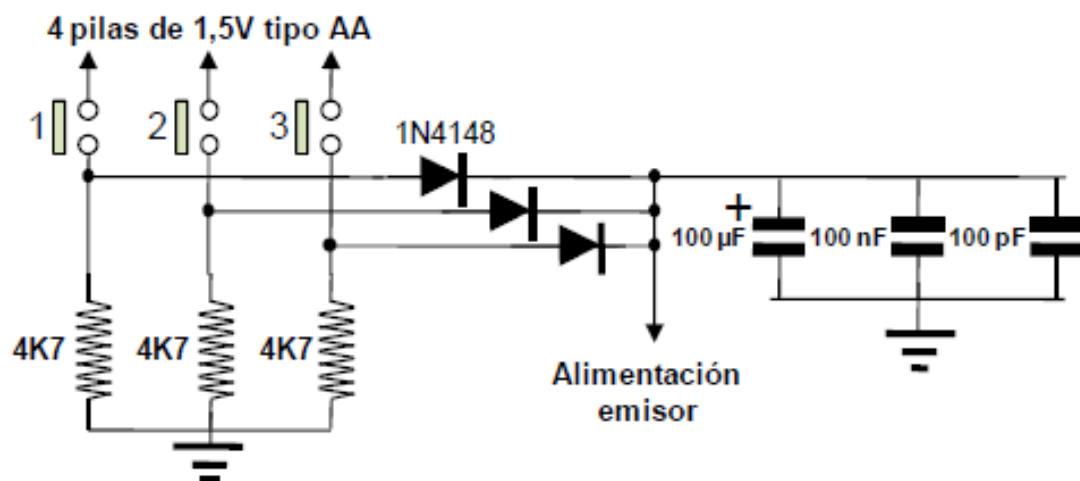
- **Captura de código:** Se almacena la trama bit a bit en un registro para posteriormente ser procesada.
- **Análisis de Código:** En esta etapa se compara el código de 3 bits del mando con un código, también de 3 bits, codificado en unos microswitches. Si coinciden se pasa a la siguiente etapa, si no coincide desecha la trama.
- **Visualización:** Esta etapa se encargará, si corresponde, de visualizar el código del pulsador en un display de 7 segmentos.

3. Descripción del subsistema analógico

El sistema analógico se encarga de la transmisión de una señal digital del emisor al portador mediante infrarrojos. Para ello modulará la señal digital sobre una portadora que el receptor se encargará de recibir y demodular para que la parte digital del receptor la procese.

3.1 TECLADO Y SISTEMAS DE ALIMENTACION MEDIANTE DIODOS:

3.1.1 ESQUEMA ELÉCTRICO:



3.1.2 DISEÑO DE LOS VALORES TEORICOS:

Utilizamos cuatro pilas de 1,5V en serie para alimentar al emisor. Además, usamos condensadores de desacoplo para reducir el ruido que pueda producirse en los circuitos de conmutación. Emplearemos tres, tal y como se indica en el esquema eléctrico: **100 µF**, **100 nF** y **100 pF** para cada uno de los intervalos de frecuencia (bajas, medias y altas respectivamente). También empleamos tres diodos, tres resistencias de 4,7KΩ y los tres pulsadores (todos conectados según el esquema eléctrico).

Esta topología nos permite, aparte de lo dicho anteriormente, asegurar que el circuito solo estará alimentado cuando un pulsador es presionado. Esta tensión de alimentación será la suma de las cuatro fuentes de 1,5V menos la caída de tensión en los diodos que será de 0,6V. por lo tanto el circuito será alimentado con una tensión de **5,4V**.

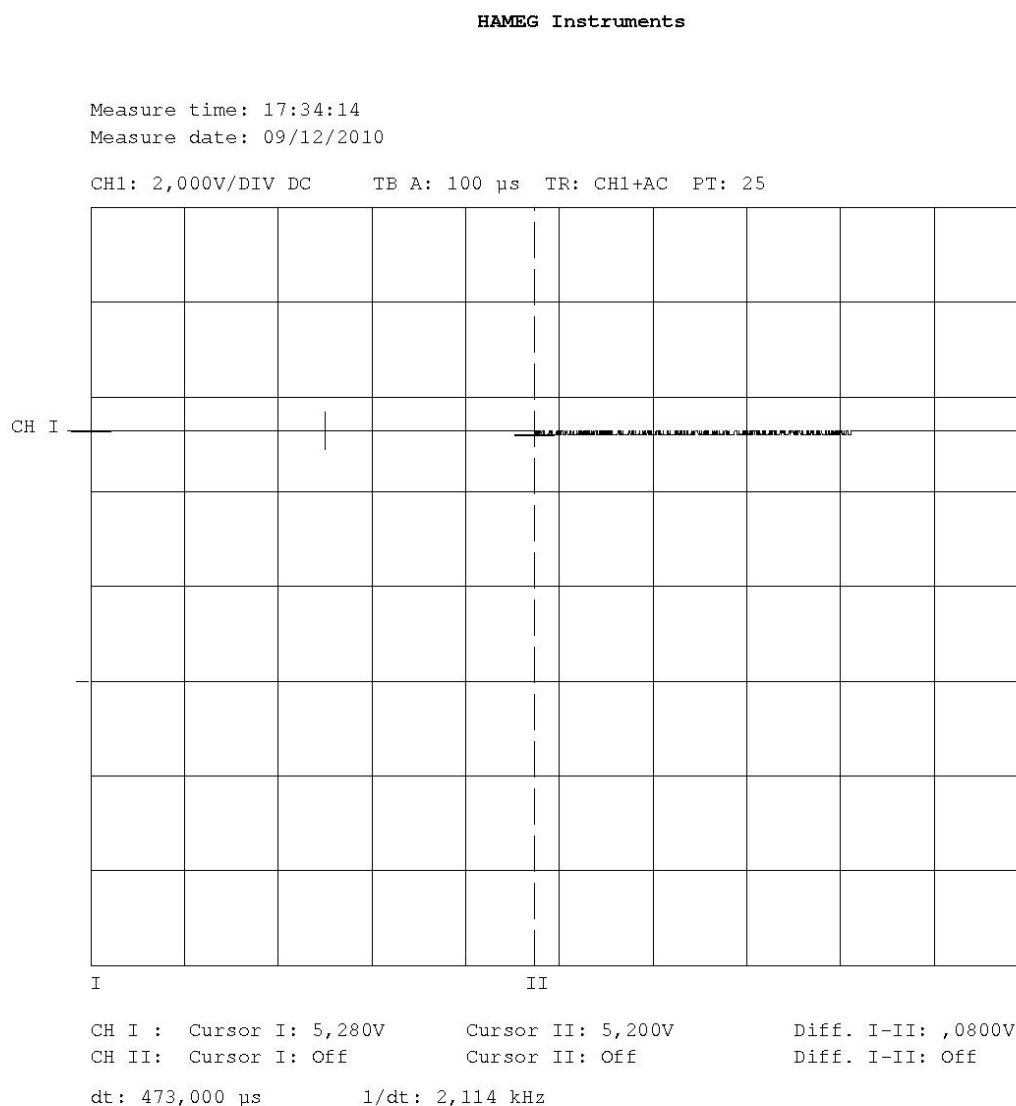
3.1.3 MEDIDAS Y RESULTADOS:

Tras realizar el montaje medimos a la salida de los diodos la tensión que alimentará el circuito con el osciloscopio, obteniendo un resultado de:

V_{alimentación} = 5,28V

3.1.4 GRÁFICAS:

Adjunto a continuación una captura de la tensión de alimentación del emisor al presionar uno de los pulsadores:

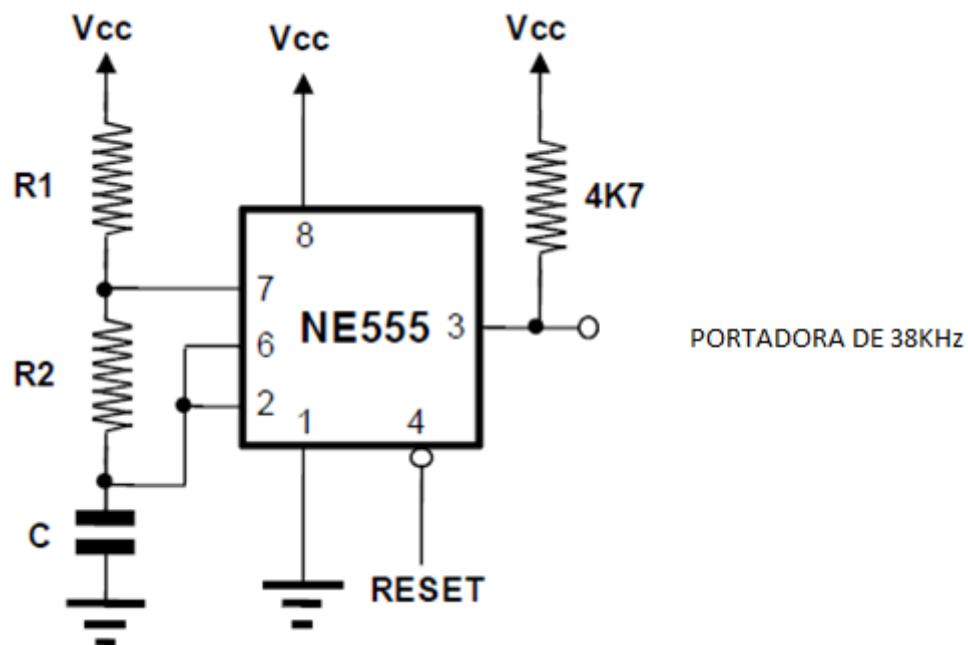


3.1.5 COMENTARIOS:

En este apartado tuvimos que retroceder nuestros pasos ya que una vez montado el emisor, al capturar la trama con el osciloscopio para visualizarla, había un pico antes de la trama que el sistema tomaba como bit de inicio. Esto era problema de los condensadores de desacoplo que utilizamos en la alimentación del sistema. Lo solucionamos quitando el condensador de **100 μ F**, según y cómo nos informó el profesorado de la asignatura.

3.2 RELOJ MODULADOR DE 38KHz:

3.2.1 ESQUEMA ELÉCTRICO:



3.2.2 DISEÑO DE LOS VALORES TEORICOS:

El generador de portadora está compuesto por un circuito integrado NE555 que generará una onda rectangular. La señal cuadrada deberá tener una frecuencia de **38 KHz** y un ciclo de trabajo del **60/70 %**.

Para calcular los valores de $R1$, $R2$ y C utilizamos las siguientes formulas:

$$DC = \frac{R1+R2}{R1+2 \cdot R2}$$
$$f_0 = \frac{1,44}{(R1+2 \cdot R2) \cdot C}$$

Aplicando un **DC=0.65** y **f0=38KHz** despejamos de las fórmulas anteriores unos valores teóricos de:

$$\mathbf{R_1=13,26K\Omega}$$

$$\mathbf{R_2=11,36K\Omega}$$

$$\mathbf{C=1nF}$$

Esta portadora deberá ser modulada en amplitud por la señal digital a transmitir. Para ello la conectamos al RESET del NE555 para que cuando la señal digital es 0, la salida del NE555 se pone a nivel bajo y cuando la señal digital es 1, la salida es la portadora de 38 KHz.

3.2.3 MEDIDAS Y RESULTADOS:

Una vez calculados los valores teóricos, ajustamos estos a los valores comerciales:

$$\mathbf{R_1=11K\Omega}$$

$$\mathbf{R_2=10K\Omega}$$

$$\mathbf{C=1,2nF}$$

Con estos componentes obtenemos unas medidas experimentales de:

$$\mathbf{f_0=39,5KHz}$$

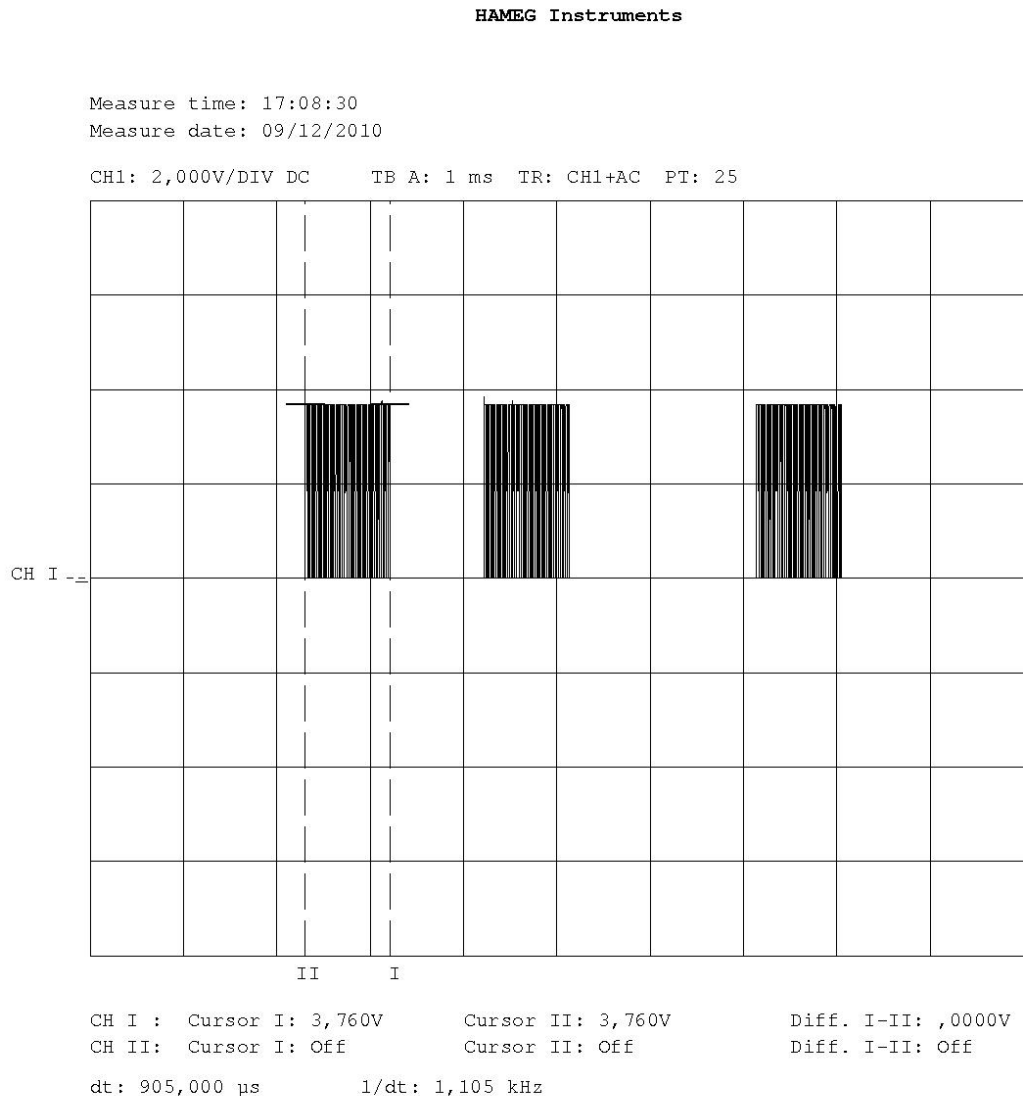
$$\mathbf{DC=0,677}$$

Estas medidas se realizan con el osciloscopio a la salida del NE555 (patilla 3 del integrado).

Comprobamos que a la salida del NE555 teníamos una señal cuadrada de frecuencia semejante a 38KHz cuando presionábamos un pulsador. Esta desviación se debe a la tolerancia de los componentes pero entra dentro de los márgenes del buen funcionamiento del sistema en general.

3.2.4 GRAFICAS:

Adjunto a continuación una captura del osciloscopio de la señal modulada a la salida del reloj y que es la que se va a enviar por el LED al receptor:

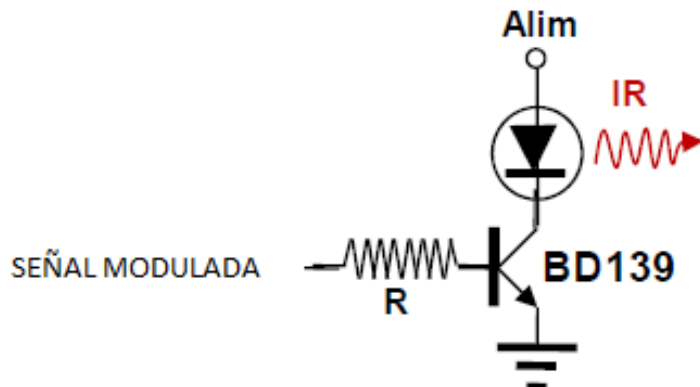


3.2.5 COMENTARIOS:

Nos costó bastante conseguir una relación adecuada entre resistencias y condensadores para ajustar una frecuencia cercana a los 38KHz ya que o se nos iba a más de 40 KHz o se nos quedaba a menos de 35 KHz. Así que tuvimos que probar con varias configuraciones hasta que encontramos esta que era la que mas se acercaba a los valores preestablecidos.

3.3 TRANSISTOR QUE DA POTENCIA AL LED IR:

3.3.1 ESQUEMA ELÉCTRICO:



3.3.2 DISEÑO DE LOS VALORES TEORICOS:

A continuación añadimos una etapa de potencia consistente en un transistor bipolar NPN (BD139). Se conectará la salida del NE555 a la base del transistor a través de la resistencia R (la cual calcularemos experimentalmente). El emisor del transistor estará a tierra y en el colector conectaremos el LED IR con su patilla positiva a la alimentación.

3.3.3 MEDIDAS Y RESULTADOS:

Una vez conectado todo como especificamos en el apartado anterior, nos disponemos a calcular R y la corriente que circula por el LED. Para R comenzamos probando con un valor de $1\text{K}\Omega$ hasta que ajustamos su valor óptimo a $4,7\text{K}\Omega$, ya que a valores inferiores nos daba problemas.

Una vez que todo estuvo conectado y funcionando correctamente nos centramos en el cálculo de la corriente que circula por el LED. Para ello medimos la caída de tensión en la resistencia R con dos sondas de osciloscopio (una colocada antes y otra después de dicha resistencia), obteniendo un valor $V_0=1,93\text{V}$.

A continuación medimos la β de nuestro transistor, ya que cada uno tiene la suya propia. Lo hacemos con un multímetro y obtenemos un valor de $\beta=180$.

Aplicando la ley de Ohm calculamos la corriente de base del transistor (V_0/R) y obtenemos un valor de $I_B=0,41\text{mA}$. La corriente que circula por el LED es la del colector por lo que la calculamos ($\beta \cdot I_B$) y obtenemos $I_C=I_{LED}=73,91\text{mA}$

Comprobamos también que el LED emitía infrarrojos acercando un folio al LED mientras pulsábamos un pulsador y se veía en el folio rayos rojos confirmando que estaba emitiendo.

3.3.4 GRAFICAS:

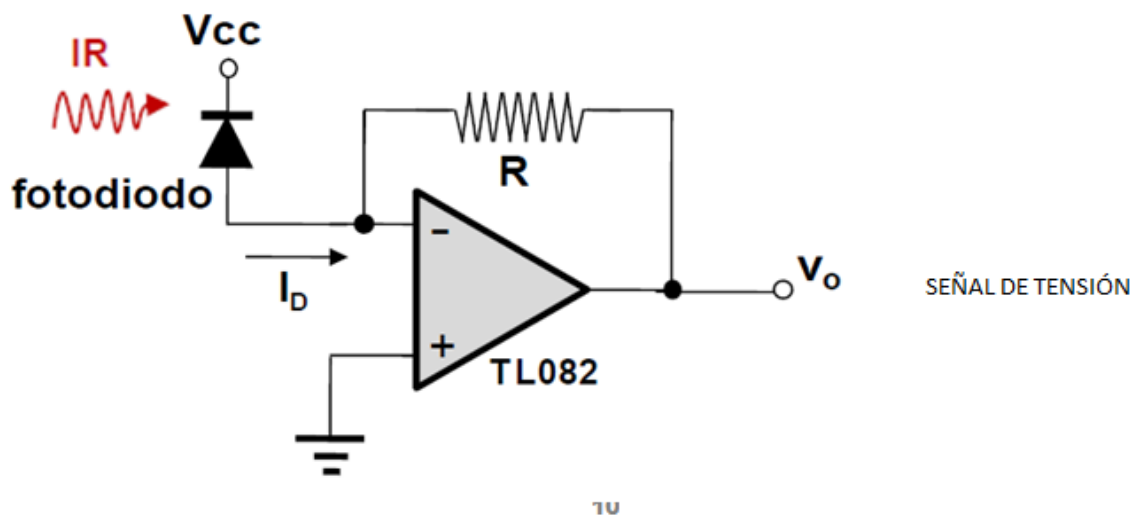
No adjuntamos documentos gráficos en esta etapa, pues no nos pareció relevante para la plena caracterización y entendimiento de esta etapa.

3.3.5 COMENTARIOS:

En esta etapa tuvimos problemas en identificar que era la R conectada la que interfería en el funcionamiento del reloj de 1KHz de la parte digital del emisor. La sustituimos por la de $4,7K\Omega$ y ya no afectaba y funcionaba todo correctamente.

3.4 CONVERTOR I/V:

3.4.1 ESQUEMA ELÉCTRICO:



3.4.2 DISEÑO DE LOS VALORES TEORICOS:

El requisito de esta etapa es asegurarnos una tensión de salida V_o de amplitud mayor de $100mV$. Para calcular esta tensión aplicamos la fórmula:

$$V_o = -I_D \cdot R$$

Jugando con esta condición, calculamos R experimentalmente.

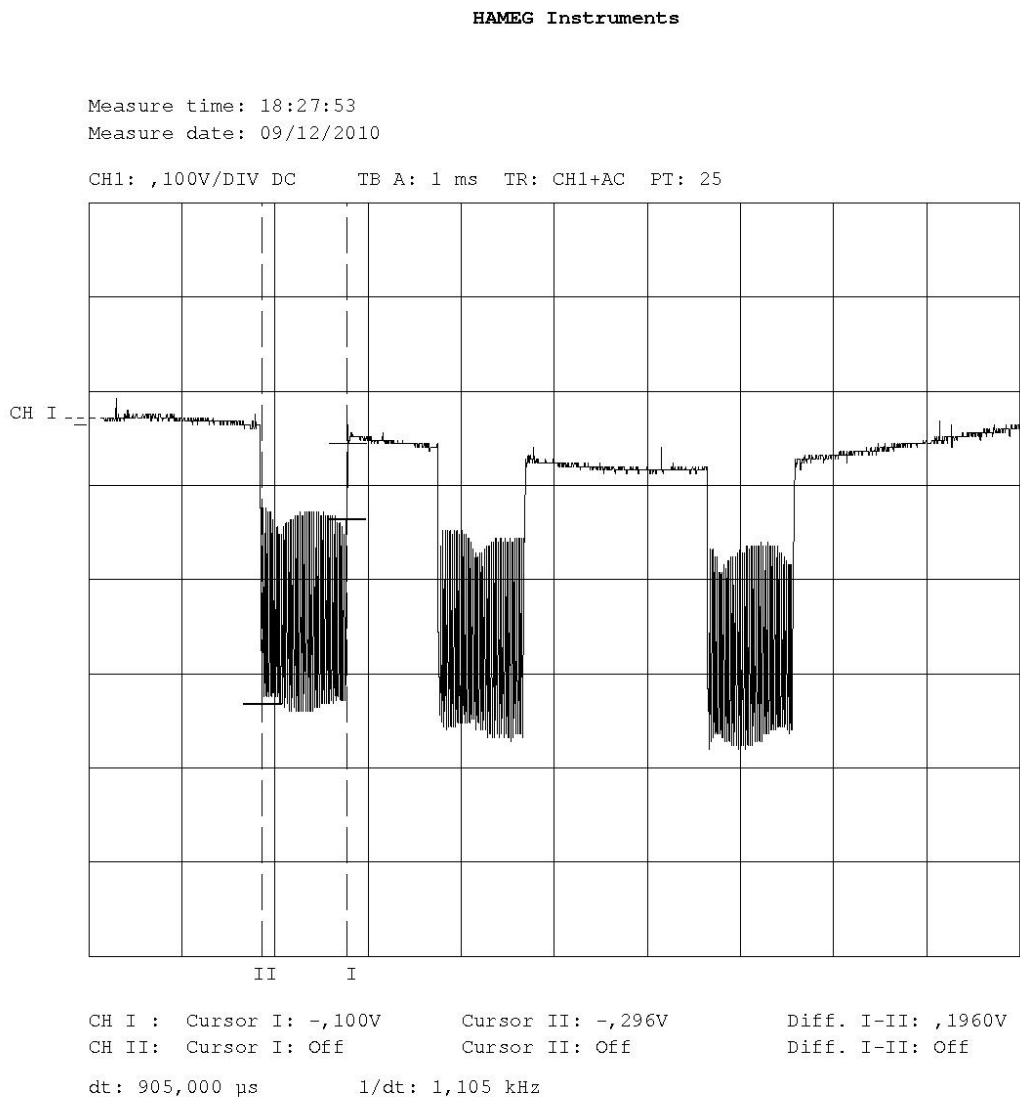
3.4.3 MEDIDAS Y RESULTADOS:

Para ajustar R fuimos probando con distintos valores, empezando por $100\text{K}\Omega$ y apuntando con el emisor a una distancia de 60cm. Y capturando en pantalla la señal recibida para asegurarnos de que su amplitud era mayor de la requerida.

Finalmente ajustamos su valor a $R=1.8\text{M}\Omega$, obteniendo una $V_o=219\text{mV (Vpp)}$

3.4.4 GRÁFICAS:

Adjunto a continuación una captura del osciloscopio de la señal a la salida del convertor en la que se ve que cumple las expectativas de lo esperado:

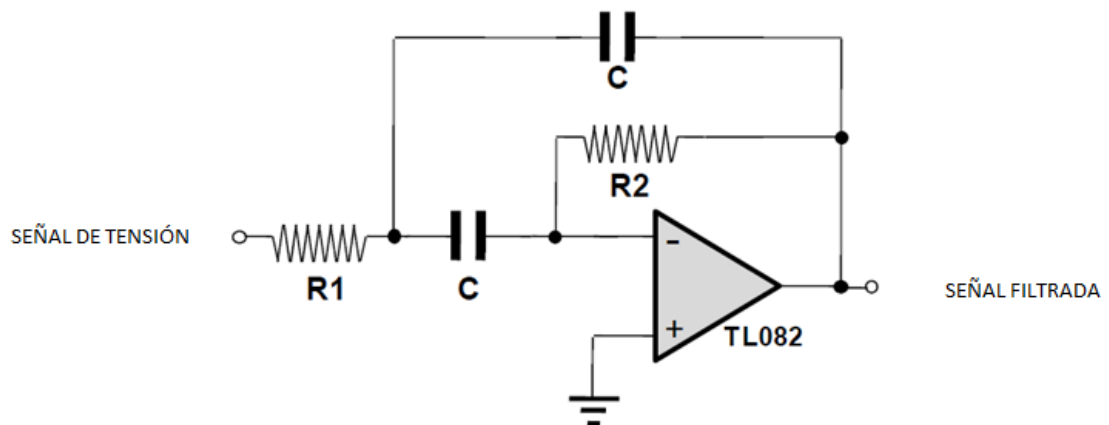


3.4.5 COMENTARIOS:

En esta etapa la dificultad que encontramos fue de nuevo encontrar la R con la que emitiendo a una distancia de 60cm cumplíamos las condiciones de amplitud, ya que a nada que variásemos un poco su valor, la amplitud variaba mucho, pero al final pudimos ajustarla sin problemas, aunque perdimos un poco de tiempo.

3.5 FILTRO PASO BANDA:

3.5.1 ESQUEMA ELÉCTRICO:



3.5.2 DISEÑO DE LOS VALORES TEORICOS:

Lo diseñamos de tal manera que la frecuencia central (f_0) sea la de la portadora. El valor de Q debe estar entre 1,5 y 2. Tomando $f_0=38\text{KHz}$ y $Q=1,75$, sustituimos estos valores en las siguientes formulas:

$$G = -\frac{R_2}{2 \cdot R_1} \quad Q = \frac{1}{2} \sqrt{\frac{R_2}{R_1}}$$
$$f_0 = \frac{1}{2\pi \sqrt{R_1 \cdot R_2} \cdot C}$$

Despejando, obtengo unos valores teóricos de:

$$R_1 = 11,5\text{K}\Omega$$

$$R_2 = 141,7\text{K}\Omega$$

$$C = 103,75\text{pF}$$

$$G = -6,16$$

3.5.3 MEDIDAS Y RESULTADOS:

Una vez calculados los valores teóricos, los aproximamos a su valores comerciales que son los que montamos. Y estos son:

$$R1=12K\Omega$$

$$R2= 150K\Omega$$

$$C=100pF$$

Para estos valores, tenemos unos valores experimentales que son los siguientes:

$$f_0=39,5KHz$$

$$Q=1,767$$

$$G=-6,25$$

Estos valores difieren un poco de los calculados teóricamente pero se mantienen dentro de los márgenes en los que el sistema funciona correctamente. Estas diferencias se deben a las tolerancias de los componentes.

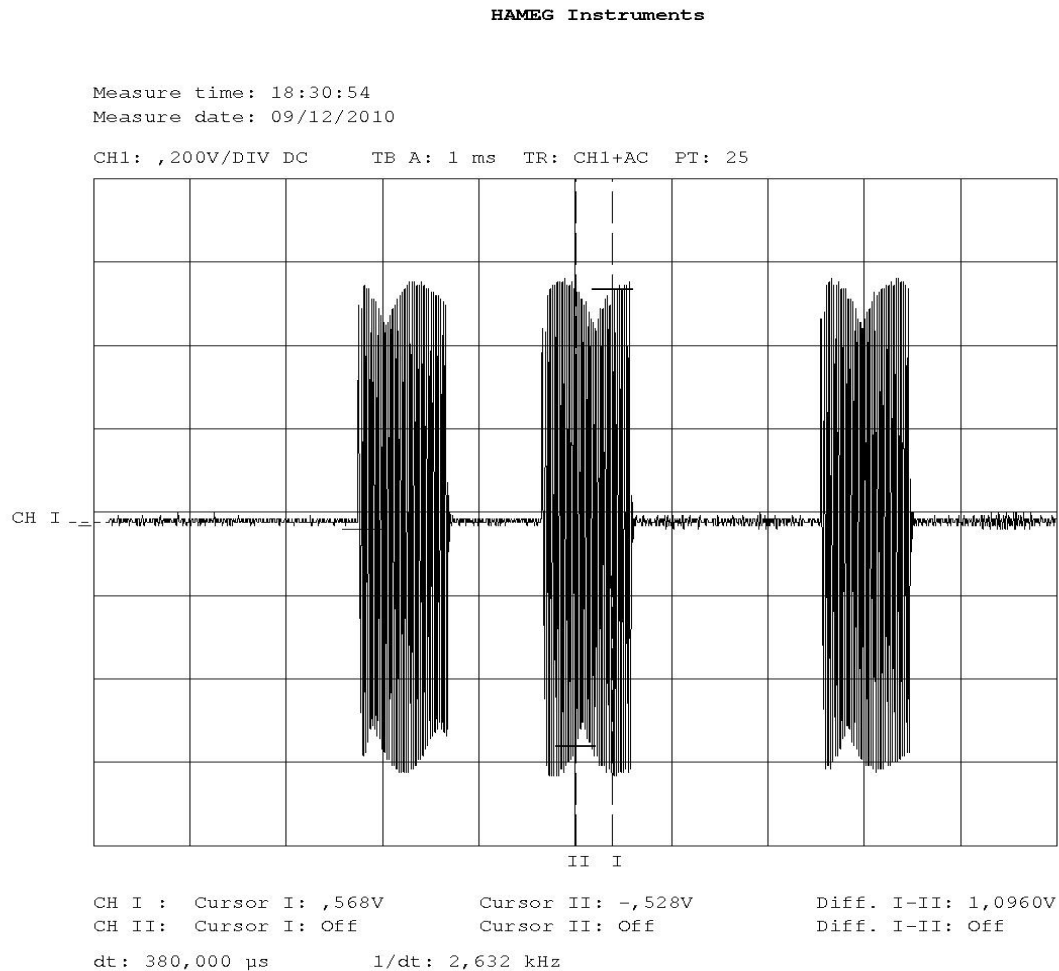
Tras realizar el montaje medimos a la salida para comprobar que obtenemos el resultado esperado. Aparte tenemos una tensión a la salida del filtro de:

$$V_{\text{salida filtro paso-banda}}=1,65V (V_{pp})$$

También realizamos un estudio del filtro aislado, para comprobar a que frecuencias filtra, que forma tiene su módulo, etc. Detallaremos este estudio del filtro en el **ANEXO II**.

3.5.4 GRÁFICAS:

Adjunta una captura de lo que lee el osciloscopio a la salida del filtro paso banda, confirmando que se observa lo esperado a la salida de esta etapa:

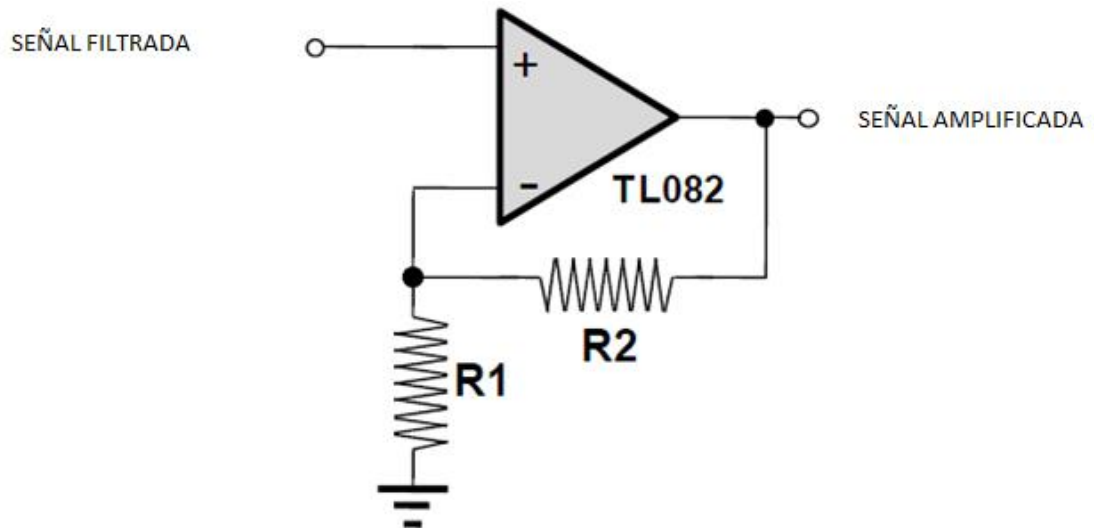


3.5.5 COMENTARIOS:

Lo que más dificultad nos supuso en la realización de esta etapa fue la caracterización del filtro aislado del sistema, ya que tardamos mucho tiempo en realizar todas las medidas para hacernos una idea de la forma aproximada que tiene y de si “hace lo que tiene que hacer”. Tuvimos que implementarlo dos veces porque la primera vez nos filtraba paso bajo el lugar de paso banda. Pero la segunda vez ya conseguimos que filtrara en la banda de frecuencia de la portadora.

3.6 CIRCUITO AMPLIFICADOR:

3.6.1 ESQUEMA ELÉCTRICO:



3.6.2 DISEÑO DE LOS VALORES TEORICOS:

Lo diseñamos de tal manera que a su salida nos tenemos que asegurar una tensión de 3V amplitud. Para ello calculamos una ganancia con la que, sabida la tensión de entrada (que es la tensión de salida de la etapa anterior) sepamos que tendremos a la salida del circuito amplificador 6Vpp. Para ello usamos la siguiente formula:

$$G = 1 + \frac{R_2}{R_1}$$

Para obtener una $G=4$ debemos utilizar unas resistencias de valor:

$$R_2 = 3K\Omega$$

$$R_1 = 1K\Omega$$

Con estos valores obtendríamos una tensión a la salida de $V=6,6V$ (Vpp)

3.6.3 MEDIDAS Y RESULTADOS:

En lugar de usar los valores teóricos, utilizamos en el montaje los siguientes valores comerciales:

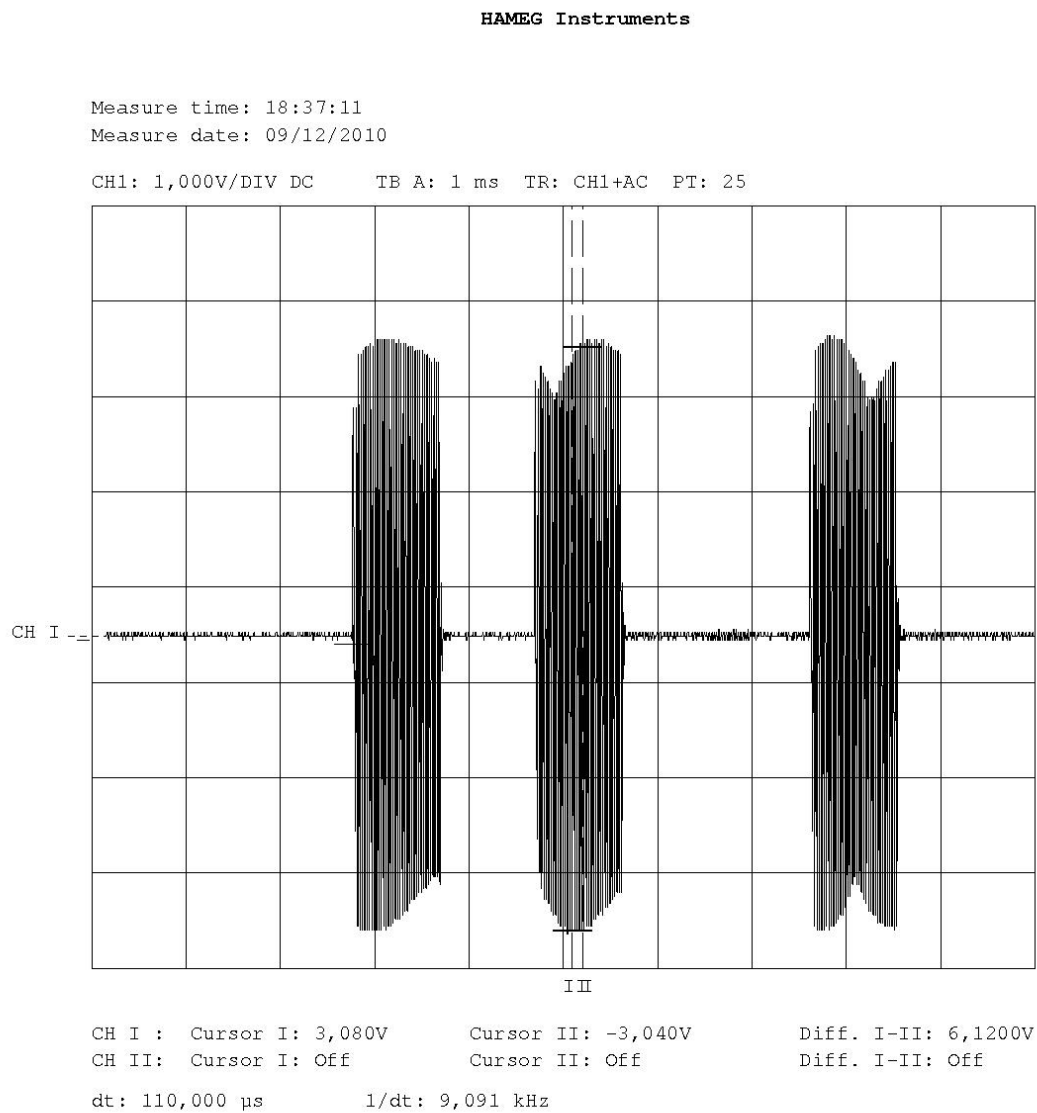
$$R_2 = 3,3K\Omega$$

$$R_1 = 1,2K\Omega$$

Así obtenemos una $G=3,75$ y una tensión a la salida de la etapa de $6,2V$ (Vpp).

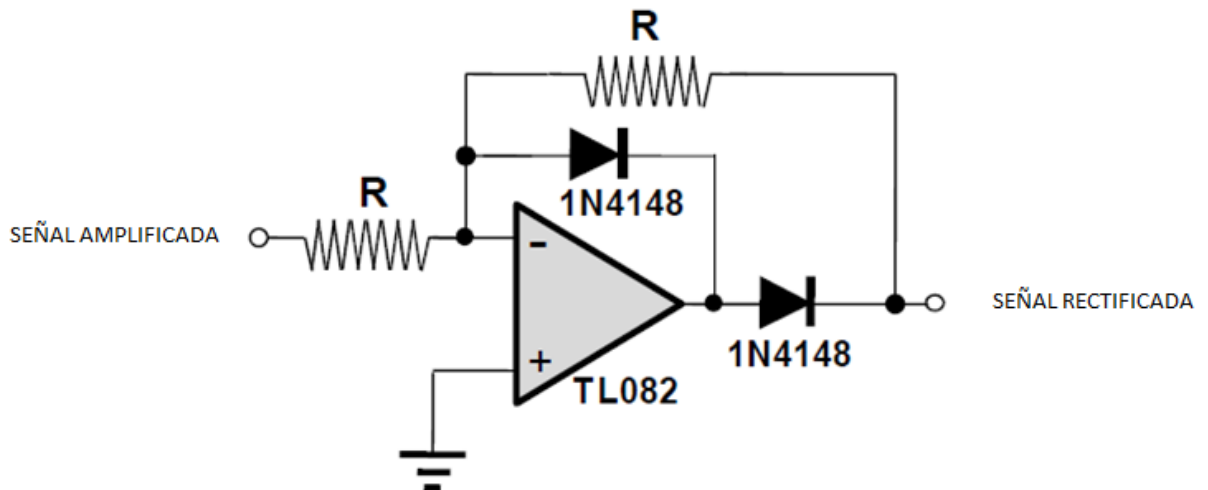
3.6.4 GRÁFICAS:

Adjunto a continuación una captura realizada con el osciloscopio de la señal amplificada a la salida de la etapa:



3.7 RECTIFICADOR DE PRECISIÓN:

3.7.1 ESQUEMA ELÉCTRICO:



3.7.2 DISEÑO DE LOS VALORES TEORICOS:

En esta etapa, tras realizar el montaje especificado en el esquema, nos disponemos a calcular R experimentalmente, partiendo de un valor base de $R=1\text{K}\Omega$.

El montaje es este y no un diodo simplemente porque necesitamos rectificar la señal desde 0V, y el diodo solo lo haría para tensiones superiores a 0,6V, tensión a la cual comienza a conducir. Así nos aseguramos un correcto rectificado de la señal.

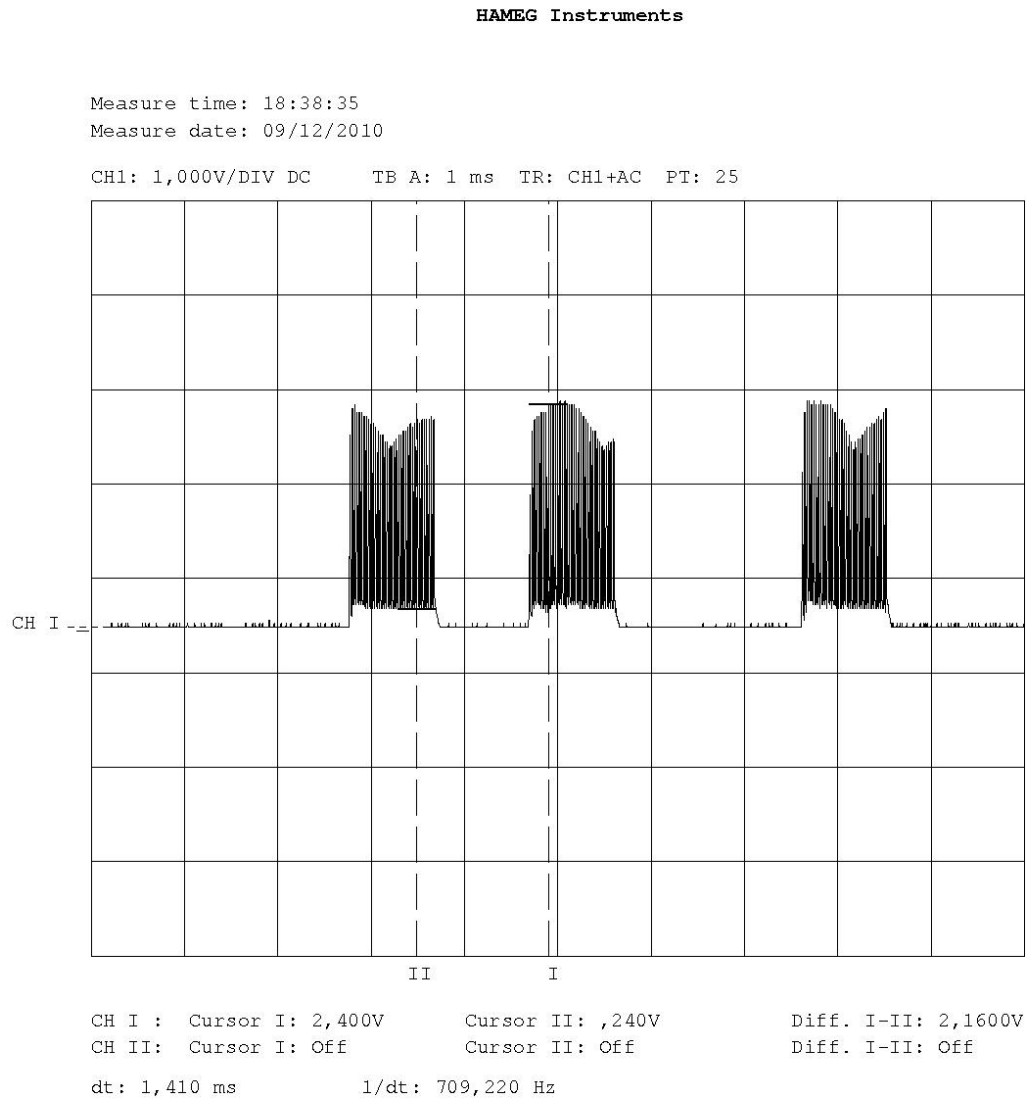
3.7.3 MEDIDAS Y RESULTADOS:

Para el ajuste de una R que rectificara bien la señal entrante y se quedara solo con los flancos positivos de esta, vamos midiendo a la salida de la etapa los resultados obtenidos con cada una de ellas hasta alcanzar una señal correctamente rectificada de **2,7V** de amplitud.

Este resultado satisfactorio lo obtuvimos con una **$R=4,7\text{K}\Omega$** .

3.7.4 GRÁFICAS:

Adjunto a continuación una captura del osciloscopio de la señal rectificada a la salida de la etapa:

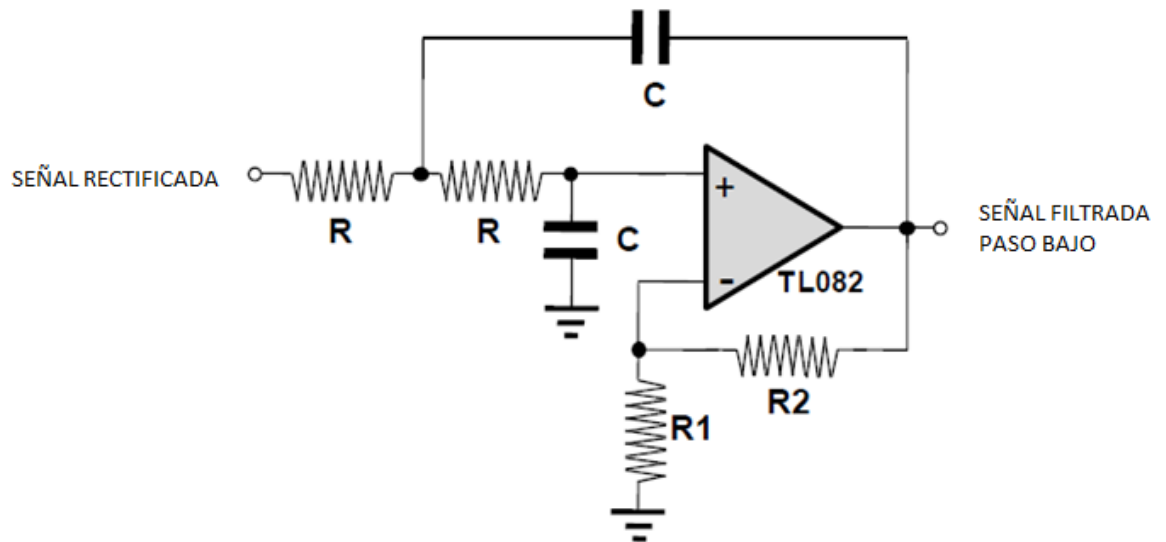


3.7.5 COMENTARIOS:

Donde encontramos más dificultad en esta etapa fue en ajustar el valor de R para una rectificación correcta de la señal. No tardamos mucho tiempo en corregirlo asique no fue nada importante.

3.8 FILTRO PASO BAJO:

3.8.1 ESQUEMA ELÉCTRICO:



3.8.2 DISEÑO DE LOS VALORES TEORICOS:

Diseñamos el filtro según una arquitectura Sallen-Key (tal y como indica el esquema eléctrico). Para su implementación debemos tener en cuenta las siguientes fórmulas:

$$G = 1 + \frac{R2}{R1} \quad Q = \frac{1}{3 - G}$$
$$f_0 = \frac{1}{2\pi RC}$$

Es una condición que $Q=1/(2)^{1/2}$. Para este valor de Q despejamos el valor de la ganancia, obteniendo $G=1,586$, que aproximamos a $G=1,6$ (ya que no afecta a los cálculos, es una desviación muy pequeña que se compensa con la tolerancia de los componentes). Para obtener este valor de G despejo unos valores de resistencias de:

$$R1=3,3K\Omega$$

$$R2=2K\Omega$$

A la hora de calcular la relación RC según la frecuencia de corte (f_0) realizamos los cálculos con $f_0=6KHz$, obteniendo que $RC=26,52 \times 10^{-6}$, relación que ajustaremos lo mas posible con los valores comerciales de R y C.

3.8.3 MEDIDAS Y RESULTADOS:

Una vez calculados los valores teóricos, vemos que R1 y R2 son valores comerciales, por lo que no hay ningún problema. En cuanto a la relación RC, utilizamos unos valores de:

$$R=12K\Omega$$

$$C=2,2nF$$

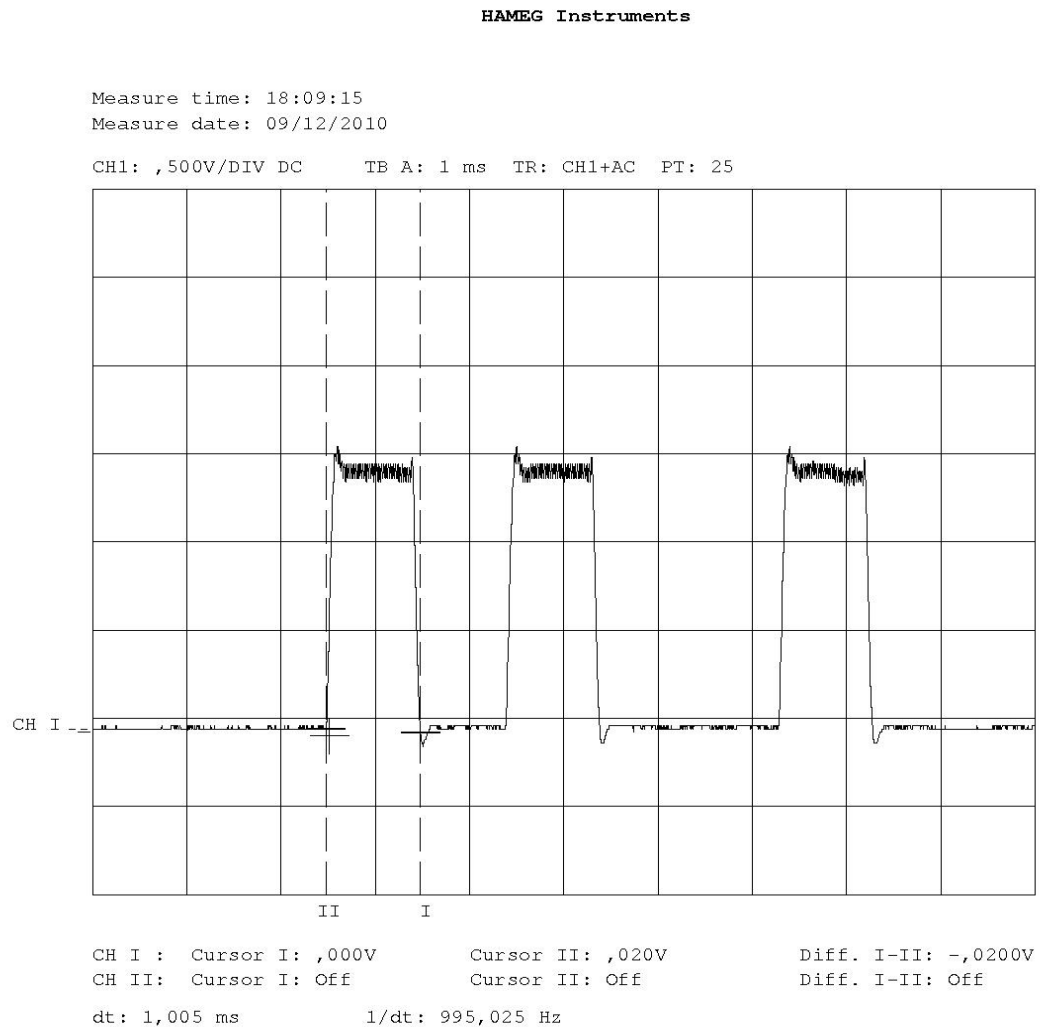
Para estos valores obtenemos una frecuencia de corte de $f_0=6,03KHz$, prácticamente la misma que calculamos teóricamente.

Comprobamos que la señal de la salida tiene la forma correcta con el osciloscopio (adjuntamos la captura a continuación) y medimos su amplitud, que es de **1,5V**, y la amplitud de cada “bit” por decirlo de alguna manera, ya que tiene forma de señal digital, que es de **T=1ms**.

También realizamos medidas sobre el filtro aislado. Este estudio nos permite comprobar a que frecuencias filtra, que forma tiene su módulo, etc. Detallaremos este estudio del filtro en un anexo posteriormente (**ANEXO II**).

3.8.4 GRÁFICAS:

Adjunto a continuación una captura tomada con el osciloscopio de la señal a la salida del filtro:

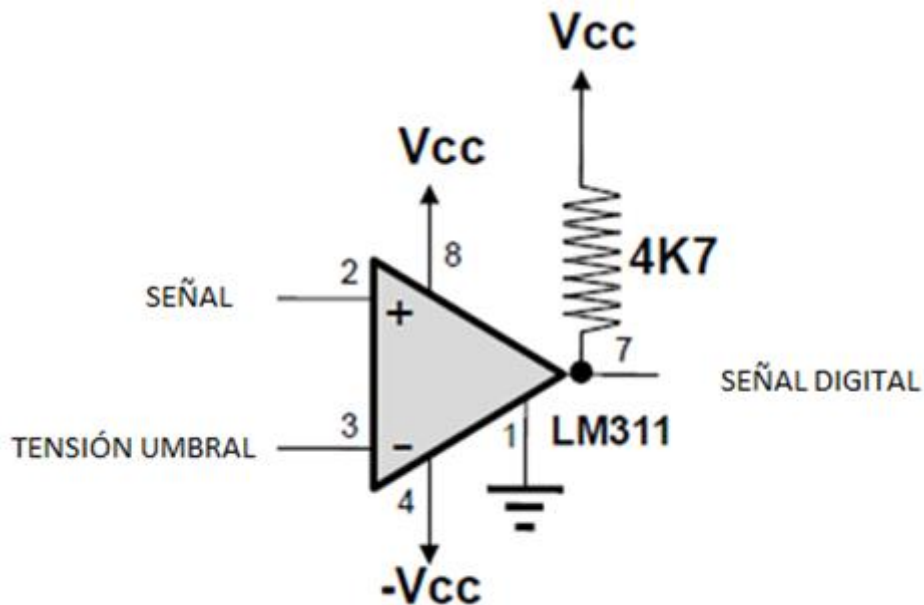


3.8.5 COMENTARIOS:

A la hora de caracterizar este filtro sí que tuvimos algún que otro problema. Lo que más dificultad nos supuso en la realización de esta etapa fue la caracterización del filtro aislado del sistema, ya que tardamos mucho tiempo en realizar todas las medidas para hacernos una idea de la forma aproximada que tiene y de si “realmente” filtraba paso-bajo. Tuvimos que implementarlo varias veces para ajustar la frecuencia de corte, ya que esta tenía una caída bastante atenuada y si la poníamos a 15KHz (que fue con la que comenzamos probando) no nos filtraba correctamente ya que había componentes de alta frecuencia que pasaban el filtro, asique tuvimos que ir probando distintas configuraciones hasta que a 6 KHz obtuvimos una caracterización válida del filtro.

3.9 COMPARADOR:

3.9.1 ESQUEMA ELÉCTRICO:



3.9.2 DISEÑO DE LOS VALORES TEORICOS:

El comparador compara la señal de entrada de la etapa anterior con una tensión umbral. Si supera la tensión umbral devuelve a la salida $+V_{CC}$, y si no 0V.

Para ajustar esta tensión umbral nos fijamos en la tensión de entrada que tiene de amplitud máxima 1,5V. Así, mediante un potenciómetro ajustamos una tensión umbral de 0,75V a una de sus entradas, conectando a la otra la salida de la etapa anterior. Así recuperamos a la salida la señal digital que nos envía el emisor.

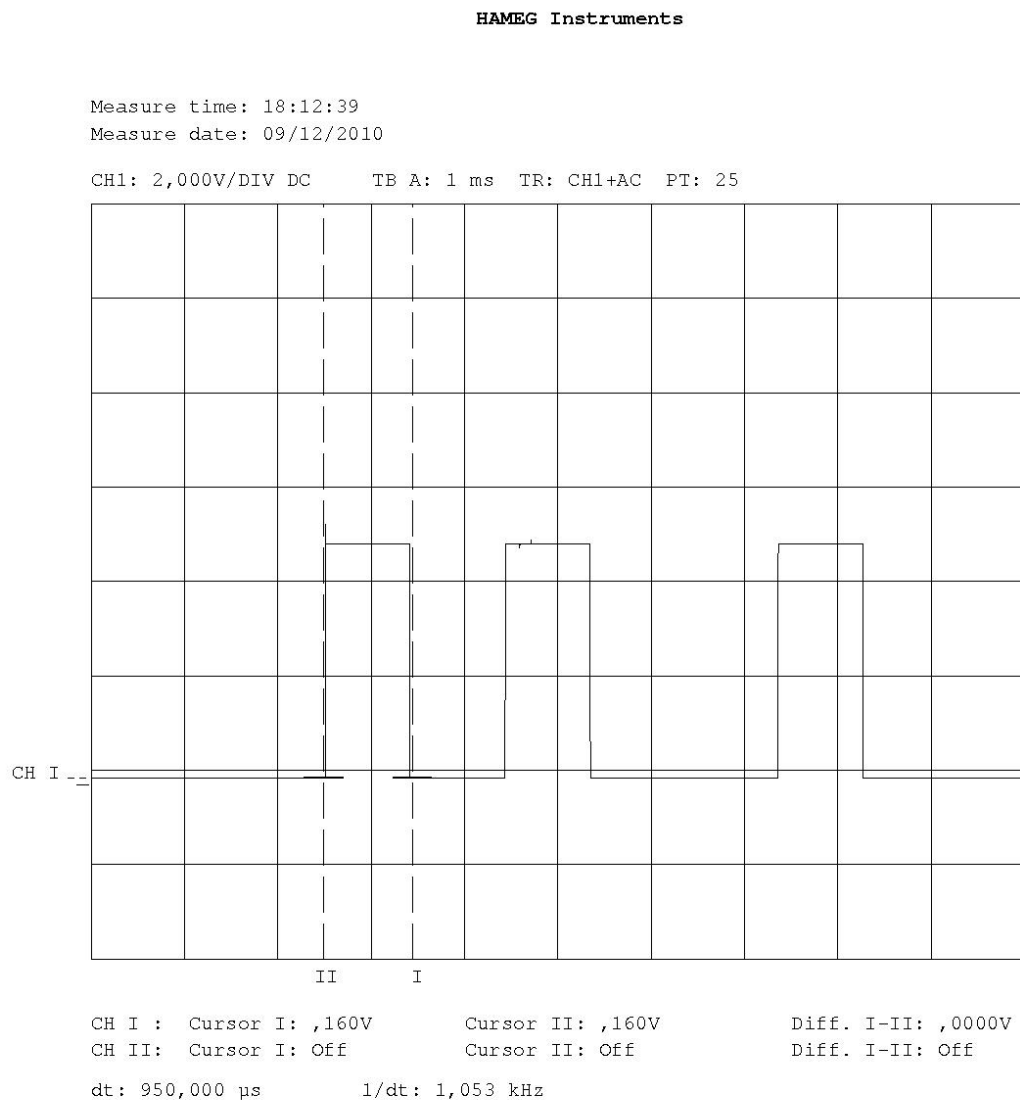
3.9.3 MEDIDAS Y RESULTADOS:

Ajustamos el potenciómetro de tal manera que obtengamos los 0,7V para poder comparar nuestra señal y recuperar la señal digital.

Comprobamos que a la salida tenemos una señal cuadrada de amplitud 5V y que se corresponde con la trama de 7 bits enviada por el emisor. Lo realizamos con el oscilador y el resultado fue positivo, como se puede apreciar en la captura de imagen añadida a continuación.

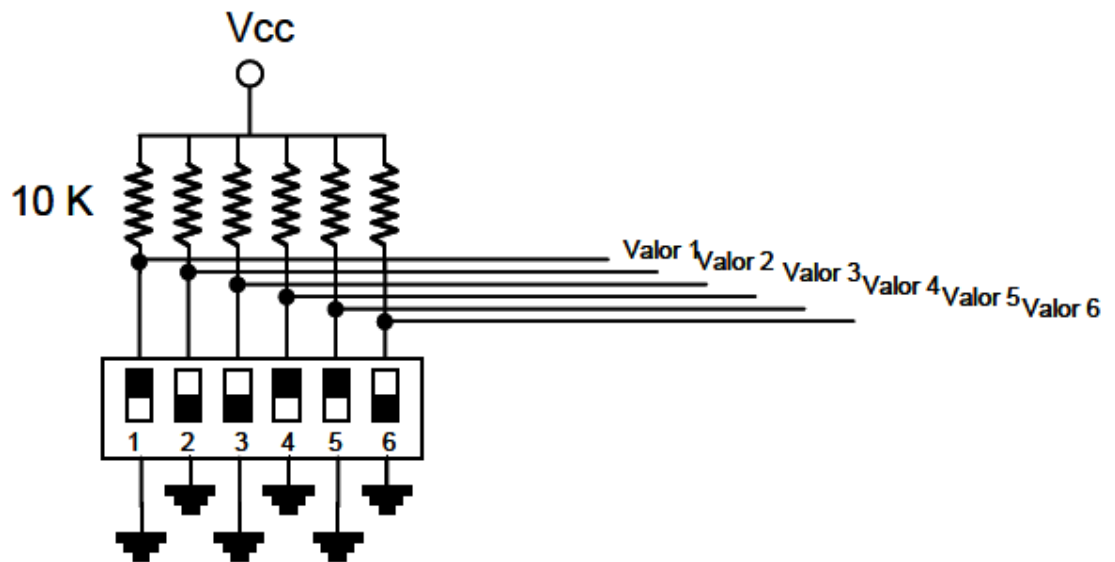
3.9.4 GRÁFICAS:

Adjunto a continuación una captura realizada con el osciloscopio de la señal digital obtenida a la salida del comparador:



3.10 MICROINTERRUPTORES:

3.10.1 ESQUEMA ELÉCTRICO:



3.10.2 DISEÑO DE LOS VALORES TEORICOS:

Los microswitches los utilizamos para seleccionar los valores de los bits correspondientes al mando que se transmiten desde el emisor y los valores de los bits con los que los comparamos en el receptor.

Su montaje debe ser el del esquema eléctrico para su correcto funcionamiento.

3.10.3 MEDIDAS Y RESULTADOS:

Comprobamos que según esté ON u OFF transmita un 0 o un 1 respectivamente. Este lo hacemos con el osciloscopio midiendo a la salida del montaje.

4. Descripción del subsistema digital

El subsistema digital será el encargado de generar y trabajar con las señales digitales que representaran la información codificada con ceros y unos.

En el emisor, la parte digital tiene la función de generar una señal de 7 bits, un primer bit de inicio, 3 bits que indicaran el código del mando y los 3 bits menos significativos que indicaran el código del pulsador presionado.

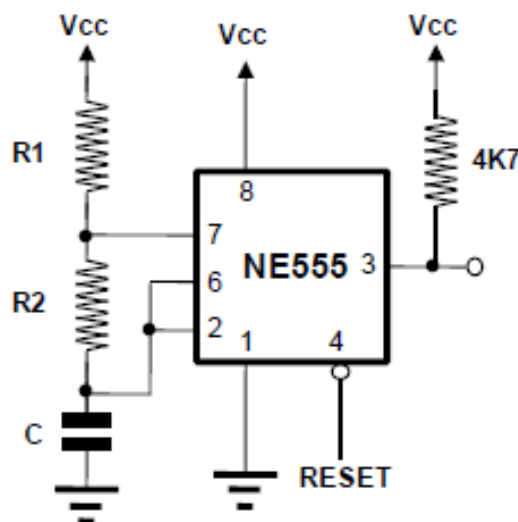
En el receptor, la parte digital se encarga de trabajar con la señal recibida, primero comparando el código del mando con el del receptor, y, si corresponde, mostrar en un display el código del botón pulsado.

4.1 RELOJ DE 1 KHZ

4.1.1 Funcionalidad

Se encarga de generar una señal cuadrada de frecuencia 1 KHz que será la que indique la duración de cada bit (1ms) de la trama.

4.1.2 Esquema eléctrico



4.1.3 Justificación del diseño

Utilizamos un circuito integrado NE555.

Necesitamos generar una señal cuadrada de frecuencia 1 KHz y con un DC entre el 60% y el 70%. Para calcular los valores de R_1 , R_2 y C del esquema eléctrico utilizamos las siguientes formulas:

$$DC = R_1 + R_2 / (R_1 + 2 \cdot R_2)$$

$$f_0 = 1,44 / [(R_1 + 2 \cdot R_2)] \cdot C$$

Así que para una $R_2 = 1 \text{ K}\Omega$ y un $DC = 65\%$ calculamos una $R_1 = 1,33 \text{ K}\Omega$ y un $C = 393 \text{ nF}$

4.1.4 Plan de pruebas

Utilizando el osciloscopio para observar la señal generada por el reloj y hacerlas medidas correspondientes.

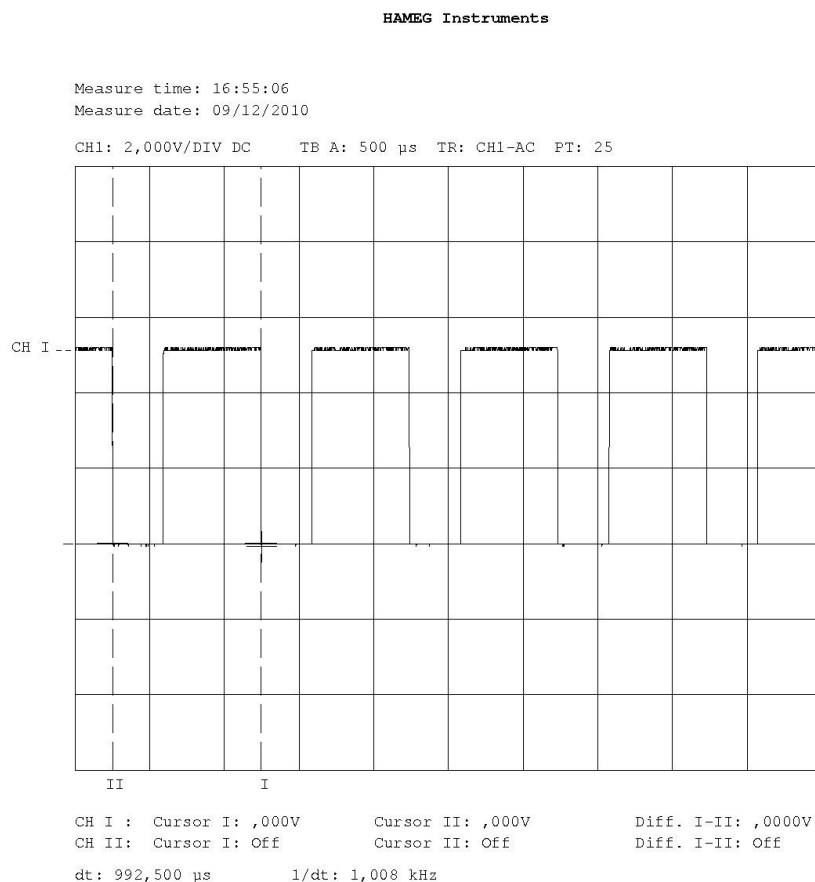
Ajustamos los valores de los componentes a sus valores comerciales:

$$R_1 = 1 \text{ K}\Omega$$

$$R_2 = 1 \text{ K}\Omega$$

$$C = 470 \text{ nF}$$

Y con esto nos queda $DC = 66\%$

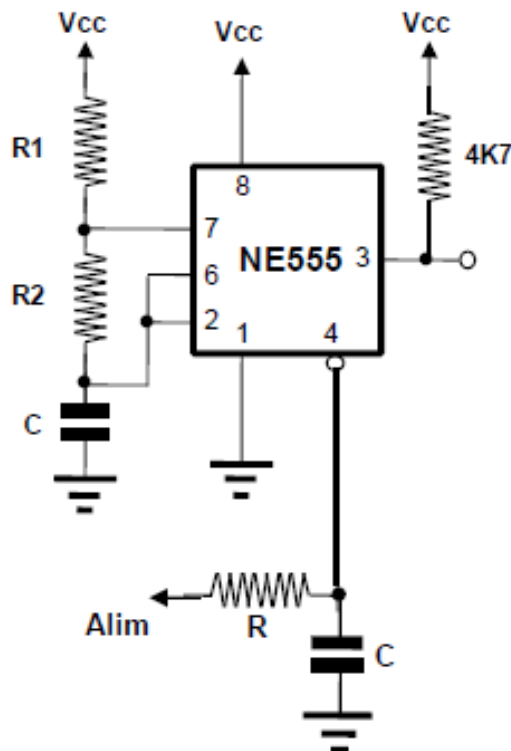


4.2 RELOJ DE 500 ms Y CIRCUITO DE INICIACIÓN

4.2.1 Funcionalidad

Se encarga de generar una señal cuadrada de periodo 500 ms con la que conseguimos que nuestra trama de 7 bits se repita cada 500 ms si dejamos el pulsador presionado.

4.2.2 Esquema eléctrico



4.2.3 Justificación del diseño

Utilizamos un circuito integrado NE555.

Necesitamos generar una señal cuadrada de periodo 500 ms y con un DC entre el 60% y el 70%. Para calcular los valores de R_1 , R_2 y C del esquema eléctrico, utilizamos las siguientes formulas:

$$DC = R_1 + R_2 / (R_1 + 2 \cdot R_2)$$

$$f_o = 1,44 / [(R_1 + 2 \cdot R_2) \cdot C]$$

Así que para una $R_2 = 3,3 \text{ K}\Omega$ y un $DC = 65\%$ calculamos una $R_1 = 2,83 \text{ K}\Omega$ y un $C = 321 \mu\text{F}$

Además, para eliminar los transitorios del 74HC165, debemos asegurar el modo LOAD un tiempo lo suficientemente grade. Para esto diseñamos un circuito RC que conectamos a la patilla 4 del NE555, asegurando un "0" en esta patilla durante un tiempo suficiente.

Para asegurar una constante de tiempo $\tau = 33 \text{ ms}$, utilizamos una $R = 1 \text{ K}\Omega$ y un $C = 33 \mu\text{F}$

4.2.4 Plan de pruebas

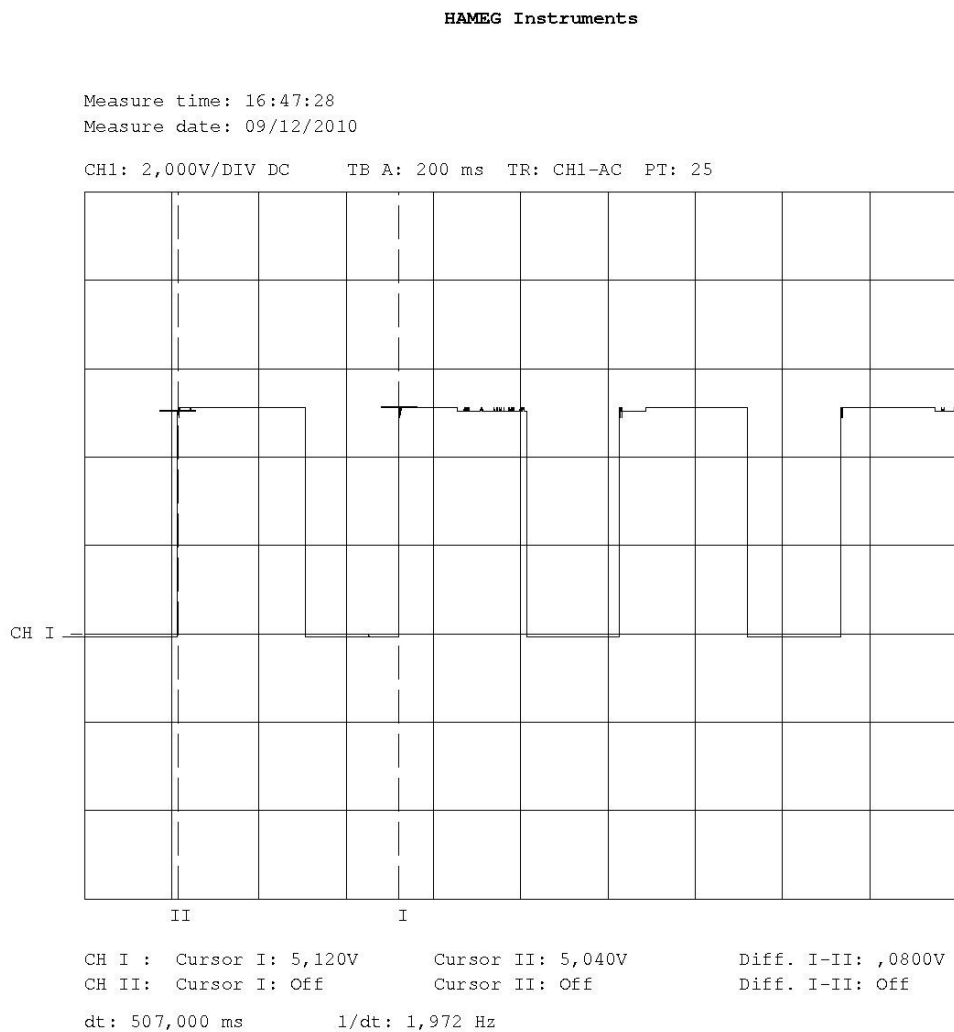
Utilizando el osciloscopio para observar la señal generada por el reloj y hacerlas medidas correspondientes, ajustamos los valores de los componentes a sus valores comerciales:

$$R_1 = 1,5 \text{ K}\Omega$$

$$R_2 = 3,3 \text{ K}\Omega$$

$$C = 100 \mu\text{F}$$

Y con esto nos queda $DC = 60\%$



4.3 REGISTRO DE DESPLAZAMIENTO

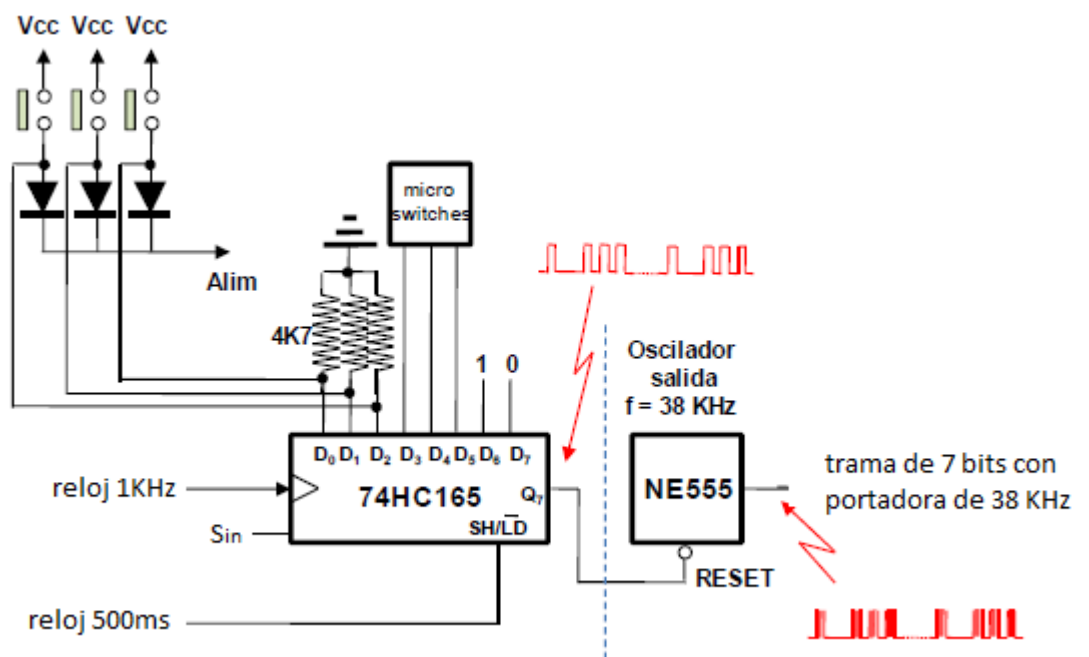
4.3.1 Funcionalidad

Con este registro de desplazamiento conseguimos juntar, los 3 bits que indican cuál de los 3 pulsadores ha sido pulsado, los 3 bits del código del mando y 1 bit de inicio, en una sola trama de 7 bits ($C_2C_1C_0M_2M_1M_0B_i$).

Este registro tiene una entrada (D0-D7) por cada bit de la trama que queremos generar y una salida, por donde saldrá dicha trama. Una entrada serie S_{in} que pondremos a cero, para que mientras desplaza los bits y los saca por la salida, el registro solo se llene con ceros. Una entrada SH/LD que mientras esté a "0" (LD) cargará los valores de las entradas. Cuando la entrada SH/LD esté a "1" (SH) desplazará uno a uno todos los bits, sacando cada uno por la salida Q_7 , obtenemos así la trama completa.

Una vez obtenida la trama a la salida del registro de desplazamiento, esta se conecta al reset de un NE555 que sacará la trama sobre una portadora de 38 KHz (ver 3.2)

4.3.2 Esquema eléctrico

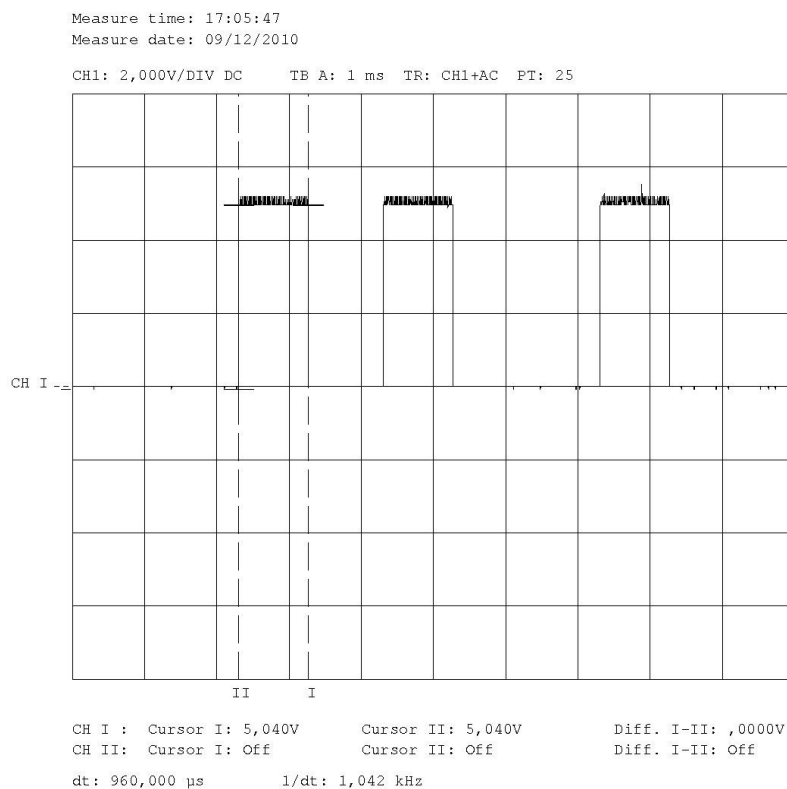


4.3.3 Justificación del diseño

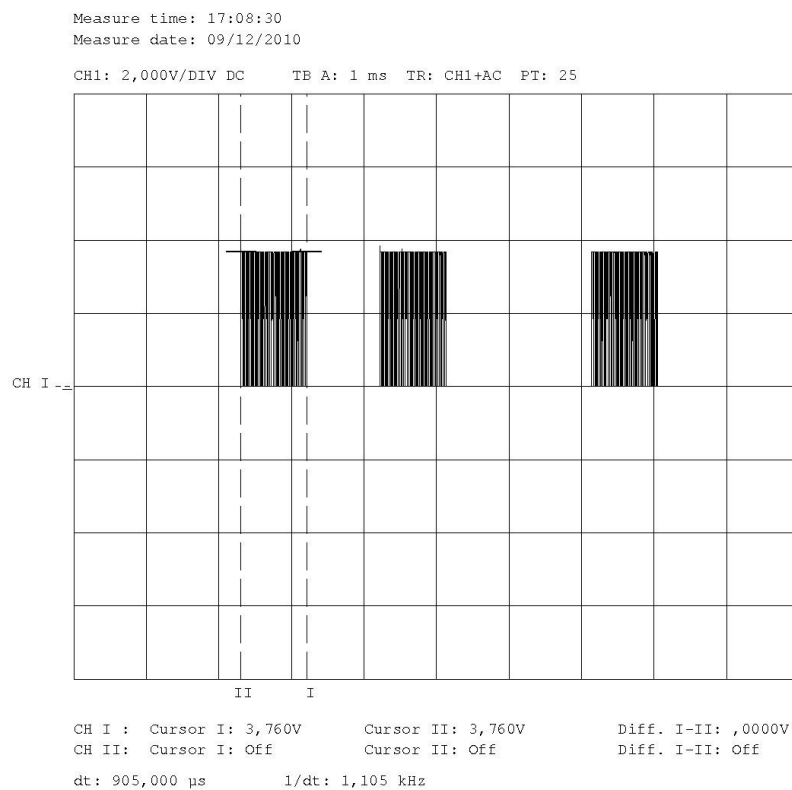
- **Microswitches:** Utilizamos unos microswitches de 3 bits. Se encargan de generar el código del mando ($M_2M_1M_0$) y se conectan a las entradas D_3 , D_4 y D_5 del registro de desplazamiento.
- **Pulsadores:** Al ser pulsados ponen una tensión de $+V_{cc}$ en la entrada correspondiente del registro de desplazamiento (estas entradas se encuentran inicialmente a “0” gracias a las resistencias de $4.7\text{ K}\Omega$). De esta manera generamos la señal correspondiente al pulsador ($C_2C_1C_0$):
Pulsador 1: 100
Pulsador 2: 010
Pulsador 3: 001
- **Bit de inicio:** Conectamos la entrada D_6 del registro a la alimentación para que el MSB de la trama sea siempre un “1” que corresponde a bit de inicio.
- **Registro de desplazamiento:** utilizamos un registro de desplazamiento 74HC165. Consta de:
8 entradas en paralelo (D_0 - D_7) donde conectamos los distintos elementos que se encargan de generar los distintos códigos de la trama.
Una entrada serie S_{in} que conectamos a tierra, para conseguir que después de desplazar la trama solo queden “0”.
Una entrada SH/LD que indica cuando debe cargar los valores de las entradas paralelo (LD) o desplazar los bits sacándolos por la salida Q_7 y cargando la señal de la entrada S_{in} (SH). A esta entrada conectamos el reloj de 500ms para conseguir que saque la trama cada 500ms.
Una entrada CLK donde conectaremos el reloj de 1KHz para que desplace 1 bit cada vez que haya un flanco de subida (1ms)
Una salida Q_7 por donde saldrá la trama de 7 bits. Conectamos esta salida al reset del reloj que genera la señal portadora de 38 KHz.
- **Generador de portadora:** Se utilizara un NE555 para modular la trama con una portadora de 38 KHz (ver 3.2)

4.3.4 Capturas de la trama

- Trama a la salida del registro de desplazamiento



- Trama junto con la portadora de 38 KHz



4.3.5 Plan de pruebas

Utilizando el osciloscopio en modo “single” medimos a la salida del registro para comprobar los bits entregados son los correctos. Comprobamos también que cada bit tenga una longitud de 1ms.

Utilizando el osciloscopio en modo “single” medimos a la salida del generador de portadora para comprobar que la trama de 7 bits sobre la portadora de 38 KHz se genera correctamente.

4.4 DISEÑO DEL AUTÓMATA

4.4.1 Funcionalidad

Este módulo se divide en 4 partes:

Un reloj de 8 KHz que marca el ritmo de trabajo de la máquina de estados de Moore, además de un contador 74HC193 con el que conseguimos dividir dicho el reloj entre 8 para así obtener otro reloj de 1 KHz que marca el ritmo de la captura de bits en un registro 74HC164.

Una máquina de estados de Moore con 2 señales de entrada:

- FIN que indica que la trama ha sido capturada completamente en el registro de desplazamiento.

- S_{in} que corresponde a la trama;

Y 2 señales de salida:

- PL que habilita al contador para que divida el reloj de 8 KHz y así obtener el reloj de 1 KHz necesario para la captura de bits. Esta señal se activa (“1”) cuando aparece un “1” en S_{in} (bit de inicio), es decir cuando hay una trama lista para ser capturada.

- MR que habilita al registro de desplazamiento para que empiece a capturar los bits de la trama cuando se pone a “1”.

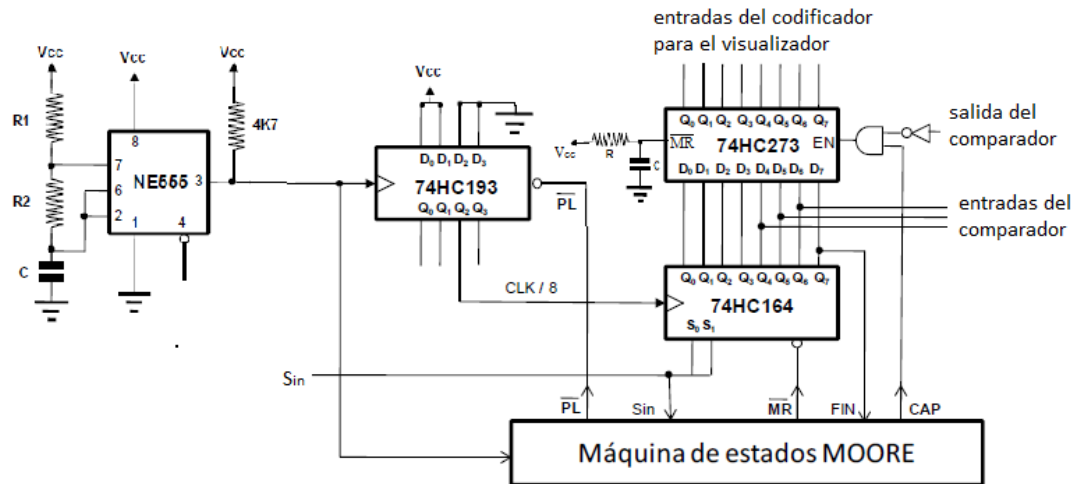
- CAP que se activara cuando el registro haya capturado toda la trama, y esté lista para ser almacenada y visualizada, si corresponde.

Un registro de desplazamiento 74HC164 con el que conseguimos capturar la trama que llegue por S_{in} . Cuando la señal MR se lo permita, este registro ira capturando bits al ritmo que le marca el reloj de 1KHz obtenido en la salida Q_2 del contador.

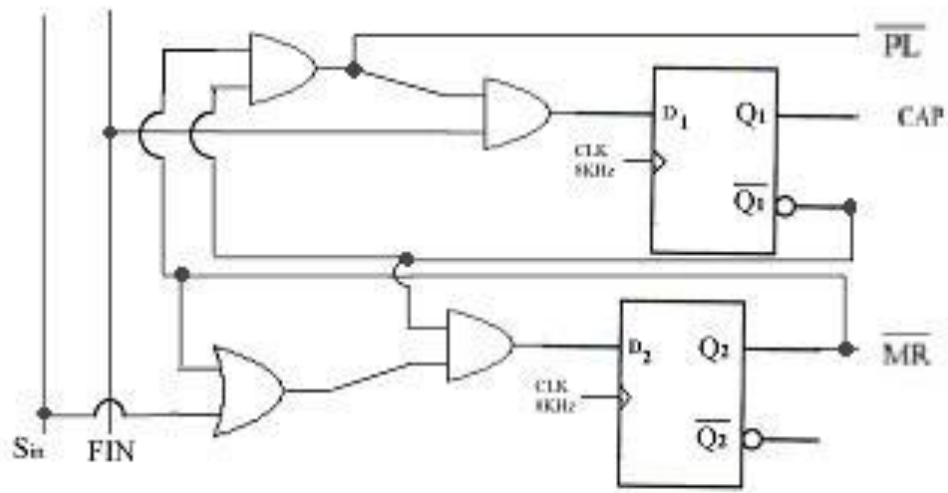
Y un registro 74HC273 que almacena la trama si esta es aceptada para después pasar al decodificador y ser visualizada

4.4.2 Esquema eléctrico

- Reloj de 8 KHz, contador, registro de desplazamiento, registro 74HC273, lógica combinacional añadida.



- Máquina de estados de Moore:



4.4.3 Justificación del diseño

4.4.3.1 Reloj de 8 KHz

Utilizamos un circuito integrado NE555.

Necesitamos generar una señal cuadrada de frecuencia 8KHz y con un DC entre el 60% y el 70%. Para calcular los valores de R_1 , R_2 y C del esquema eléctrico, utilizamos las siguientes formulas:

$$DC = R_1 + R_2 / (R_1 + 2 \cdot R_2)$$

$$f_0 = 1,44 / [(R_1 + 2 \cdot R_2)] \cdot C$$

Así que para una $R_1 = 12 \text{ K}\Omega$ y un $DC = 65\%$ calculamos una $R_2 = 14 \text{ K}\Omega$ y un $C = 4,5 \text{ nF}$

En este caso para poder ajustar la frecuencia del reloj con la trama, montamos un potenciómetro en lugar de la resistencia R_2 . Después del ajuste medimos el valor de resistencia del potenciómetro y obtenemos $R_2 = 10 \text{ K}\Omega$. En cuanto a R_1 y C escogemos los valores comerciales $R_1 = 12 \text{ K}\Omega$ y $C = 5,6 \text{ nF}$

4.4.3.2 Contador 74HC193

Este contador tiene:

1 entrada CLK que marca el ritmo de avance del contador; aquí conectamos el reloj de 8 KHz.

Una entrada PL, que carga el valor de las entradas D_0 - D_3 en el contador para comenzar la cuenta desde dicho valor. Aquí conectamos la señal PL que sale de la máquina de estados de Moore.

4 entradas D_0 - D_3 donde pondremos un 1100 para que cuando se active la señal PL cargue los 4 bits y comience a contar desde ahí.

4 salidas Q_0 - Q_3 , donde solo nos interesa la salida Q_2 . Por el propio funcionamiento del contador, esta salida Q_2 alternará de “0” a “1” y viceversa cada 8 ciclos del reloj de 8KHz. Esto hace que la señal que aparece en esta salida sea un reloj de 1KHz con ciclo de trabajo 50%.

4.4.3.3 Registro de desplazamiento 74HC164

Se utiliza un registro de desplazamiento 74HC164.

En la entrada serie del registro de desplazamiento conectamos la señal S_{in} , por donde llegará la trama de 7 bits.

Conectamos el reloj de 1KHz (la salida Q_2 del contador) a la entrada CLK del registro, y con esto conseguimos que cada milisegundo capture 1 bit de la trama.

Conectamos la señal MR (activa a nivel bajo), que viene del autómata, a la entrada reset del registro. Esta señal estará a “0” mientras no llegue trama, y así aseguraremos un “0” a las salidas del registro. Por otro lado, estará a “1” mientras esté llegando una trama, para así permitir al registro que la capture.

Las 8 salidas del registro se conectan a otro registro del tipo 74HC273 donde se almacenará la trama si el comparador digital que comprueba el código del mando indica que la trama debe ser aceptada, si no se desecha. (Ver 4.4.3.4)

La salida Q_7 también corresponde a la señal FIN, que es una de las entradas que gobierna el autómata.

Las salidas Q_4 , Q_5 y Q_6 , que corresponden al código del mando, se conectan también a un comparador 74HC688 que compruebe que el dicho código coincidirá con el programado en los microswitches del receptor. (Ver 4.5)

4.4.3.4 Registro 74HC273

Este registro almacena la trama de 7 bits siempre y cuando el código de mando sea el correcto. Como este registro muestra continuamente en sus salidas lo que tiene memorizado, conseguiremos que el número del pulsador de la última trama recibida se quede iluminado en el display hasta recibir la siguiente trama. Inicialmente deberá tener almacenado 0000000, para esto montamos un circuito de iniciación en la patilla MR. Para este circuito de iniciación calculamos una $R = 100\Omega$ y $C = 100\mu F$.

4.4.3.5 Lógica combinacional añadida

Como se explica más adelante en el comparador digital (ver 4.5), si el código es correcto, conseguiremos un “0” a la salida del 74HC688. Con un negador conseguimos invertir el valor de esa salida. Con una puerta AND conseguimos que la señal en la entrada EN del 74HC273 sea “1” solo cuando la señal CAP y la salida del negador sean “1” simultáneamente.

4.4.3.6 Máquina de estados de Moore

Esta máquina de estados consta de 3 estados:

- ESPERA: La máquina permanecerá en este estado mientras no se reciba ninguna trama poniendo las salidas $PL = 0$, $MR = 0$, $CAP = 0$.
- ADQUISICIÓN: La máquina pasará a este estado en el momento que llegue una trama y aparezca el bit de inicio (“1”) en la entrada S_{in} . Pondrá a las salidas $PL = 1$, $MR = 1$, para que el registro de desplazamiento empiece a capturar la trama, $CAP = 0$ porque el registro 74HC273 no debe capturar ninguna trama hasta que esté completa en el registro de desplazamiento.
- CAPTURA: La máquina pasa a este estado cuando la trama completa está capturada en el registro de desplazamiento. Sabemos esto gracias a la señal FIN. En este estado, las salidas se ponen a $PL = 0$ para que pare el reloj de 1KHz y el registro de desplazamiento deje de capturar bits, $MR = 1$, $CAP = 1$ para que la señal se capture en el registro 74HC273 si esta tiene el código de mando correcto.

Para implementar esto utilizamos 2 biestables tipo D síncronos, que trabajaran a ritmo del reloj de 8 KHz.

Para saber cuáles deben ser las conexiones hacemos un estudio calculando la tabla de transiciones de dicha máquina de Moore y simplificando las funciones correspondientes por Karnaugh.

• **Tabla de transiciones**

Estado actual		Entradas		Estado siguiente		Salidas			Biestables	
Q ₁	Q ₂	S _{in}	FIN	Q ₁ (t+1)	Q ₂ (t+1)	PL	MR	CAP	D ₁	D ₂
0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	0	1	0	0	0	0	1
0	0	1	1	0	1	0	0	0	0	1
0	1	0	0	0	1	1	1	0	0	1
0	1	0	1	1	1	1	1	0	1	1
0	1	1	0	0	1	1	1	0	0	1
0	1	1	1	1	1	1	1	0	1	1
1	1	0	0	0	0	0	1	1	0	0
1	1	0	1	0	0	0	1	1	0	0
1	1	1	0	0	0	0	1	1	0	0
1	1	1	1	0	0	0	1	1	0	0

Siendo:

- Q₁ y Q₂: las salidas de los biestables 1 y 2 respectivamente
- D₁ y D₂: las entradas de los biestables 1 y 2 respectivamente
- S_{in} y FIN: las señales de entrada de la máquina de Moore
- PL, MR y CAP: las señales de salida de la máquina de Moore

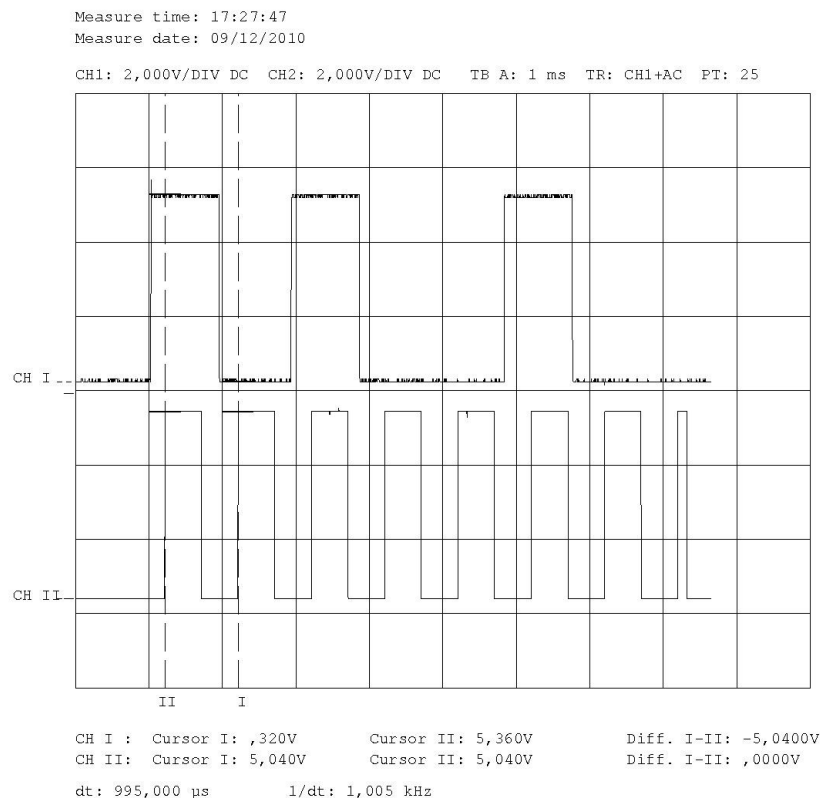
Simplificando por Karnaugh las funciones PL, MR, CAP, D₁ y D₂, obtenemos las funciones:

- $PL = (\neg Q_1) \cdot Q_2$
- $MR = Q_2$
- $CAP = Q_1$
- $D_1 = (\neg Q_1) \cdot Q_2 \cdot FIN$
- $D_2 = (\neg Q_1) \cdot (Q_2 + S_{in})$

Donde los \cdot se implementan con una puerta AND y los $+$ con una puerta OR

Por último para asegurar que inicialmente los biestables tienen un “0” en la salida y evitar efectos transitorios, diseñamos un circuito de iniciación que conectamos a las patillas reset de los biestables. Este circuito de iniciación contará con una $R = 1K\Omega$ y un $C = 33\mu F$.

4.4.4 Captura de la trama frente al reloj de 1 KHz (ajuste)



4.4.5 Plan de pruebas

Utilizamos el osciloscopio para medir la señal de reloj dividida por 8 en la patilla Q_2 del contador 74HC193 y ajustarlo correctamente con la trama.

Comprobamos que las señales CAP, MR y PL se generan correctamente.

Utilizando el modo “Single” del osciloscopio, medimos cada una de las salidas del registro 74HC164 para comprobar que la trama se captura correctamente en este registro.

Midiendo la tensión de cada una de las patillas del registro 74HC273 comprobamos que memorice bien la trama y que esta se mantenga aun cuando no estemos enviando ninguna trama.

Comprobamos que la lógica combinacional funciona correctamente, midiendo la señal de la entrada EN del registro 74HC273 y comprobando que se activa solo cuando debe hacerlo, enviando varias tramas con distintos códigos de mando.

4.4.6 Captura de las distintas señales del autómatas frente a la trama de bits.

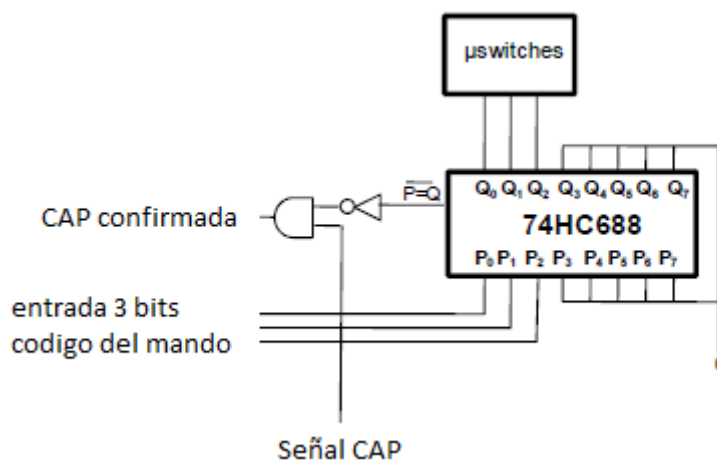
(Ver Anexo I)

4.5 COMPARADOR DIGITAL

4.5.1 Funcionalidad

Este diseño compara los 3 bits correspondientes al código del mando de la trama de 7 bits con el código de 3 bits codificados en los microswitches. Si el código es el mismo permite que la trama se capture en el registro 74HC273 para después ser visualizada en el display. Si el código no coincide, no permite que la trama se capture en dicho registro y la trama se desecha.

4.5.2 Esquema eléctrico



4.5.3 Justificación del diseño

- **Comparador 74HC688:** este chip compara bit a bit sus entradas P_i con las entradas Q_i . Como nuestro código es de 3 bits, solo utilizamos las entradas P_0 - P_2 y Q_0 - Q_2 , así que ponemos el resto de las entradas a "0" para que siempre coincidan. Si los 8 bits coinciden pone un "0" a su salida. Mientras las entradas no coincidan pone un "1" a la salida.
- **Entrada 3 bits código del mando:** Por estos 3 cables llegan los 3 bits que indican el código del mando de la trama recibida. Se conectan a las entradas P_0 - P_2 del comparador para ser comparadas con el código de los microswitches.
- **Microswitches:** Aquí codificamos el código que queremos para el receptor. Tendrá que coincidir en el comparador con los 3 bits del código del mando para que la trama sea aceptada.

4.5.4 Plan de pruebas

Comprobamos con el osciloscopio que la señal a la salida del comparador se activa solo cuando debe hacerlo, enviando varias tramas con distintos códigos de mando.

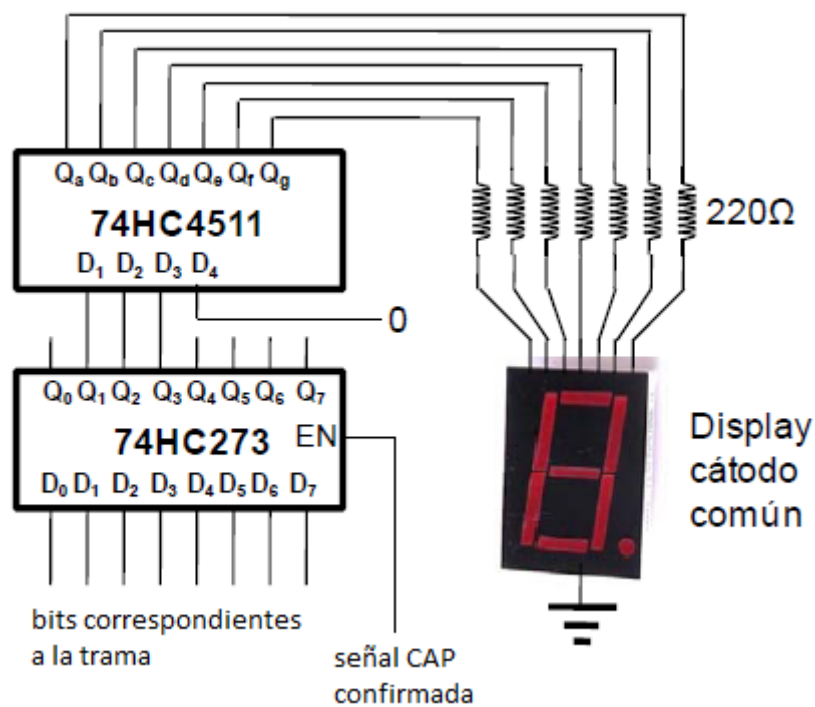
Comprobamos con el osciloscopio que la señal a la salida del comparador se activa solo cuando debe hacerlo, enviando siempre la misma trama y cambiando el código de los microswitches del receptor.

4.6 CONVERSION BCD-7 SEGMENTOS Y VISUALIZACIÓN

4.6.1 Funcionalidad

Con este diseño conseguimos codificar los 3 bits del pulsador para después mostrar, en un display, el número correspondiente al correspondiente al pulsador.

4.6.2 Esquema eléctrico



4.6.3 Justificación del diseño

- **Registro 74HC273:** (ver 4.4.3.4)
- **Decodificador 74HC4511:** Conectamos las salidas Q_1 - Q_3 del 74HC273 (correspondientes al código del pulsador) a las entradas D_1 - D_4 . Además ponemos un “0” en la entrada D_4 . De esta manera conseguiremos codificar el código de 3 bits del pulsador para poder utilizar el display.
- **Display 7 segmentos:** Conectamos las salidas del 75HC4511 al display utilizando unas resistencias de 220Ω para limitar la corriente que llega al display y así evitar que se deteriore el decodificador. Inicialmente mostrará un 0. Según se haya pulsado el botón 1, 2 o 3 mostrara un 1, 2 o 4 respectivamente.

4.6.4 Plan de pruebas

Comprobamos que, antes de recibir la primera trama, muestra un 0 en el display

Enviamos varias tramas, pulsando diferentes botones, para ver si muestra el número correspondiente al botón pulsado.

Enviamos varias tramas con diferentes códigos de mando para comprobar que el display no cambia el número cuando el código del mando no es correcto.

5. Principales problemas encontrados

Los principales problemas que nos encontramos en la realización de la práctica son los siguientes:

- **Filtro Paso Banda:** Lo que más dificultad nos supuso en la realización de esta etapa (como ya comentamos con anterioridad) fue el diseño y la caracterización del filtro aislado del sistema.

A la hora del cálculo de valores de los componentes que lo formaban parecía no haber problema, pero a la hora de montarlo ajustando con los valores comerciales no filtraba a la frecuencia central calculada (la de la portadora) y perdimos mucho tiempo en su implementación.

En cuanto a su caracterización tardamos mucho tiempo en realizar todas las medidas para hacernos una idea de la forma aproximada que tiene, de si filtraba a la frecuencia adecuada y de la realización de sus diagramas de Bode.

- **Filtro Paso Bajo:** Tal y como comenté anteriormente para el filtro paso banda, para el paso bajo nos pasó algo parecido. A la hora de ajustar la frecuencia de corte tuvimos problemas para obtener un valor adecuado para conseguir un filtrado eficaz sin componentes innecesarias, ni uno demasiado agresivo que “filtrara demasiado” suprimiendo información necesaria.

En cuanto a su caracterización tuvimos los mismos problemas que con el filtro paso banda.

- **Señal espuria del emisor:** a la hora de capturar la trama veíamos que antes del bit de inicio había un pico que la maquina interpretaba como el bit de inicio de la trama. Lo solucionamos quitando el condensador de desacople de $100\mu\text{F}$ del emisor gracias a la ayuda de profesores y monitores.
- **Problemas con el reloj de 1KHz al colocar el LED:** al realizar el montaje de la parte analógica del emisor, el reloj de 1KHz disminuía su frecuencia considerablemente sin ningún motivo aparente. Lo resolvimos aumentando la resistencia de base del transistor.
- **Diseño del autómatas:** aquí sufrimos un retraso ya que los cálculos y el montaje estaban bien hechos, y todas las conexiones comprobadas varias veces, pero el autómatas no funcionaba. Para solucionarlo fuimos aislando parte por parte y realizando las medidas pertinentes hasta que logramos aislar el error. Este era que los relojes de 1KHz de emisor y receptor no estaban totalmente sincronizados debido al potenciómetro utilizado en el receptor asique no se capturaba la trama correctamente. Una vez subsanado el

problema y tras muchas horas de trabajo infructuoso conseguimos que funcionara correctamente.

Estos han sido los principales problemas con los que nos hemos encontrado a la hora de la realización de la práctica, pero los hemos conseguido subsanar y sacar adelante el proyecto llegando a un final satisfactorio.

6. Bibliografía

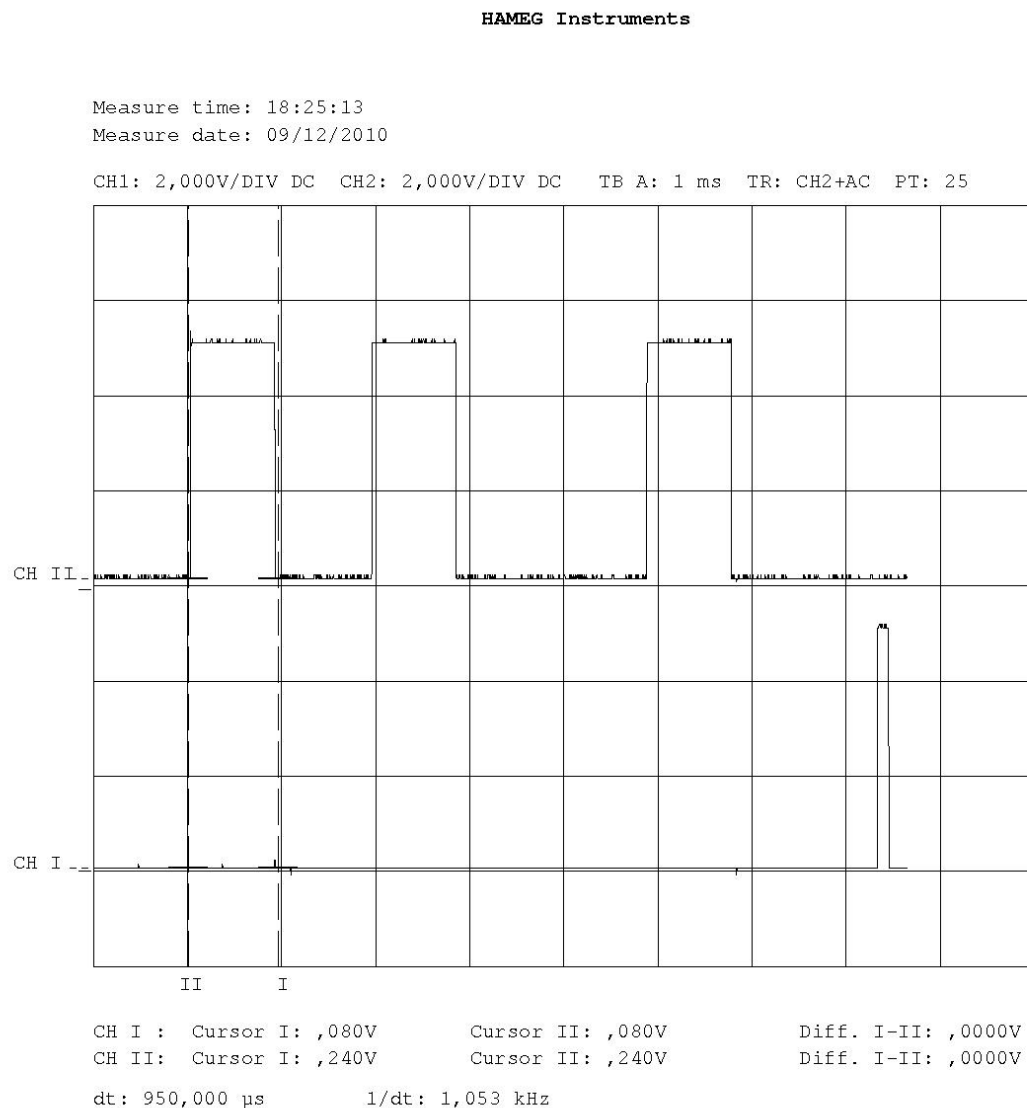
- DISEÑO DIGITAL, JOHN WAKERLY-PRENTICE HALL.
- APUNTES DE ASIGNATURAS DE LA ESCUELA, COMO: CEDG (para la parte del autómata), CEAN (diagramas de Bode), ...
- WWW.DATASHEETCATALOG.COM
- ENUNCIADO DE LA PRACTICA.
- CIRCUITOS ELECTRÓNICOS: ANÁLISIS, DISEÑO Y SIMULACIÓN (Norbert R. Malik)
- WWW.WIKIPEDIA.COM

7. ANEXO I: Mediciones adicionales

Añadimos las siguientes capturas porque nos parecen relevantes a la hora de definir el funcionamiento del autómat y ayudan a entender gráficamente la función de las señales en cuestión y de la maquina en general.

La trama de la señal Sin es: 1-010-010 identificándose esta secuencia con bit de inicio-código del mando-pulsador.

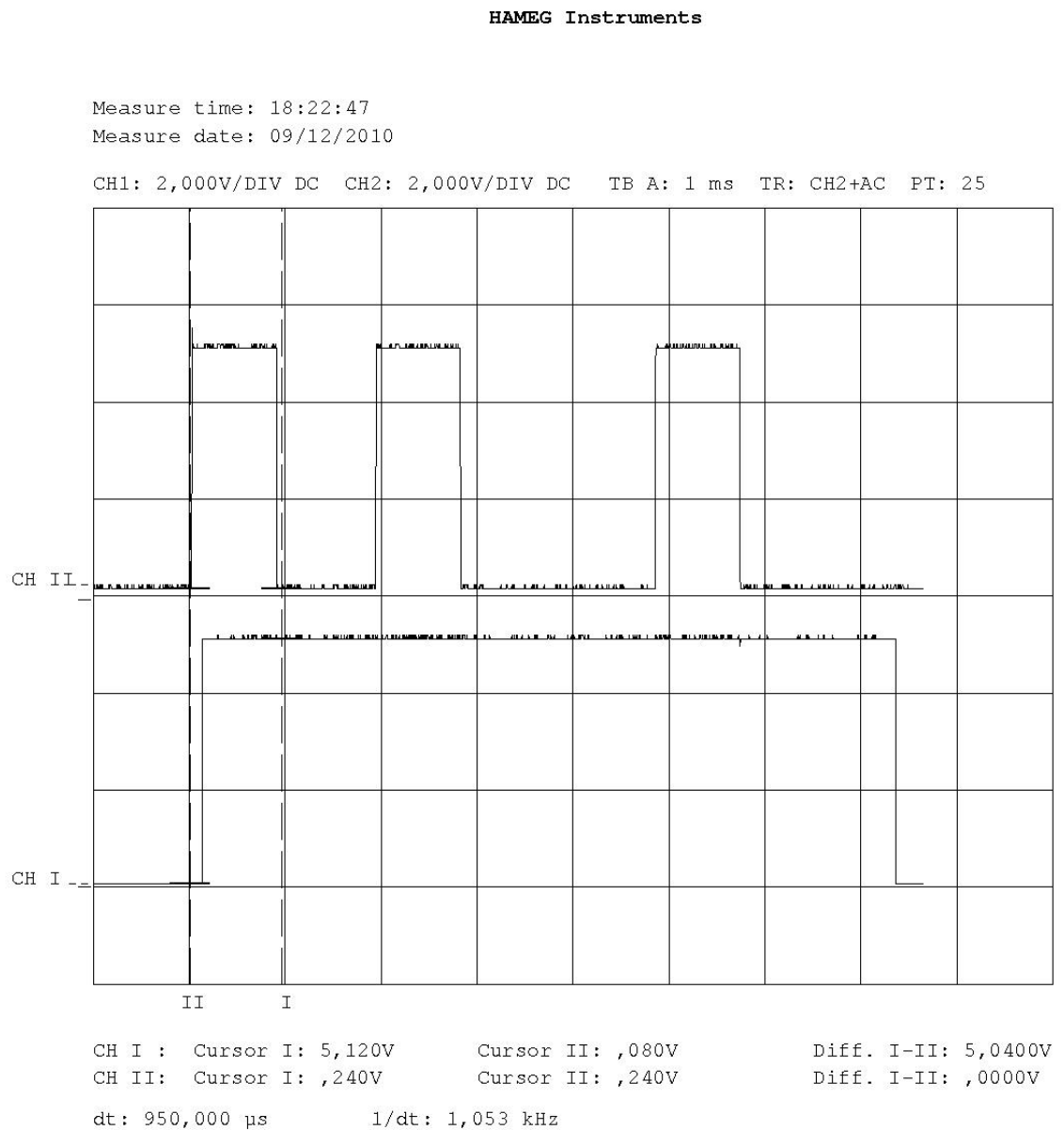
- COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL CAP:



CH2 – Sin

CH1 - CAP

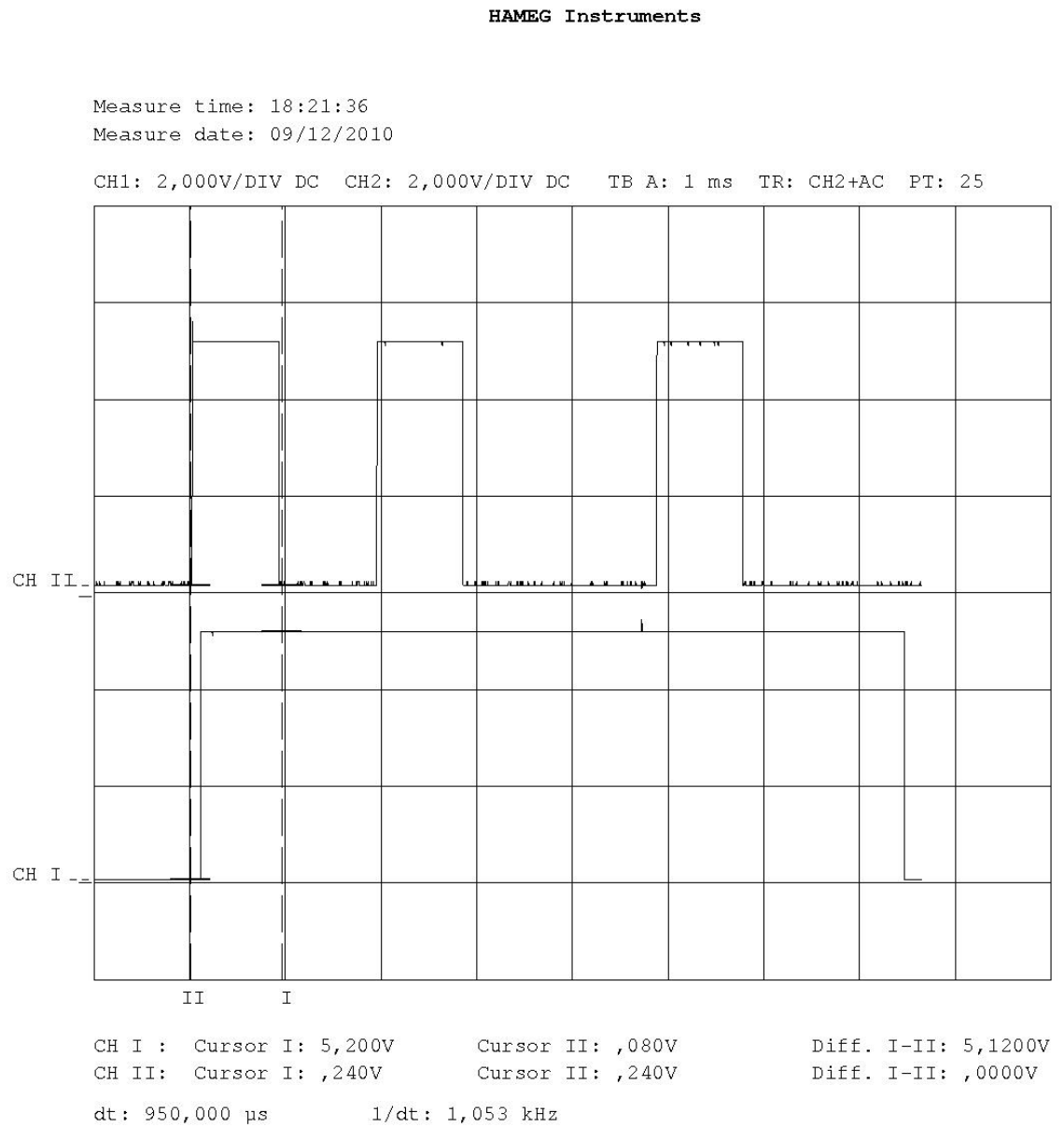
- COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL PL:



CH2 – Sin

CH1 - PL

- COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL MR:



CH2 – Sin

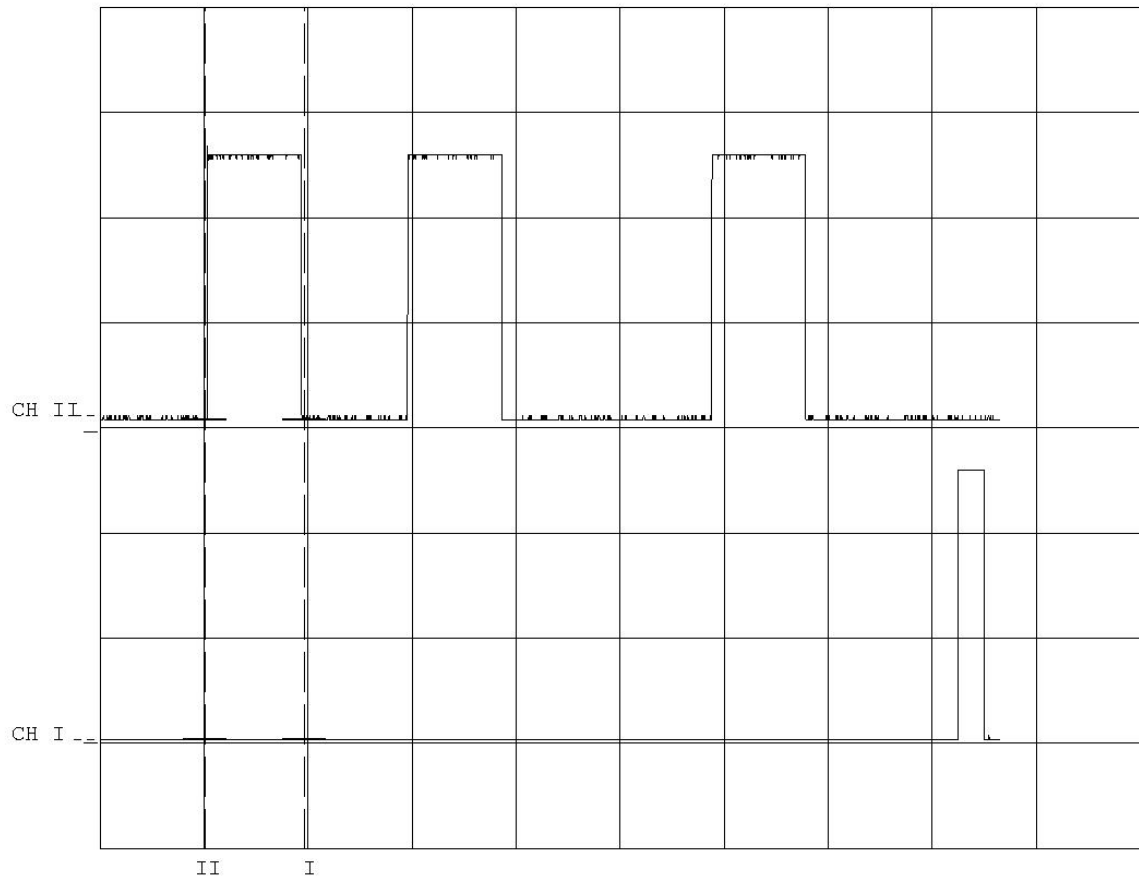
CH1 – MR

- COMPARACIÓN ENTRE LA SEÑAL Sin Y LA SEÑAL FIN:

HAMEG Instruments

Measure time: 18:16:51
Measure date: 09/12/2010

CH1: 2,000V/DIV DC CH2: 2,000V/DIV DC TB A: 1 ms TR: CH2+AC PT: 25



CH I : Cursor I: ,080V Cursor II: ,080V Diff. I-II: ,0000V
CH II: Cursor I: ,240V Cursor II: ,240V Diff. I-II: ,0000V
dt: 950,000 μ s 1/dt: 1,053 kHz

CH2 – Sin

CH1 - FIN

8. ANEXO II: Caracterización de los filtros

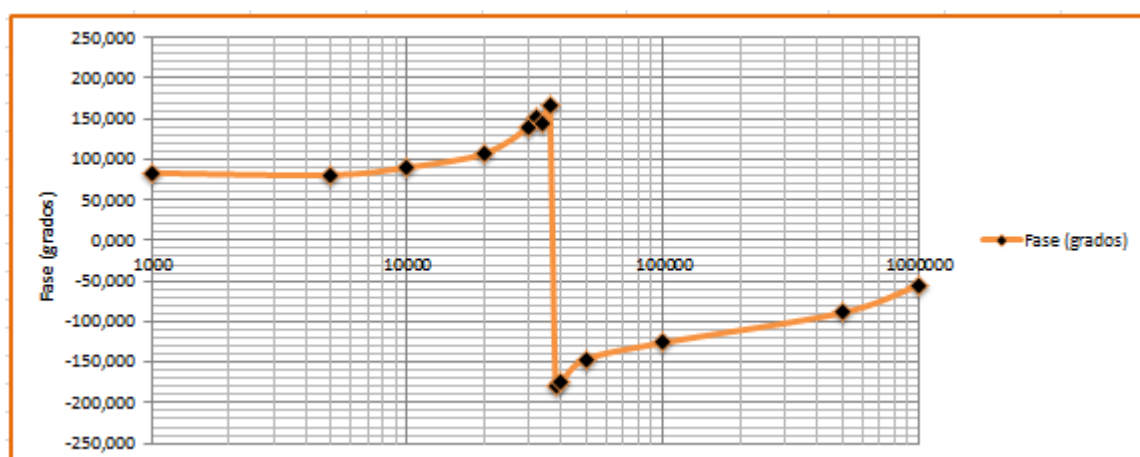
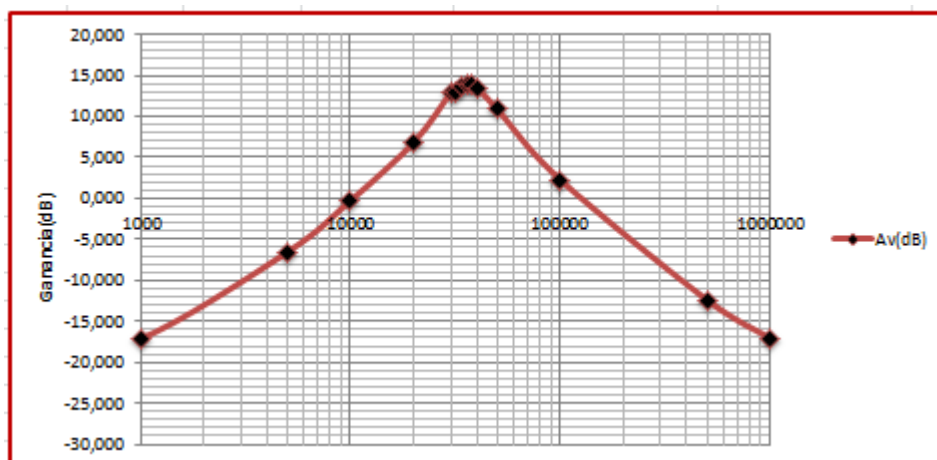
8.1. FILTRO PASO BANDA:

A continuación se incluyen las medidas prácticas de módulo y fase de la respuesta en frecuencia realizadas en el laboratorio con el osciloscopio:

f(Hz)	Av	Av(dB)	tiempo desfase (ms)	Periodo (ms)	Fase (grados)
100	0,07	-23,098	2,400	10,400	83,077
500	0,16	-15,918	0,500	2,020	89,109
1000	0,14	-17,077	0,230	0,992	83,468
5000	0,47	-6,558	0,045	0,203	80,711
10000	0,97	-0,265	0,025	0,100	90,000
20000	2,20	6,848	0,015	0,051	106,931
30000	4,40	12,869	0,013	0,033	140,120
32000	4,50	13,064	0,013	0,031	150,482
34000	4,80	13,625	0,012	0,030	144,966
36000	5,00	13,979	0,013	0,028	165,957
38000	4,96	13,910	0,013	0,026	-180,000
40000	4,75	13,534	0,013	0,025	-174,286
50000	3,50	10,881	0,012	0,020	-146,139
100000	1,30	2,279	0,007	0,010	-126,000
500000	0,24	-12,396	0,001	0,002	-89,091
1000000	0,14	-17,077	0,000	0,000	-55,102

f(Hz)	Av	Av(dB)	Fase (grados)
100	0,07	-23,098	83,077
500	0,16	-15,918	89,109
1000	0,14	-17,077	83,468
5000	0,47	-6,558	80,711
10000	0,97	-0,265	90,000
20000	2,20	6,848	106,931
30000	4,40	12,869	140,120
32000	4,50	13,064	150,482
34000	4,80	13,625	144,966
36000	5,00	13,979	165,957
38000	4,96	13,910	-180,000
40000	4,75	13,534	-174,286
50000	3,50	10,881	-146,139
100000	1,30	2,279	-126,000
500000	0,24	-12,396	-89,091
1000000	0,14	-17,077	-55,102

Y a continuación los diagramas de módulo y fase del filtro:



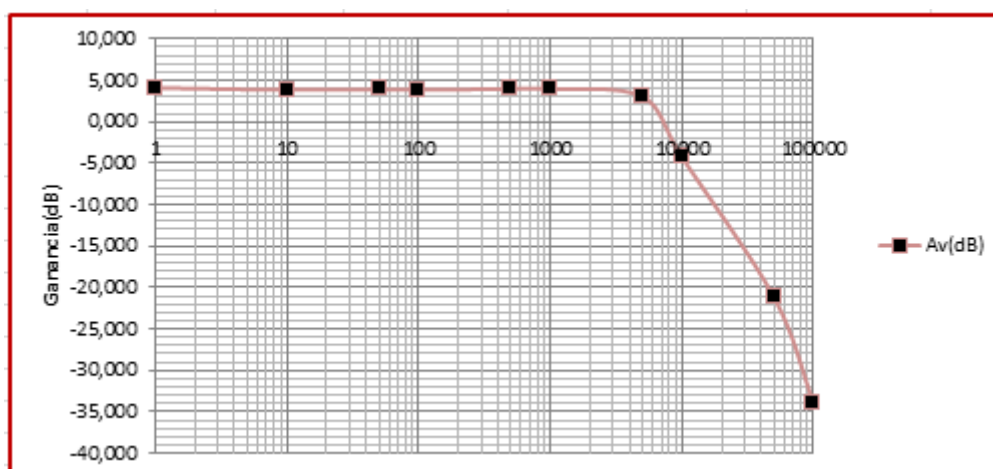
8.2. FILTRO PASO BAJO:

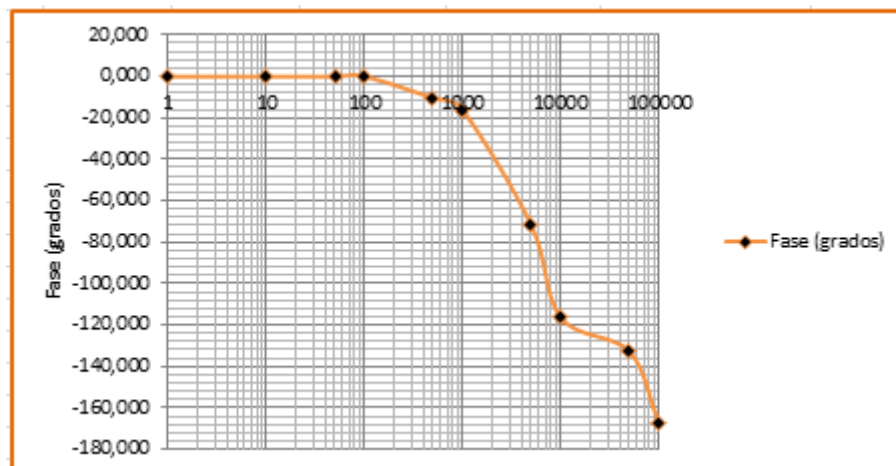
A continuación se incluyen las medidas prácticas de módulo y fase de la respuesta en frecuencia realizadas en el laboratorio con el osciloscopio:

f(Hz)	Av	Av(dB)	tiempo desfase (ms)	Periodo (ms)	Fase (grados)
1	1,6	4,082	0,000	100,500	0,000
10	1,56	3,862	0,000	100,500	0,000
50	1,57	3,918	0,000	20,200	0,000
100	1,56	3,862	0,000	10,040	0,000
500	1,58	3,973	-0,058	2,000	-10,440
1000	1,58	3,973	-0,045	1,000	-16,200
5000	1,42	3,046	-0,040	0,201	-71,642
10000	0,61	-4,293	-0,033	0,102	-116,471
50000	0,087	-21,210	-0,007	0,020	-132,727
100000	0,02	-33,979	-0,005	0,010	-167,525

f(Hz)	Av	Av(dB)	Fase (grados)
1	1,6	4,082	0,000
10	1,56	3,862	0,000
50	1,57	3,918	0,000
100	1,56	3,862	0,000
500	1,58	3,973	-10,440
1000	1,58	3,973	-16,200
5000	1,42	3,046	-71,642
10000	0,61	-4,293	-116,471
50000	0,087	-21,210	-132,727
100000	0,02	-33,979	-167,525

Y a continuación los diagramas de módulo y fase del filtro:





8.3. Cálculo de Polos y Ceros:

- Filtro paso banda:

$$H(j\omega) = \frac{-j\omega \cdot \frac{1}{R_1 C}}{-\omega^2 + j\omega \frac{2}{R_2 C} + \frac{1}{R_1 R_2 C^2}}$$

$$R_1 = 11,5 \text{ K}\Omega$$

$$R_2 = 144,7 \text{ K}\Omega$$

$$C = 103,75 \text{ pF}$$

Iguualamos el denominador a cero :

$$(j\omega)^2 + j\omega (2/R_2 C) + 1/(R_1 R_2 C^2) = 0$$

Resolviendo la ecuación:

$$j\omega = -6,661 \cdot 10^4 \pm j 2,266 \cdot 10^5$$

Tomamos la parte imaginaria que es ω_p y calculamos f_p :

$$f_p = \omega_p / 2\pi = 36,064 \text{ KHz} \text{ (Es un polo doble)}$$

- Filtro paso bajo:

$$H(j\omega) = \frac{G \frac{1}{R^2 C^2}}{-\omega^2 + j\omega \frac{3-G}{RC} + \frac{1}{R^2 C^2}}$$

$$R = 12 \text{ K}\Omega$$

$$C = 2,2 \text{ nF}$$

$$R_1 = 3,3 \text{ K}\Omega$$

$$R_2 = 2 \text{ K}\Omega$$

$$G = 1 + R_2/R_1 = 1,606$$

Iguualamos el denominador a cero :

$$(j\omega)^2 + j\omega [(3-G)/(RC)] + 1/(R^2 C^2) = 0$$

Resolviendo la ecuación:

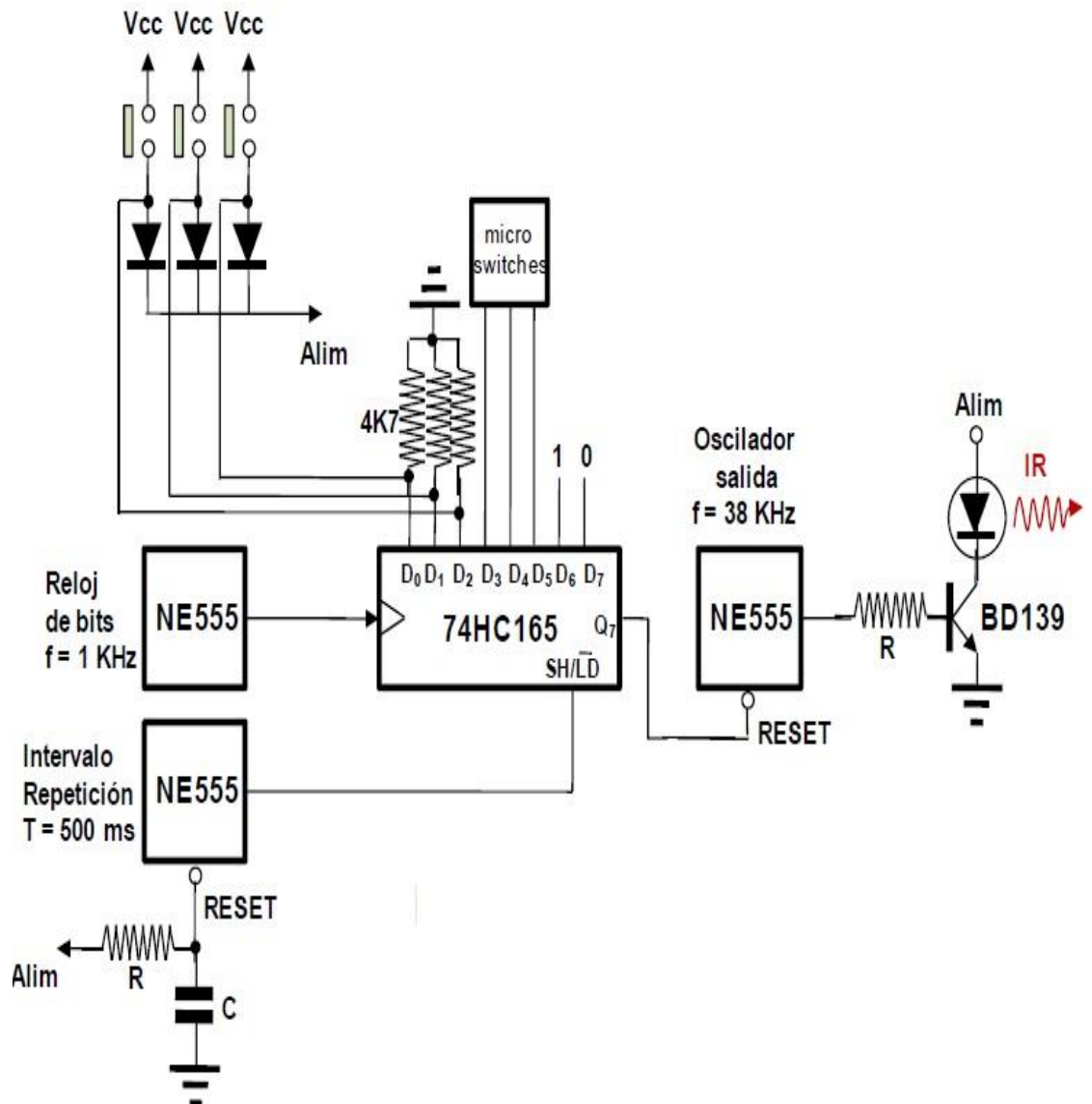
$$j\omega = -26,4015 \cdot 10^3 \pm j 27,161 \cdot 10^3$$

Tomamos la parte imaginaria que es ω_p y calculamos f_p :

$$f_p = \omega_p / 2\pi = 4,322 \text{ KHz} \text{ (Es un polo doble)}$$

9. ANEXO III: Esquema completo del montaje

9.1. Esquema Eléctrico del Emisor:



9.2. Esquema Eléctrico del Receptor:

