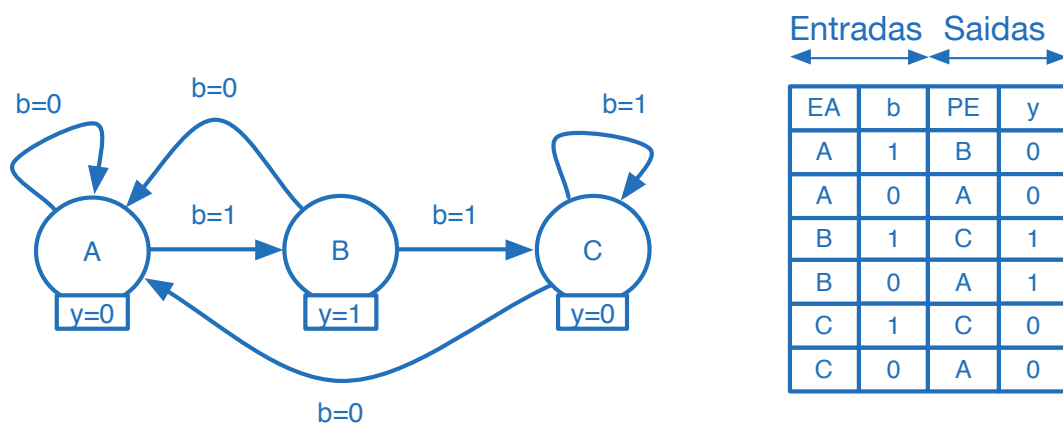
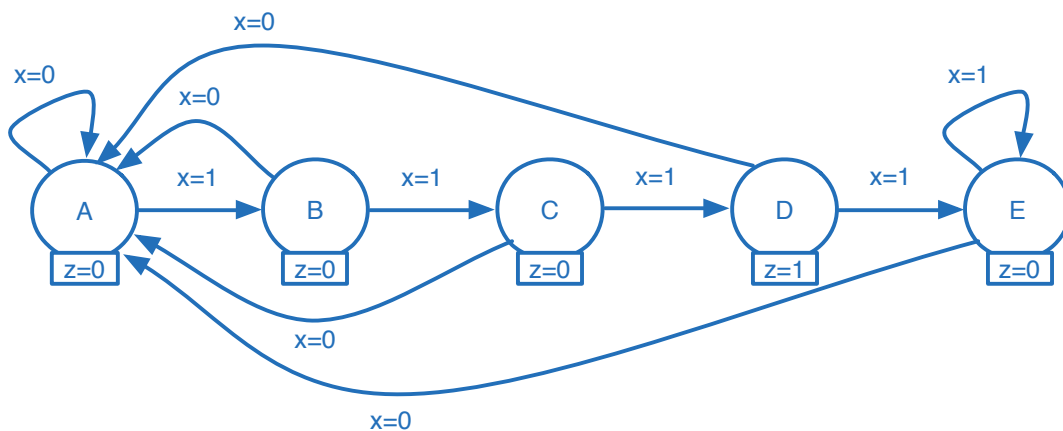


## QUESTÕES AULA 7 TEORÍA

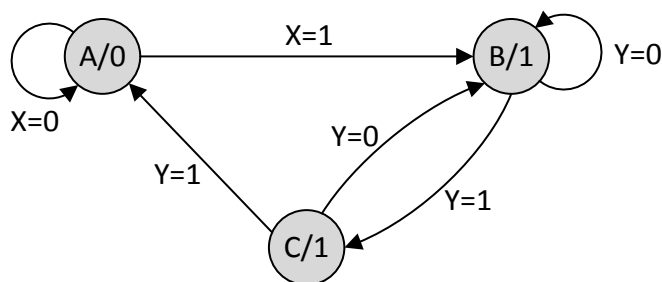
**Problema 7.1.** Faça o diagrama de estados de uma FSM para um circuito que tem um botão **b** ligado em sua entrada e deve deixar a sua saída **y** em nível alto por exatamente um período de *clock* após o aperto do botão. Assim, a saída deve ficar em nível alto por exatamente um ciclo de *clock* mesmo que o botão fique apertado por um tempo superior.



**Problema 7.2.** Faça o diagrama de estados de uma FSM para um circuito que gere a saída **Z=1**, durante um ciclo de relógio quando na entrada **X** for “1” durante os três intervalos precedentes de relógio. Caso quatro ou mais ciclos de relógio **X** for “1”, a saída será 0.



**Problema 7.3.** Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por duas entradas (X,Y) e uma saída (Z):



- a) Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- b) Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.

a)

| EA | q1 | q0 |
|----|----|----|
| A  | 0  | 0  |
| B  | 0  | 1  |
| C  | 1  | 0  |
| D  | 1  | 1  |

Estado atual (EA)=q1q0

Proximo Estado (PE)=Q1Q0

| Entradas |    |   |   | Saídas |    |   |
|----------|----|---|---|--------|----|---|
| q1       | q0 | X | Y | Q1     | Q0 | Z |
| 0        | 0  | 0 | — | 0      | 0  | 0 |
| 0        | 0  | 1 | — | 0      | 1  | 0 |
| 0        | 1  | — | 0 | 0      | 1  | 1 |
| 0        | 1  | — | 1 | 1      | 0  | 1 |
| 1        | 0  | — | 0 | 0      | 1  | 1 |
| 1        | 0  | — | 1 | 0      | 0  | 1 |
| 1        | 1  | — | — | —      | —  | — |

b)

**Q1**

| XY   | 00 | 01 | 11 | 10 |   |
|------|----|----|----|----|---|
| q1q0 | 00 | 0  | 0  | 0  | 0 |
| 01   | 0  | 1  | 1  | 0  |   |
| 11   | —  | —  | —  | —  |   |
| 10   | 0  | 0  | 0  | 0  |   |

**Z**

| XY   | 00 | 01 | 11 | 10 |   |
|------|----|----|----|----|---|
| q1q0 | 00 | 0  | 0  | 0  | 0 |
| 01   | 1  | 1  | 1  | 1  |   |
| 11   | —  | —  | —  | —  |   |
| 10   | 1  | 1  | 1  | 1  |   |

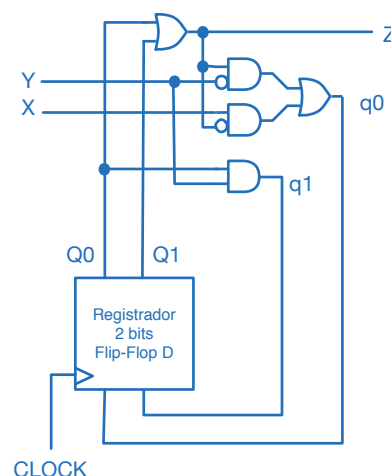
**Q0**

| XY<br>q1q0 | 00 | 01 | 11 | 10 |
|------------|----|----|----|----|
| 00         | 0  | 0  | 1  | 1  |
| 01         | 1  | 0  | 0  | 1  |
| 11         | —  | —  | —  | —  |
| 10         | 1  | 0  | 0  | 1  |

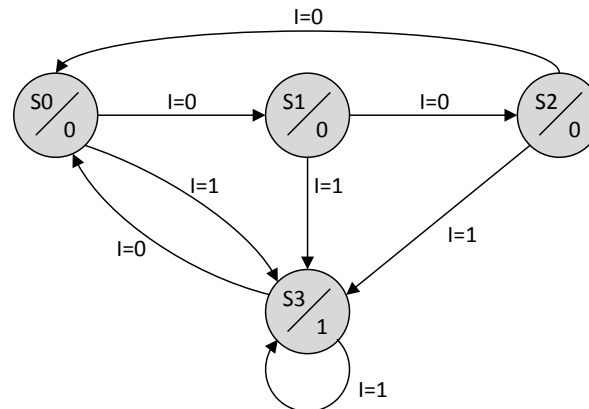
$$Q1 = q0Y$$

$$Q0 = q1Y' + q0Y' + q1'q0'X = Y'(q1 + q0) + X(q1 + q0)'$$

$$Z = q1 + q0$$

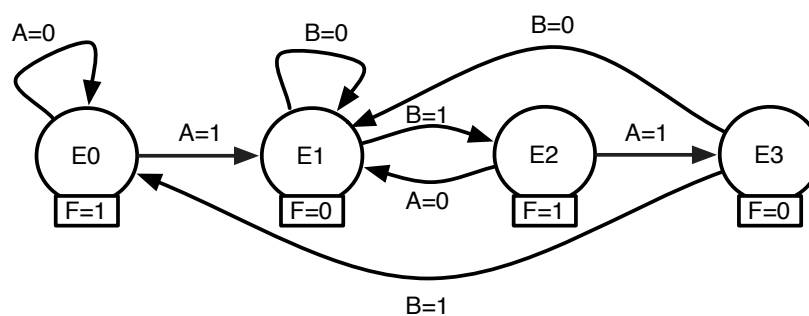


**Problema 7.4.** Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por uma entrada (I) e uma saída (R):



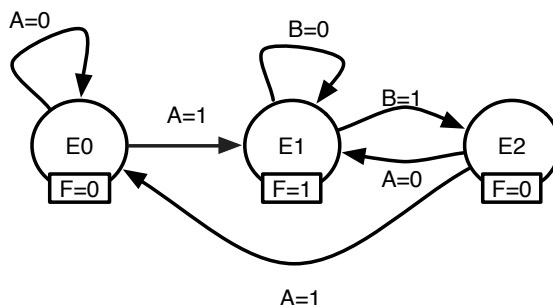
- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação com um flip-flop por estado (*one-hot*) e de flip-flops do tipo D.
- Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.

**Problema 7.5. (Prova 2018.1)** Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por duas entradas (A,B) e uma saída (F):



- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.

**Problema 7.6.** Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por duas entradas (A,B) e uma saída (F):

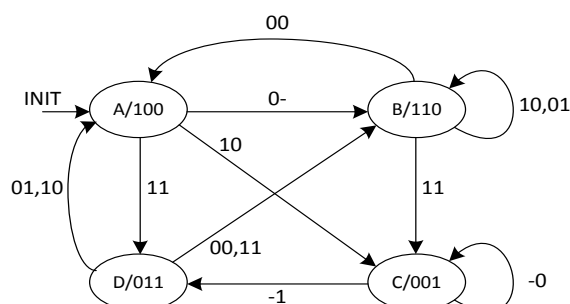


- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.

**Problema 7.7.** Desenhe o diagrama de estados de uma máquina sequencial síncrona cuja função é gerar um bit de paridade para as palavras analisadas. As palavras têm comprimento 3, mas o circuito usa 4 impulsos de relógio para analisar cada palavra: os primeiros 3 impulsos são para os bits da palavra e o quarto impulso serve para a geração do bit de paridade. O bit de paridade deve vir igual a 1 se a paridade da palavra recebida for par, e a 0 se for ímpar. Enquanto o quarto impulso não ocorrer, o valor na saída é indiferente.

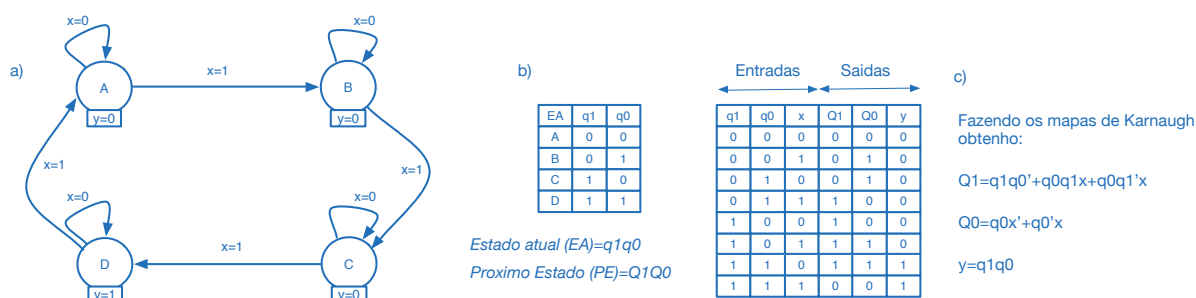
**Problema 7.8.** Considere que pretende projectar um circuito representado pelo diagrama de estados seguinte (note que o sistema tem duas entradas M e N e três saídas X, Y e Z; a ordem dos valores apresentados no diagrama é exactamente MN para as entradas e XYZ para a saídas):

- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.

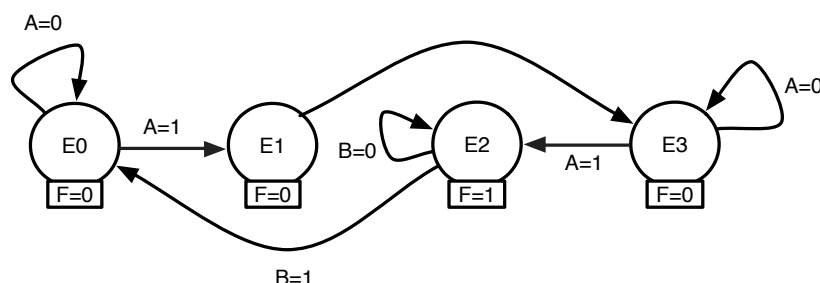


**Problema 7.9.** Considere um contador de 2 bits com contagem ascendente, pausa e indicação de máximo da contagem.

- Faça o diagrama de estados
- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- Sintetize as funções lógicas correspondentes às entradas dos flip-flops e à saída do circuito.



**Problema 7.10. (Prova 2019.2)** Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por duas entradas (A,B) e uma saída (F):



- Apresente a tabela de transição de estados deste circuito. Considere a utilização de uma codificação binária e de flip-flops do tipo D.
- Sintetize as funções lógicas mínima correspondentes às entradas dos flip-flops e à saída do circuito.