



PONTIFICIA UNIVERSIDAD CATÓLICA DE CHILE
DEPARTAMENTO DE CIENCIA DE LA COMPUTACIÓN
IIC2343 - ARQUITECTURA DE COMPUTADORES

Tarea 5

8 de junio de 2019

Entrega: Viernes 21 de Junio 20:00hr

1^{er} semestre 2019 - Yadran Eterovic

Requisitos

- Esta tarea es estrictamente individual y el curso se encuentra afecto al código de [honestidad académica](#).
- El nombre del archivo es parte del formato, no respetarlo será penalizado con la nota mínima.
- Todas las preguntas deben ser respondidas en base al material del curso, apoyadas con cálculos y ejemplos. Agregue todo lo que considere necesario con tal de obtener una respuesta completa.
- El uso de material externo debe acompañarse con argumentos que apoyen su uso y debe ser citado según corresponda. No es necesario seguir un formato en específico. Con que quede clara la referencia y su origen sea comprobable, es suficiente.
- Cualquier material sin referencia y el uso de tareas pasadas será sancionado con la nota mínima y citación con el profesor a cargo.
- Recordar que las tareas están para que aprendan, no hay beneficio en buscar atajos.
- Esta tarea deberá ser subida a su repositorio personal de [GitHub](#) correspondiente en la fecha y hora dada.

Pregunta 1

- a) Explique qué desventajas tiene el uso de un *pipeline* muy profundo en un computador genérico.
- b) La predicción de salto es una función de los procesadores modernos donde se decide, en caso de ser necesario, qué instrucciones se ejecutarán a continuación antes de conocer el resultado de la instrucción de salto. ¿Cuál es el objetivo de esta predicción? ¿Qué problemas tiene asociados?
- c) Si sabe de antemano que una instrucción no utiliza una etapa del *pipeline*, indique cuándo y cómo podría implementar una aceleración del *pipeline* de un computador genérico.
- d) ¿Cómo podría solucionarse un *hazard* estructural que involucra la colisión de dos etapas que requieren la lectura de datos desde un registro?

Pregunta 2

Una *Stalling Unit* es una unidad que permite a una CPU con *pipeline* hacer *stalling* dinámicamente en caso de *hazards* inevitables, similar a como un compilador inserta NOPs para resolver las mismas situaciones. Indique por qué dicha unidad se necesita en procesadores reales, por qué no se incluye en el computador básico y, si quisiera incluirla, cómo la conectaría. Sea detallado en su respuesta, piense que alguien debe poder replicar su propuesta.

Pregunta 3

- a) Comente brevemente en qué consisten los procesadores con arquitecturas CISC y RISC. Explique sus diferencias y, para cada arquitectura, señale ventajas y desventajas.
- b) Dado su conocimiento sobre *pipeline* y arquitecturas, ¿es conveniente implementar un procesador CISC con unidades que resuelven la operación CISC completa? ¿Es mejor construir un computador RISC que emule la arquitectura CISC de alguna forma? Justifique.

Pregunta 4

- Describa y compare los tipos de arquitectura paralelas SIMD, SISD, MISD y MIMD. Además, entregue un ejemplo para cada arquitectura. *Nota:* Una de estas clasificaciones es difícil de encontrar en la práctica. Elongue su definición para que calce con ejemplos reales.
- ¿Qué tipo de operaciones son las que más beneficio sacan del paralelismo SIMD? Complemente las diferencias con ejemplos para cada uno de los casos.
- ¿Es posible tener simultáneamente paralelismo del tipo SISD y SIMD? Si su respuesta es negativa, justifíquela, y si es positiva, indique detalladamente un caso en que esto se dé.

Pregunta 5

- Complete la siguiente tabla asumiendo que por cada entrada de la tabla de páginas, se utilizan 4 bits para *flags*. Escriba todos los cálculos asociados para fundamentar su respuesta:

Bits Dir. Virt.	Bits Dir. Fís.	Tam. Pág.	Bits Pág.	Bits Marco	Bits por entrada
32	32	16KB			
32	26			13	
	32		21		21
		32KB	25		25
64			48		28

- ¿Tiene sentido utilizar una memoria caché de tamaño superior a la memoria principal? ¿Cambia el análisis si el tamaño es igual al de la memoria direccionable?
- Suponga que está escribiendo una subrutina que realiza el producto punto entre dos matrices N y M. Explique detalladamente qué consideraciones se deben tomar para maximizar el *hit-rate*. Póngase en todos los casos posibles. **Nota:** Con detalladamente, se espera que otra persona sea capaz de replicar los resultados.

Pregunta 6

Asuma que una CPU tiene un espacio de direccionamiento virtual de 13 bits cuyas páginas son de 1KB. Esta máquina, sin embargo, cuenta tan solo con 4KB de memoria RAM disponibles para marcos. Asuma que los marcos están inicialmente vacíos. En un momento comienza a ejecutarse un proceso (P1) que, durante su ejecución, utiliza las direcciones de memoria desde la 0 hasta la 1500. Luego de esto, el sistema operativo hace un cambio de contexto, con lo que empieza a ejecutarse un segundo proceso (P2) que, durante su ejecución, utiliza las direcciones de memoria desde la 0 hasta la 500, y desde la 4500 a la 5000. Los datos que el proceso P2 almacena en estas últimas direcciones (de la 4500 hasta la 5000) son compartidos por el proceso P3 (tanto para lectura como para escritura), el que accede a ellos a través de las direcciones virtuales 2452 a la 2952. Se genera otro cambio de contexto y empieza a ejecutarse este tercer proceso (P3), el cual hace uso de las direcciones de memoria desde la 0 hasta la 1000, utilizando además datos desde la dirección 2500 a la 2600. Suponga que la política de reemplazo de páginas en los marcos es FIFO.

Para cada una de las siguientes preguntas, explique cómo llegó a su respuesta. De ser necesario, fundamente a través de cálculos, razonamientos y supuestos.

1. Determine, para cada marco, de qué proceso o procesos es la información y/o datos que contiene. También indique qué páginas, de haber, se encuentran en disco.
2. Escriba las tablas de páginas asociadas a estos tres procesos.

Luego de un cambio de contexto, el proceso P1 lee la dirección de memoria 500. Posterior a esto, el mismo proceso requiere escribir en la dirección de memoria 600.

3. Determine en qué dirección real se escribe en la memoria principal al escribir este proceso en la dirección 600.
4. Determine, para cada marco, de qué proceso o procesos es la información y/o datos que contiene. También indique qué páginas, de haber, se encuentran en disco.
5. Escriba las tablas de página asociadas a estos tres procesos.
6. Indique en qué direcciones físicas, de estar, se encuentran las direcciones virtuales:
 - 2500 del proceso P3
 - 2000 del proceso P1
 - 4548 del proceso P2

Entrega y evaluación

La tarea se debe realizar de **manera individual** y la entrega se realizará a través de GitHub. El formato de entrega debe consistir en un archivo llamado `tarea5_XXXXXXX.pdf`, donde `XXXXXXX` debe reemplazarse por su número de alumno. El formato de creación es libre pero se considerará una bonificación de 5 décimas si realizan su informe en L^AT_EX. De hacerlo, debe subir un `.rar/.zip`, siguiendo el mismo formato del nombre a su repositorio, con el PDF y todos los elementos necesarios para compilar el `.tex`

Archivos que no compilen y/o que no cumplan con el formato de entrega implicarán nota **1.0** en la tarea, sin excepciones. En caso de atraso, se aplicará un descuento de **1.0** punto por cada 6 horas o fracción.

Política de Integridad Académica

Los alumnos de la Escuela de Ingeniería deben mantener un comportamiento acorde al Código de Honor de la Universidad:

“Como miembro de la comunidad de la Pontificia Universidad Católica de Chile me comprometo a respetar los principios y normativas que la rigen. Asimismo, prometo actuar con rectitud y honestidad en las relaciones con los demás integrantes de la comunidad y en la realización de todo trabajo, particularmente en aquellas actividades vinculadas a la docencia, el aprendizaje y la creación, difusión y transferencia del conocimiento. Además, velaré por la integridad de las personas y cuidaré los bienes de la Universidad.”

En particular, se espera que mantengan altos estándares de honestidad académica. Cualquier acto deshonesto o fraude académico está prohibido; los alumnos que incurran en este tipo de acciones se exponen a un procedimiento sumario. Específicamente, para los cursos del Departamento de Ciencia de la Computación, rige obligatoriamente la siguiente política de integridad académica. Todo trabajo presentado por un alumno (grupo) para los efectos de la evaluación de un curso debe ser hecho individualmente por el alumno (grupo), sin apoyo en material de terceros. Por “trabajo” se entiende en general las interrogaciones escritas, las tareas de programación u otras, los trabajos de laboratorio, los proyectos, el examen, entre otros. Si un alumno (grupo) copia un trabajo, los antecedentes serán enviados a la Dirección de Docencia de la Escuela de Ingeniería para evaluar posteriores sanciones en conjunto con la Universidad, las que pueden incluir reprobación del curso y un procedimiento sumario. Por “copia” se entiende incluir en el trabajo presentado como propio partes hechas por otra persona. Está permitido usar material disponible públicamente, por ejemplo, libros o contenidos tomados de Internet, siempre y cuando se incluya la cita correspondiente.