

Wyklad02

Rafał Grot

October 11, 2022

Contents

1	Cykl pracy komputera	1
1.1	Uruchomienie komputera	1
1.1.1	Włączenie zasilania	1
1.1.2	Ładowanie systemu operacyjnego	2
1.1.3	Inicjacja systemu operacyjnego	2
1.1.4	Faza aplikacji	3
1.1.5	zamykanie systemu operacyjnego	3
2	Konstrukcja i zasada działania mikroprocesora	3
2.1	mikroprocesor	3
2.1.1	Typy	3
2.1.2	Rodzaje	4
2.1.3	Moduły	4
2.2	Architektury	4
2.2.1	von Neumana	4
2.2.2	Harwardzka	5
2.3	Rodziny procesorów	5
2.3.1	X86/IA-32	5
2.3.2	IA-64	7
2.3.3	ARM	8

1 Cykl pracy komputera

1.1 Uruchomienie komputera

1.1.1 Włączenie zasilania

1. przejście w stan wysokiej impedancji

2. moduły wykonują testy wewnętrzne
3. mikroprocesor wystawia na magistralę adresową wartość FFFF:0 (zapis segment:offset)
4. mikroprocesor pobiera zawartość zaadresowanej pamięci i rozpoczyna wykonanie programu
 - (a) BIOS Umieszczony w pamięci nieulotnej, zawiera podprogram POST
 - i. POST Jest pierwszą procedurą uruchomioną bo BIOS
 - A. Weryfikuje rejestry CPU :: zapisuje wartości w rejestrach, każda jest przygotowana dla danej architektury procesora
 - B. Weryfikuje integralność BIOSu Liczenie sumy kontrolnej.
 - C. Weryfikuje komponenty komputera
 - D. DMA
 - E. Timer
 - F. Kontroler przerwań
 - G. Sprawdzenie i weryfikacja pamięci operacyjnej.
 - H. Zainicjowanie pamięci
 - I. katalogowanie
 - magistrali komputera

1.1.2 Ładowanie systemu operacyjnego

Z pamięci masowej, blokowej

- katalogowanie urządzeń we/wy
- katalogowanie urządzeń blokowych
- Ładowanie sterowników
- zainicjowanie systemu plików

1.1.3 Inicjacja systemu operacyjnego

1. uruchamianie usług usługa to np serwer wydruku.
2. ładowanie aplikacji w tle Np sterownik wspomagający działanie klawiatury lub myszy.

3. Organizacja pamięci
4. Uruchomienie powłoki

1.1.4 Faza aplikacji

1. uruchomienie aplikacji
2. zakończenie aplikacji
3. oczekiwanie na polecenia
4. od nowa aż do zamknięcia systemu

1.1.5 zamykanie systemu operacyjnego

1. zapisanie danych
2. zamknięcie plików
3. zwolnienie zasobów
4. wyłączenie komputera

2 Konstrukcja i zasada działania mikroprocesora

2.1 mikroprocesor

Jest układem cyfrowym sekwencyjnym, wykonującym polecenia (instrukcje). CPU jest jednostką obliczeniową komputera. Konstrukcyjnie każdy procesor jest układem FSM wykonanym zgodnie z modelem RTL.

2.1.1 Typy

1. SISD Single instruction single data.
2. SIMD Pojedynczy strumień instrukcji i wiele strumieni danych. np: MMX+.
3. MISD Wiele strumieni instrukcji, jeden strumień danych.
4. MIMD Wiele strumieni instrukcji, wiele strumieni danych.

2.1.2 Rodzaje

1. CISC (Complex Instruction Set Computer) Mnożenie, dzielenie.
2. RISC (Reduced Instruction Set Computer) np: architektura ARM.
Potrzeba mniej zasobów sprzętowych żeby zrealizować układ, więc mniejsze zużycie prądu.
3. VLIW (Very long instruction word) np: Intel Itanium

2.1.3 Moduły

1. Ścieżka danych
 - blok rejestrów ogólnego przeznaczenia
 - pamięci podręczne pierwszego poziomu
 - rejestry adresowe
 - pamięć stronicowania i translacji adresów TLB
 - układ arytmetyczno-logiczny
2. moduły kontrolera
 - sterownik magistral
 - układy sterujące
 - układ adresowy
 - blok pobierania rozkazów

dekoder instrukcji mówi jak instrukcja zostanie wykonana

2.2 Architektury

2.2.1 von Neumana

cechy:

- posiadanie skończonej, w pełni funkcjonalnie listy rozkazów.
- posiadanie możliwości wprowadzania programów oraz przechowywania ich w pamięci.

- dane i rozkazy powinny być swobodnie dostępne.
- przetwarzanie informacji następuje na skutek sekwencyjnego odczytywania instrukcji z pamięci i wykonywania ich przez procesor komputera.

2.2.2 Harvardzka

Starsza od von Neumana. cechy:

- rozdzielenie pamięci danych i pamięci programu (podział logiczny).
- instrukcje posiadają prostą konstrukcję, nie występuje mikrokod.

2.3 Rodziny procesorów

2.3.1 X86/IA-32

1. cechy:

- rodzaju CISC, typu SISD
- posiada 16/32 bitową architekturę
- zapisuje słowa metodą little-endian
- największa wartość jest wielkości 16,32,64 bitów (zależnie od rodziny)
- mogącym współpracować z koprocesorem
- potrafiącym zaadresować 1MB pamięci RAM (4GB procesor 386+)
- posiada wiele trybów adresowania pamięci

2. tryby pracy

(a) rzeczywisty 8086

- może zaadresować 1MB RAM
- nie ma możliwości ochrony pamięci, zarządzania zadaniami, wątkami
- nie są dostępne rozszerzone instrukcje

- dostęp do urządzeń jest możliwy przez wywołania funkcji BIOSu

(b) chronionym

- dostępna jest cała przestrzeń adresowa.
- pamięć i zadania są chronione: segmenty definiuje się w tabliczach GDT i LDT
- dostępna jest pamięć wirtualna oraz stronnciowanie
- dostępna jest wielozadaniowość (wielowątkowość)

dostępny jest tryb “virtual 8086 mode” procesor emuluje jeden ze swoich poprzedników

(c) rejestry

i. ogólnego przeznaczenia

- A. akumulator AL,AH,AX,EAX<RAX
- B. ideksowo bazowy BL,BH,BX,EBX,RBX
- C. licznik CL,CH,CX,ECXRCX
- D. roszerzający akumulator DL,DH,DX
- E. indeks źródła SI,ESI,RSI
- F. ideks przeznaczenia DI,EDI,RDI
- G. wskaźnik stosu SP,ESP,RSP
- H. bazowy stosu (ramki stosu) BP,EBP,RBP
- I. licznika programu IP,EIP,RIP

ii. segmentowe

- programu CS
- stosu SS
- danych DS,ES,FS,GS

iii. stanu (flags)

iv. kontrolne (Crx)

v. debuggera

3. zarządzanie pamięcią

(a) tryby adresowania

- natychmiastowe
- rejestrowe
- bezpośrednie
- pośrednie
- bazowe
- indeksowe
- bazowo-indeksowe

(b) mechanizm ochrony Typu sektor:przemieszczenie bazujące na deskryptorach segmentów globalnych GDT i lokalnych LDT.

(c) obsługa stronicowania wykorzystuje tablicę TLB do odwzorowania nieciągłego obszaru pamięci fizycznej w ciągłe obszary pamięci logicznej (segmentów).

(d) pamięć wirtualna pozwala na wymianę stron pamięci RAM z pamięcią masową w trakcie odwołania do segmentów pamięci.

2.3.2 IA-64

Została opracowana przez firmy intel oraz Hewlett-Packard.

1. cechy:

- rodzaju CISC/RISC typu MIMD (SIMD)
- posiadającym 128 rejestrów ogólnego przeznaczenia (16 typu integer, 96 do dyspozycji aplikacji (alokowalnych))
- super-skalarny
- posiada zaawansowany mechanizm potokowy.
- posiada możliwość wykonania instrukcji w innej kolejności (out-of-order execution)

- posiada mechanizm spekulatywnego wykonywania rozkazów
- potrafi wykonać 12 instrukcji w jednym cyklu zegara (Itanium 9500 series)
- posiada zaawansowane mechanizmy wirtualizacji
- wykonującą instrukcje w trybie warunkowym

2. EPIC / VLIW Architektura IA-64 jest odmianą modelu EPIC (ang. Explicitly Parallel Instruction Computing), będącego rodzajem modelu MIMD.

(a) cechy:

- zazwyczaj są rodzaju RISC lub o podobnym modelu obliczeniowym
- wielordzeniowość

2.3.3 ARM

RISK