NOME: RAFAELLE PROFESSOR: L. CAIMI

DISCIPLINA: TÓPICOS ESPECIAIS EM COMPUTAÇÃO XIV

Atividade 01: Pipeline

1 – Conforme apresentado nos slides, uma das entradas da unidade EX pode vir da etapa EX anterior (forwarding), conforme pode ser visto na sequência de instruções abaixo:

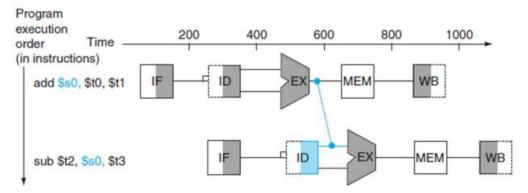
add \$s0, \$t0, \$t1

sub \$t2, \$s0, \$t3

Existe a possibilidade das duas entradas EX precisarem de um forwarding? Se sim, faça um código em Assembly que ilustre esse cenário, e desenhe o gráfico com os forwarding.

Resposta: A instrução add grava seus resultados no arquivo de registro até o quinto estágio ciclo 5. No entanto, a substrução precisará do valor atualizado de \$s0 em sua segunda estágio ciclo 3. Observe a tabela de ciclo e o exemplo de execução abaixo:

| Ciclo | 1 | 2 | 3 | 4 | 5 | 6 |
|-------|----|----|----|-----|-----|----|
| add | IF | ID | EX | MEM | WB | |
| sub | | IF | ID | EX | MEM | WB |



A conexão mostra o caminho do forwarding desde a saída do estágio EX de add até a entrada do estágio EX para sub, substituindo o valor do registrador \$s0 lido no segundo estágio de sub, como podemos perceber ele irá precisar de duas entradas para completar sua execução.

2- Para as sequências a seguir, indique (a) <u>se</u> acontecerá um stall, se stalls podem ser evitados via forwarding, ou (b) se a execução não gera stalls e não requer forwardings. Se for o caso (a) indique qual o estágio que irá ocorrer o forwarding e qual das entradas da ULA receberá o valor adiantado.

Resposta: Teremos que parar enquanto aguardamos o resultado de lw.

```
B) add t1, t0, t0
addi t2, t0, 5
addi t4, t1, 5
```

Resposta: Podemos encaminhar os resultados de add para a segunda instrução add.

```
C) addi t0, t0, -1
addi t1, t0, 1
addi t2, t0, 2
addi t3, t0, 2
addi t3, t0, 4
addi t5, t0, 5
```

Resposta: Nenhum atraso nesse add, mas precisaremos do forwarding.