

Grado en Ingeniería Informática

Arquitectura de Computadores

Curso 2022/23

Validación Bloque 3



UNIVERSIDAD DE JAÉN

Autor:

Rafael Osuna Ventura

Grupo de prácticas: 2

Contenido

1.Ejercicio 1.....	2
1.2 WinDLX:	2
1.3 SuperDLX.....	3
1.3.1 Sin Predicción de Saltos:.....	3
1.3.2 Con Predicción de Saltos:	4
1.4 Diferencias de resultados entre WinDLX, SuperDLX sin predictor de saltos y SuperDLX con predictor de saltos	4
2. Ejercicio 2	5
2.1 Número de ciclos para A, B, C, D y E, con y sin predictor de saltos	5
2.1.A: Captación, decodificación y finalización (2, 2, 2)	5
2.1.B: Captación, decodificación y finalización (4, 4, 4)	6
2.1.C: Captación, decodificación y finalización (6, 6, 6)	7
2.1.D: Captación, decodificación y finalización (3, 5, 5)	8
2.1.E: Captación, decodificación y finalización (1, 4, 6).....	9
2.2 Gráfica para ilustrar el comportamiento	10
2.3 Descripción de los resultados de A, B y C	10
2.4 Descripción de los resultados de D y E	10
2.5 Descripción de la influencia del predictor de saltos en los resultados.....	10
3. Ejercicio 3	11
3.1: Número de ciclos para A, B y C, con y sin predictor de saltos	11
3.1.A: Cola de instrucciones, ventana de instrucciones y buffer de reorden (8, 8, 8)	11
3.1.B: Cola de instrucciones, ventana de instrucciones y buffer de reorden (15, 15, 15)	12
3.1.C: Cola de instrucciones, ventana de instrucciones y buffer de reorden (25, 25, 25)	13
3.2: Gráfica para ilustrar el comportamiento	14
3.3: Descripción de los resultados de las tres opciones	14
3.4: Descripción de la influencia del predictor de saltos en los resultados.....	14
4. El mejor procesador SuperDLX en relación calidad/precio.....	15
4.1: Número de ciclos	15
4.2: Porqué esta configuración	16

1.Ejercicio 1

1.2 WinDLX:

WinDLX es un procesador segmentado, es decir es capaz de ejecutar varias instrucciones de forma simultánea, se comienza la siguiente instrucción mientras aún se está trabajando en otra. Al ejecutar varias instrucciones, se usan recursos diferentes.

Las instrucciones se dividen en 5 etapas, y la velocidad de ejecución de avance esta dictada por la etapa más lenta. Las etapas son las siguientes:

1. Búsqueda de Instrucción (IF)
2. Decodificación (ID)
3. Ejecución (EX)
4. Operación con memoria de datos (MEM)
5. Escritura (WB)

Para reducir las detenciones en los saltos, si se trata de un salto incondicional para solucionar el riesgo creado en caso de no ejecutar la instrucción siguiente a este, se debe asegurar que esta no modifique ningún registro o escriba en memoria. Si se trata de un riesgo de control, si el salto no se realiza, continuamos con la ejecución sino descartamos la instrucción leída y volvemos a la etapa IF.

Número de ciclos: **1524**, con 307 detenciones por riesgo RAW y 0 WAW, y con caminos de bypass.

```
Total:
1524 Cycle(s) executed.
ID executed by 1104 Instruction(s).
2 Instruction(s) currently in Pipeline.

Hardware configuration:
Memory size: 32768 Bytes
faddEX-Stages: 1, required Cycles: 2
fmulEX-Stages: 1, required Cycles: 5
fdvEX-Stages: 1, required Cycles: 19
Forwarding enabled.

Stalls:
RAW stalls: 307 (20.14% of all Cycles), thereof:
  LD stalls: 100 (32.57% of RAW stalls)
  Branch/Jump stalls: 0 (0.00% of RAW stalls)
  Floating point stalls: 207 (67.43% of RAW stalls)
WAW stalls: 0 (0.00% of all Cycles)
Structural stalls: 1 (0.06% of all Cycles)
Control stalls: 108 (7.10% of all Cycles)
Trap stalls: 2 (0.13% of all Cycles)
Total: 418 Stall(s) (27.43% of all Cycles)

Conditional Branches):
Total: 391 (35.42% of all Instructions), thereof:
  taken: 108 (27.62% of all cond. Branches)
  not taken: 283 (72.38% of all cond. Branches)

Load-/Store-Instructions:
Total: 100 (9.06% of all Instructions), thereof:
  Loads: 100 (100.00% of Load-/Store-Instructions)
  Stores: 0 (0.00% of Load-/Store-Instructions)

Floating point stage instructions:
Total: 218 (19.75% of all Instructions), thereof:
  Additions: 218 (100.00% of Floating point stage inst.)
  Multiplications: 0 (0.00% of Floating point stage inst.)
  Divisions: 0 (0.00% of Floating point stage inst.)

Traps:
Traps: 1 (0.09% of all Instructions)
```

1.3 SuperDLX

SuperDLX es un procesador superescalar, es decir puede ejecutar varias instrucciones por ciclo de reloj. Para ello, utiliza múltiples canales que hacen que múltiples instrucciones comiencen a ejecutarse independientemente unas de otras. Consta de 6 etapas:

- Lectura (fetch).
- Decodificación (decode).
- Lanzamiento (dispatch).
- Ejecución (execute).
- Escritura (writeback).
- Finalización (retirement).

Los predictores de Salto pretenden disminuir los riesgos producidos por los saltos, para ello realizan una pre-lectura y ejecutan las instrucciones del camino destino antes que el salto se realice, es decir, se ejecutan instrucciones sin saber si son el orden correcto en el programa.

1.3.1 Sin Predicción de Saltos:

Número de ciclos: **1876**

General Information		Renaming Information		Instruction Process		Occupancy Rate	
Number of Cycles:		1876					
Instructions Fetched:		1103					
Instructions Decoded:		1103		100		% of total Fetched	
Instructions Issued:		1103		100		% of total Fetched	
Integers:		308		27,923%		% of total Issued	
Floating Points:		795		72,076%		% of total Issued	
Instructions Committed:		1103		100		% of total Fetched	
Integers:		308		27,923%		% of total Committed	
Floating Points:		795		72,076%		% of total Committed	
Writes to Registers:		712		64,551%		% of total Committed	
Useless Writes:		0		0		% of total Writes	

1.3.2 Con Predicción de Saltos:

Número de ciclos: **621**

General Information		Renaming Information		Instruction Process		Occupancy Rate	
Number of Cycles: 621							
Instructions Fetched: 1347							
Instructions Decoded: 1173		87,082		% of total Fetched			
Instructions Issued: 1144		84,929		% of total Fetched			
Integers:		338		25,092		% of total Issued	
Floating Points:		806		59,836		% of total Issued	
Instructions Committed: 1103		81,885		% of total Fetched			
Integers:		308		22,865		% of total Committed	
Floating Points:		795		59,020		% of total Committed	
Writes to Registers: 712		64,551		% of total Committed			
Useless Writes:		0		0		% of total Writes	
Per Cycle Rates:							
Fetch:		2,1690		Instructions / Cycle			
Decode:		1,8888		Instructions / Cycle			
Issue:		1,8421		Instructions / Cycle			
Commit:		1,7761		Instructions / Cycle			
Loads Blocked by Stores: 0		0		% of Total Loads			
Number of branches: 110							
Taken:		110		100		%	
Untaken:		0		0		%	
Fetch Stalls: 27 4,3478 % of Total Cycle Count							
Decode Stalls: 33 5,3140 % of Total Cycle Count							
Fetch stalls due to full buffers: 0 0 % of Total Stalls							

1.4 Diferencias de resultados entre WinDLX, SuperDLX sin predictor de saltos y SuperDLX con predictor de saltos

- En **WinDLX**, dado que el código no tiene aplicada ni reordenación ni desenrollado, al ejecutar tantos saltos condicionales sumado a que el código seguramente se pueda realizar de forma más eficiente, el número de ciclos esperado es alto, y así se puede comprobar.
- En **SuperDLX sin predictor de saltos**, el poder emitir, ejecutar y finalizar varias instrucciones a la vez, sumado al tratamiento independiente de datos enteros y de datos flotantes (salvo en carga y almacenamiento) se esperaría una disminución en el número de ciclos totales, pero esto no ha sido así. Esto me confirma que mi código no es eficiente, realizar una reordenación o desenrollada previa podría reducir este número de ciclos.
- En **SuperDLX con predictor de saltos**, la reducción de ciclos totales sí es bastante más significativa (disminuye aproximadamente a la mitad de ciclos que requiere el programa en WinDLX), ya que el código tiene muchos saltos condicionales e incondicionales por la naturaleza de su propósito, y el predictor se anticipa a todos ellos.

2. Ejercicio 2

2.1 Número de ciclos para A, B, C, D y E, con y sin predictor de saltos

2.1.A: Captación, decodificación y finalización (2, 2, 2)

2.1.A.1: Sin predictor de saltos

Número de ciclos: **1876**

General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 1876			
Instructions Fetched: 1103			
Instructions Decoded: 1103 100 % of total Fetched			
Instructions Issued: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Issued			
Floating Points: 795 72,076 % of total Issued			
Instructions Committed: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Committed			
Floating Points: 795 72,076 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
		Per Cycle Rates:	
		Fetch: 0,5879 Instructions / Cycle	
		Decode: 0,5879 Instructions / Cycle	
		Issue: 0,5879 Instructions / Cycle	
		Commit: 0,5879 Instructions / Cycle	
		Loads Blocked by Stores: 0	
		0 % of Total Loads	
		Number of branches: 391	
		Taken: 108 27,621 %	
		Untaken: 283 72,378 %	
Fetch Stalls: 1177 62,739 % of Total Cycle Count			
Decode Stalls: 1177 62,739 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.1.A.2: Con predictor de saltos

Número de ciclos: **621**

General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 621			
Instructions Fetched: 1195			
Instructions Decoded: 1173 98,158 % of total Fetched			
Instructions Issued: 1144 95,732 % of total Fetched			
Integers: 338 28,284 % of total Issued			
Floating Points: 806 67,447 % of total Issued			
Instructions Committed: 1103 92,301 % of total Fetched			
Integers: 308 25,774 % of total Committed			
Floating Points: 795 66,527 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
		Per Cycle Rates:	
		Fetch: 1,9243 Instructions / Cycle	
		Decode: 1,8888 Instructions / Cycle	
		Issue: 1,8421 Instructions / Cycle	
		Commit: 1,7761 Instructions / Cycle	
		Loads Blocked by Stores: 0	
		0 % of Total Loads	
		Number of branches: 110	
		Taken: 110 100 %	
		Untaken: 0 0 %	
Fetch Stalls: 22 3,5426 % of Total Cycle Count			
Decode Stalls: 33 5,3140 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.1.B: Captación, decodificación y finalización (4, 4, 4)

2.1.B.1: Sin predictor de saltos

Número de ciclos: **1865**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<div>Number of Cycles: 1865</div> <div>Instructions Fetched: 1103</div> <div>Instructions Decoded: 1103 100 % of total Fetched</div> <div>Instructions Issued: 1103 100 % of total Fetched</div> <div>Integers: 308 27,923 % of total Issued</div> <div>Floating Points: 795 72,076 % of total Issued</div> <div>Instructions Committed: 1103 100 % of total Fetched</div> <div>Integers: 308 27,923 % of total Committed</div> <div>Floating Points: 795 72,076 % of total Committed</div> <div>Writes to Registers: 712 64,551 % of total Committed</div> <div>Useless Writes: 0 0 % of total Writes</div>			
<div>Per Cycle Rates:</div> <div>Fetch: 0,5914 Instructions / Cycle</div> <div>Decode: 0,5914 Instructions / Cycle</div> <div>Issue: 0,5914 Instructions / Cycle</div> <div>Commit: 0,5914 Instructions / Cycle</div> <div>Loads Blocked by Stores: 0 0 % of Total Loads</div> <div>Number of branches: 391</div> <div>Taken: 108 27,621 %</div> <div>Untaken: 283 72,378 %</div>			
<div>Fetch Stalls: 1374 73,672 % of Total Cycle Count</div> <div>Decode Stalls: 1374 73,672 % of Total Cycle Count</div> <div>Fetch stalls due to full buffers: 0 0 % of Total Stalls</div>			

2.1.B.2: Con predictor de saltos

Número de ciclos: **474**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<div>Number of Cycles: 474</div> <div>Instructions Fetched: 1441</div> <div>Instructions Decoded: 1284 89,104 % of total Fetched</div> <div>Instructions Issued: 1187 82,373 % of total Fetched</div> <div>Integers: 368 25,537 % of total Issued</div> <div>Floating Points: 819 56,835 % of total Issued</div> <div>Instructions Committed: 1103 76,544 % of total Fetched</div> <div>Integers: 308 21,374 % of total Committed</div> <div>Floating Points: 795 55,170 % of total Committed</div> <div>Writes to Registers: 712 64,551 % of total Committed</div> <div>Useless Writes: 0 0 % of total Writes</div>			
<div>Per Cycle Rates:</div> <div>Fetch: 3,0400 Instructions / Cycle</div> <div>Decode: 2,7088 Instructions / Cycle</div> <div>Issue: 2,5042 Instructions / Cycle</div> <div>Commit: 2,3270 Instructions / Cycle</div> <div>Loads Blocked by Stores: 0 0 % of Total Loads</div> <div>Number of branches: 112</div> <div>Taken: 112 100 %</div> <div>Untaken: 0 0 %</div>			
<div>Fetch Stalls: 25 5,2742 % of Total Cycle Count</div> <div>Decode Stalls: 36 7,5949 % of Total Cycle Count</div> <div>Fetch stalls due to full buffers: 0 0 % of Total Stalls</div>			

2.1.C: Captación, decodificación y finalización (6, 6, 6)

2.1.C.1: Sin predictor de saltos

Número de ciclos: **1865**

General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 1865			
Instructions Fetched: 1103			
Instructions Decoded: 1103 100 % of total Fetched			
Instructions Issued: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Issued			
Floating Points: 795 72,076 % of total Issued			
Instructions Committed: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Committed			
Floating Points: 795 72,076 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
Per Cycle Rates:			
Fetch: 0,5914 Instructions / Cycle			
Decode: 0,5914 Instructions / Cycle			
Issue: 0,5914 Instructions / Cycle			
Commit: 0,5914 Instructions / Cycle			
Loads Blocked by Stores: 0			
0 % of Total Loads			
Number of branches: 391			
Taken: 108 27,621 %			
Untaken: 283 72,378 %			
Fetch Stalls: 1375 73,726 % of Total Cycle Count			
Decode Stalls: 1375 73,726 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.1.C.2: Con predictor de saltos

Número de ciclos: **466**

General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 466			
Instructions Fetched: 1472			
Instructions Decoded: 1296 88,043 % of total Fetched			
Instructions Issued: 1194 81,114 % of total Fetched			
Integers: 374 25,407 % of total Issued			
Floating Points: 820 55,706 % of total Issued			
Instructions Committed: 1103 74,932 % of total Fetched			
Integers: 308 20,923 % of total Committed			
Floating Points: 795 54,008 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
Per Cycle Rates:			
Fetch: 3,1587 Instructions / Cycle			
Decode: 2,7811 Instructions / Cycle			
Issue: 2,5622 Instructions / Cycle			
Commit: 2,3669 Instructions / Cycle			
Loads Blocked by Stores: 0			
0 % of Total Loads			
Number of branches: 114			
Taken: 114 100 %			
Untaken: 0 0 %			
Fetch Stalls: 25 5,3648 % of Total Cycle Count			
Decode Stalls: 46 9,8712 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.1.D: Captación, decodificación y finalización (3, 5, 5)

2.1.D.1: Sin predictor de saltos

Número de ciclos: **1865**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: <input type="text" value="1865"/></p>			
<p>Instructions Fetched: <input type="text" value="1103"/></p>			
<p>Instructions Decoded: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Instructions Issued: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Issued</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Issued</p>			
<p>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Committed</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Committed</p>			
<p>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</p>			
<p>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</p>			
<p>Per Cycle Rates:</p>			
<p>Fetch: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Decode: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Issue: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Commit: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</p>			
<p>Number of branches: <input type="text" value="391"/></p>			
<p>Taken: <input type="text" value="108"/> <input type="text" value="27,621"/> %</p>			
<p>Untaken: <input type="text" value="283"/> <input type="text" value="72,378"/> %</p>			
<p>Fetch Stalls: <input type="text" value="1275"/> <input type="text" value="68,364"/> % of Total Cycle Count</p>			
<p>Decode Stalls: <input type="text" value="1275"/> <input type="text" value="68,364"/> % of Total Cycle Count</p>			
<p>Fetch stalls due to full buffers: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Stalls</p>			

2.1.D.2: Con predictor de saltos

Número de ciclos: **474**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: <input type="text" value="474"/></p>			
<p>Instructions Fetched: <input type="text" value="1330"/></p>			
<p>Instructions Decoded: <input type="text" value="1258"/> <input type="text" value="94,586"/> % of total Fetched</p>			
<p>Instructions Issued: <input type="text" value="1176"/> <input type="text" value="88,421"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="358"/> <input type="text" value="26,917"/> % of total Issued</p>			
<p>Floating Points: <input type="text" value="818"/> <input type="text" value="61,503"/> % of total Issued</p>			
<p>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="82,932"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="23,157"/> % of total Committed</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="59,774"/> % of total Committed</p>			
<p>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</p>			
<p>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</p>			
<p>Per Cycle Rates:</p>			
<p>Fetch: <input type="text" value="2,8059"/> Instructions / Cycle</p>			
<p>Decode: <input type="text" value="2,6540"/> Instructions / Cycle</p>			
<p>Issue: <input type="text" value="2,4810"/> Instructions / Cycle</p>			
<p>Commit: <input type="text" value="2,3270"/> Instructions / Cycle</p>			
<p>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</p>			
<p>Number of branches: <input type="text" value="111"/></p>			
<p>Taken: <input type="text" value="111"/> <input type="text" value="100"/> %</p>			
<p>Untaken: <input type="text" value="0"/> <input type="text" value="0"/> %</p>			
<p>Fetch Stalls: <input type="text" value="25"/> <input type="text" value="5,2742"/> % of Total Cycle Count</p>			
<p>Decode Stalls: <input type="text" value="36"/> <input type="text" value="7,5949"/> % of Total Cycle Count</p>			
<p>Fetch stalls due to full buffers: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Stalls</p>			

2.1.E: Captación, decodificación y finalización (1, 4, 6)

2.1.E.1: Sin predictor de saltos

Número de ciclos: **2085**

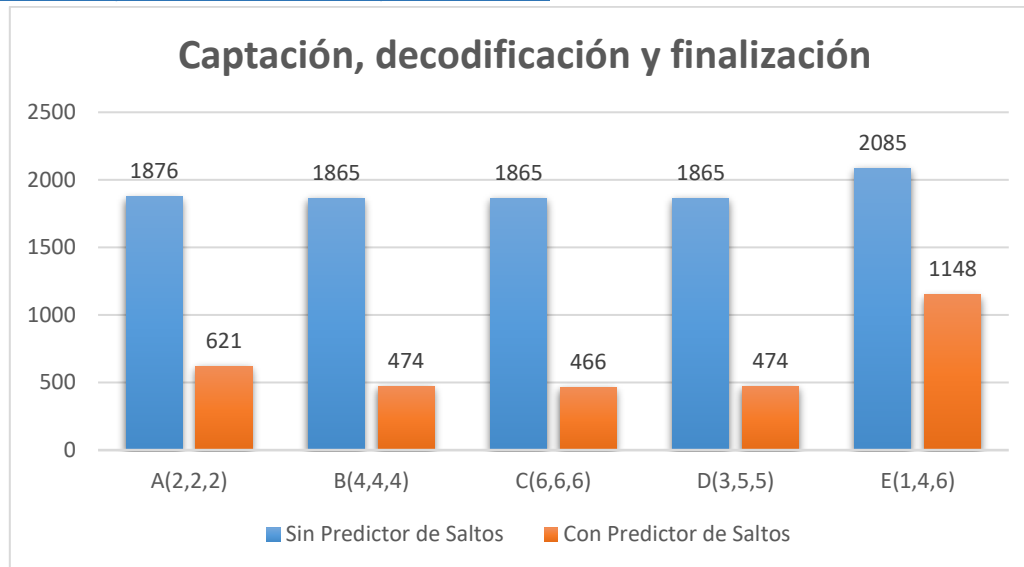
General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 2085			
Instructions Fetched: 1103			
Instructions Decoded: 1103 100 % of total Fetched			
Instructions Issued: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Issued			
Floating Points: 795 72,076 % of total Issued			
Instructions Committed: 1103 100 % of total Fetched			
Integers: 308 27,923 % of total Committed			
Floating Points: 795 72,076 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
		Per Cycle Rates:	
		Fetch: 0,5290 Instructions / Cycle	
		Decode: 0,5290 Instructions / Cycle	
		Issue: 0,5290 Instructions / Cycle	
		Commit: 0,5290 Instructions / Cycle	
		Loads Blocked by Stores: 0 % of Total Loads	
		Number of branches: 391	
		Taken: 108 27,621 %	
		Untaken: 283 72,378 %	
Fetch Stalls: 982 47,098 % of Total Cycle Count			
Decode Stalls: 982 47,098 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.1.E.2: Con predictor de saltos

Número de ciclos: **1148**

General Information	Renaming Information	Instruction Process	Occupancy Rate
Number of Cycles: 1148			
Instructions Fetched: 1129			
Instructions Decoded: 1118 99,025 % of total Fetched			
Instructions Issued: 1107 98,051 % of total Fetched			
Integers: 311 27,546 % of total Issued			
Floating Points: 796 70,504 % of total Issued			
Instructions Committed: 1103 97,697 % of total Fetched			
Integers: 308 27,280 % of total Committed			
Floating Points: 795 70,416 % of total Committed			
Writes to Registers: 712 64,551 % of total Committed			
Useless Writes: 0 0 % of total Writes			
		Per Cycle Rates:	
		Fetch: 0,9834 Instructions / Cycle	
		Decode: 0,9738 Instructions / Cycle	
		Issue: 0,9642 Instructions / Cycle	
		Commit: 0,9608 Instructions / Cycle	
		Loads Blocked by Stores: 0 % of Total Loads	
		Number of branches: 108	
		Taken: 108 100 %	
		Untaken: 0 0 %	
Fetch Stalls: 19 1,6550 % of Total Cycle Count			
Decode Stalls: 30 2,6132 % of Total Cycle Count			
Fetch stalls due to full buffers: 0 0 % of Total Stalls			

2.2 Gráfica para ilustrar el comportamiento



2.3 Descripción de los resultados de A, B y C

- **A (2,2,2):** Al estar la captación, decodificación y finalización casi al mínimo, la ejecución del programa es poco eficiente. Esta configuración le quitaría al procesador superescalar buena parte de su finalidad, que es procesar varias instrucciones a la vez.
- **B (4,4,4):** Esta vez la capacidad de las unidades es más razonable y además equilibrada, así que el rendimiento aumenta.
- **C (6,6,6):** Pese a aumentar notablemente la capacidad de las unidades manteniendo la proporción, el rendimiento es muy parecido al de la opción B, lo que nos lleva a pensar que estas unidades se quedan ociosas por un cuello de botella, desperdiciando así recursos.

2.4 Descripción de los resultados de D y E

- **D (3, 5, 5):** Ya hay cierta desproporción en la capacidad de las unidades de cada tipo, teniendo en este caso 3 bloques de captación como en la opción B y 5 bloques de decodificación y de finalización como en la opción C. El rendimiento es exactamente el mismo que el de la opción B, puesto que se vio que en C había recursos ociosos.
- **E (1,3,5):** Desproporción total teniendo 1 bloque de captación (opción A), 3 de decodificación (opción B) y 5 de finalización (opción C). El rendimiento empeora mucho, volviendo a los mismos valores que los de la opción A. Esto me lleva a concluir que la capacidad de la unidad de captación es fundamental para evitar cuellos de botella y que el procesador sea eficiente.

2.5 Descripción de la influencia del predictor de saltos en los resultados

Dada la naturaleza y finalidad del programa, se requiere hacer muchos saltos condicionales e incondicionales, así que el predictor de saltos ha resultado determinante para mejorar el rendimiento en las cinco opciones. Su ausencia ha hecho que las opciones B, C y D tengan el mismo rendimiento, pero al activar el predictor y por consiguiente disminuir el número de ciclos, se aprecia que la opción C es ligeramente más eficiente que la B y la D, aunque no de forma significativa.

3. Ejercicio 3

3.1: Número de ciclos para A, B y C, con y sin predictor de saltos

3.1.A: Cola de instrucciones, ventana de instrucciones y buffer de reorden (8, 8, 8)

3.1.A.1: Sin predictor de saltos

Número de ciclos: **1865**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<div>Number of Cycles: <input type="text" value="1865"/></div> <div>Instructions Fetched: <input type="text" value="1103"/></div> <div>Instructions Decoded: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</div> <div>Instructions Issued: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</div> <div>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Issued</div> <div>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Issued</div> <div>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</div> <div>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Committed</div> <div>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Committed</div> <div>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</div> <div>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</div>			
<div>Per Cycle Rates:</div> <div>Fetch: <input type="text" value="0,5914"/> Instructions / Cycle</div> <div>Decode: <input type="text" value="0,5914"/> Instructions / Cycle</div> <div>Issue: <input type="text" value="0,5914"/> Instructions / Cycle</div> <div>Commit: <input type="text" value="0,5914"/> Instructions / Cycle</div> <div>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</div> <div>Number of branches: <input type="text" value="391"/></div> <div>Taken: <input type="text" value="108"/> <input type="text" value="27,621"/> %</div> <div>Untaken: <input type="text" value="283"/> <input type="text" value="72,378"/> %</div>			
<div>Fetch Stalls: <input type="text" value="1374"/> <input type="text" value="73,672"/> % of Total Cycle Count</div> <div>Decode Stalls: <input type="text" value="1374"/> <input type="text" value="73,672"/> % of Total Cycle Count</div> <div>Fetch stalls due to full buffers: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Stalls</div>			

3.1.A.2: Con predictor de saltos

Número de ciclos: **644**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<div>Number of Cycles: <input type="text" value="644"/></div> <div>Instructions Fetched: <input type="text" value="1244"/></div> <div>Instructions Decoded: <input type="text" value="1164"/> <input type="text" value="93,569"/> % of total Fetched</div> <div>Instructions Issued: <input type="text" value="1141"/> <input type="text" value="91,720"/> % of total Fetched</div> <div>Integers: <input type="text" value="334"/> <input type="text" value="26,848"/> % of total Issued</div> <div>Floating Points: <input type="text" value="807"/> <input type="text" value="64,871"/> % of total Issued</div> <div>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="88,665"/> % of total Fetched</div> <div>Integers: <input type="text" value="308"/> <input type="text" value="24,758"/> % of total Committed</div> <div>Floating Points: <input type="text" value="795"/> <input type="text" value="63,906"/> % of total Committed</div> <div>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</div> <div>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</div>			
<div>Per Cycle Rates:</div> <div>Fetch: <input type="text" value="1,9316"/> Instructions / Cycle</div> <div>Decode: <input type="text" value="1,8074"/> Instructions / Cycle</div> <div>Issue: <input type="text" value="1,7717"/> Instructions / Cycle</div> <div>Commit: <input type="text" value="1,7127"/> Instructions / Cycle</div> <div>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</div> <div>Number of branches: <input type="text" value="110"/></div> <div>Taken: <input type="text" value="110"/> <input type="text" value="100"/> %</div> <div>Untaken: <input type="text" value="0"/> <input type="text" value="0"/> %</div>			
<div>Fetch Stalls: <input type="text" value="130"/> <input type="text" value="20,186"/> % of Total Cycle Count</div> <div>Decode Stalls: <input type="text" value="148"/> <input type="text" value="22,981"/> % of Total Cycle Count</div> <div>Fetch stalls due to full buffers: <input type="text" value="105"/> <input type="text" value="80,769"/> % of Total Stalls</div>			

3.1.B: Cola de instrucciones, ventana de instrucciones y buffer de reorden (15, 15, 15)

3.2.B.1: Sin predictor de saltos

Número de ciclos: **1865**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: <input type="text" value="1865"/></p>			
<p>Instructions Fetched: <input type="text" value="1103"/></p>			
<p>Instructions Decoded: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Instructions Issued: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Issued</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Issued</p>			
<p>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="100"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="27,923"/> % of total Committed</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="72,076"/> % of total Committed</p>			
<p>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</p>			
<p>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</p>			
<p>Per Cycle Rates:</p>			
<p>Fetch: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Decode: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Issue: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Commit: <input type="text" value="0,5914"/> Instructions / Cycle</p>			
<p>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</p>			
<p>Number of branches: <input type="text" value="391"/></p>			
<p>Taken: <input type="text" value="108"/> <input type="text" value="27,621"/> %</p>			
<p>Untaken: <input type="text" value="283"/> <input type="text" value="72,378"/> %</p>			
<p>Fetch Stalls: <input type="text" value="1374"/> <input type="text" value="73,672"/> % of Total Cycle Count</p>			
<p>Decode Stalls: <input type="text" value="1374"/> <input type="text" value="73,672"/> % of Total Cycle Count</p>			
<p>Fetch stalls due to full buffers: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Stalls</p>			

3.2.B.2: Con predictor de saltos

Número de ciclos: **466**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: <input type="text" value="466"/></p>			
<p>Instructions Fetched: <input type="text" value="1386"/></p>			
<p>Instructions Decoded: <input type="text" value="1227"/> <input type="text" value="88,528"/> % of total Fetched</p>			
<p>Instructions Issued: <input type="text" value="1164"/> <input type="text" value="83,982"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="345"/> <input type="text" value="24,891"/> % of total Issued</p>			
<p>Floating Points: <input type="text" value="819"/> <input type="text" value="59,090"/> % of total Issued</p>			
<p>Instructions Committed: <input type="text" value="1103"/> <input type="text" value="79,581"/> % of total Fetched</p>			
<p>Integers: <input type="text" value="308"/> <input type="text" value="22,222"/> % of total Committed</p>			
<p>Floating Points: <input type="text" value="795"/> <input type="text" value="57,359"/> % of total Committed</p>			
<p>Writes to Registers: <input type="text" value="712"/> <input type="text" value="64,551"/> % of total Committed</p>			
<p>Useless Writes: <input type="text" value="0"/> <input type="text" value="0"/> % of total Writes</p>			
<p>Per Cycle Rates:</p>			
<p>Fetch: <input type="text" value="2,9742"/> Instructions / Cycle</p>			
<p>Decode: <input type="text" value="2,6330"/> Instructions / Cycle</p>			
<p>Issue: <input type="text" value="2,4978"/> Instructions / Cycle</p>			
<p>Commit: <input type="text" value="2,3669"/> Instructions / Cycle</p>			
<p>Loads Blocked by Stores: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Loads</p>			
<p>Number of branches: <input type="text" value="111"/></p>			
<p>Taken: <input type="text" value="111"/> <input type="text" value="100"/> %</p>			
<p>Untaken: <input type="text" value="0"/> <input type="text" value="0"/> %</p>			
<p>Fetch Stalls: <input type="text" value="23"/> <input type="text" value="4,9356"/> % of Total Cycle Count</p>			
<p>Decode Stalls: <input type="text" value="44"/> <input type="text" value="9,4420"/> % of Total Cycle Count</p>			
<p>Fetch stalls due to full buffers: <input type="text" value="0"/> <input type="text" value="0"/> % of Total Stalls</p>			

3.1.C: Cola de instrucciones, ventana de instrucciones y buffer de reorden (25, 25, 25)

3.3.C.1: Sin predictor de saltos

Número de ciclos: **1865**

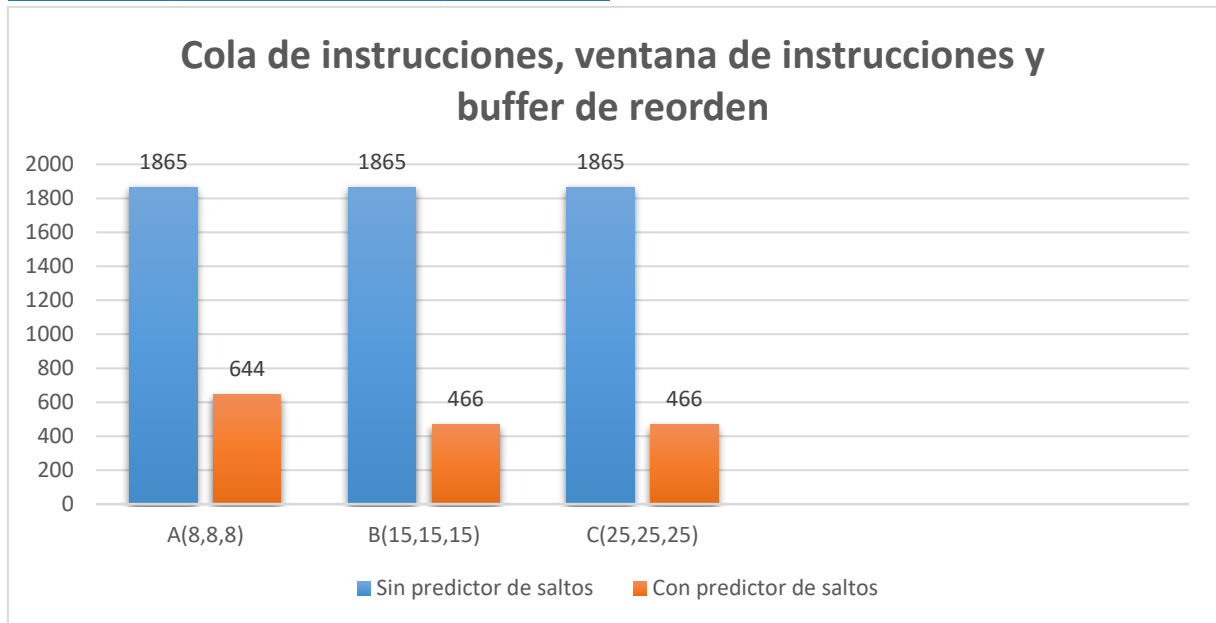
General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: 1865</p> <p>Instructions Fetched: 1103</p> <p>Instructions Decoded: 1103 100 % of total Fetched</p> <p>Instructions Issued: 1103 100 % of total Fetched</p> <p>Integers: 308 27,923 % of total Issued</p> <p>Floating Points: 795 72,076 % of total Issued</p> <p>Instructions Committed: 1103 100 % of total Fetched</p> <p>Integers: 308 27,923 % of total Committed</p> <p>Floating Points: 795 72,076 % of total Committed</p> <p>Writes to Registers: 712 64,551 % of total Committed</p> <p>Useless Writes: 0 0 % of total Writes</p>		<p>Per Cycle Rates:</p> <p>Fetch: 0,5914 Instructions / Cycle</p> <p>Decode: 0,5914 Instructions / Cycle</p> <p>Issue: 0,5914 Instructions / Cycle</p> <p>Commit: 0,5914 Instructions / Cycle</p> <p>Loads Blocked by Stores: 0 % of Total Loads</p> <p>Number of branches: 391</p> <p>Taken: 108 27,621 %</p> <p>Untaken: 283 72,378 %</p>	
<p>Fetch Stalls: 1374 73,672 % of Total Cycle Count</p> <p>Fetch stalls due to full buffers: 0 0 % of Total Stalls</p>		<p>Decode Stalls: 1373 73,619 % of Total Cycle Count</p>	

3.3.C.2: Con predictor de saltos

Número de ciclos: **466**

General Information	Renaming Information	Instruction Process	Occupancy Rate
<p>Number of Cycles: 642</p> <p>Instructions Fetched: 1435</p> <p>Instructions Decoded: 1181 82,299 % of total Fetched</p> <p>Instructions Issued: 1143 79,651 % of total Fetched</p> <p>Integers: 338 23,554 % of total Issued</p> <p>Floating Points: 805 56,097 % of total Issued</p> <p>Instructions Committed: 1103 76,864 % of total Fetched</p> <p>Integers: 308 21,463 % of total Committed</p> <p>Floating Points: 795 55,400 % of total Committed</p> <p>Writes to Registers: 712 64,551 % of total Committed</p> <p>Useless Writes: 0 0 % of total Writes</p>		<p>Per Cycle Rates:</p> <p>Fetch: 2,2352 Instructions / Cycle</p> <p>Decode: 1,8395 Instructions / Cycle</p> <p>Issue: 1,7803 Instructions / Cycle</p> <p>Commit: 1,7180 Instructions / Cycle</p> <p>Loads Blocked by Stores: 0 % of Total Loads</p> <p>Number of branches: 110</p> <p>Taken: 110 100 %</p> <p>Untaken: 0 0 %</p>	
<p>Fetch Stalls: 112 17,445 % of Total Cycle Count</p> <p>Fetch stalls due to full buffers: 87 77,678 % of Total Stalls</p>		<p>Decode Stalls: 131 20,404 % of Total Cycle Count</p>	

3.2: Gráfica para ilustrar el comportamiento



3.3: Descripción de los resultados de las tres opciones

- **A (8,8,8):** Aunque el rendimiento es muy parecido en las tres opciones, esta es ligeramente más ineficiente porque la capacidad de las unidades es lo bastante baja como para ser insuficiente en algunas ocasiones.
- **B (15,15,15):** La capacidad de las unidades de cada tipo es ya muy cercana a las del original, así que también lo es el rendimiento.
- **C (25,25,25):** La capacidad de las unidades es mucho mayor que las del original, y sin embargo el rendimiento es exactamente el mismo que en dicha configuración. Esto lleva a concluir que hay desperdicio de recursos por quedarse las unidades ociosas.

3.4: Descripción de la influencia del predictor de saltos en los resultados

Al igual que en el ejercicio 2, se ve que el predictor de saltos es determinante para la eficiencia del programa. Las ligeras diferencias de rendimiento mencionadas en el apartado anterior (3.3) sólo se aprecian cuando el predictor está activado. Si no lo está, no se notan las distintas configuraciones propuestas.

4. El mejor procesador SuperDLX en relación calidad/precio

Siempre buscaremos en nuestro programa el menor número de ciclos de reloj posibles, que en este caso como hemos podido observar será 466 ciclos de reloj totales.

	CAPACIDAD	COSTE
Captación	5	10w
Decodificación	5	10w
sFinalización	5	10w
Buffer de reorden para enteros	12	6w
Buffer de reorden para flotantes	16	8w
Ventana de instrucciones para enteros	6	6w
Ventana de instrucciones para flotantes	8	8w
Cola de instrucciones	6	6w
tamaño del búfer de datos	2 load , 2 store	1w
Predictor de saltos	Activo	35w

Total: 100w -> 466 ciclos

4.1: Número de ciclos

General Information	Renaming Information	Instruction Process	Occupancy Rate
---------------------	----------------------	---------------------	----------------

Number of Cycles:	466		
Instructions Fetched:	1297		
Instructions Decoded:	1232	94,988	% of total Fetched
Instructions Issued:	1162	89,591	% of total Fetched
Integers:	344	26,522	% of total Issued
Floating Points:	818	63,068	% of total Issued
Instructions Committed:	1103	85,042	% of total Fetched
Integers:	308	23,747	% of total Committed
Floating Points:	795	61,295	% of total Committed
Writes to Registers:	712	64,551	% of total Committed
Useless Writes:	0	0	% of total Writes

Per Cycle Rates:			
Fetch:	2,78321	Instructions / Cycle	
Decode:	2,6437	Instructions / Cycle	
Issue:	2,49351	Instructions / Cycle	
Commit:	2,36691	Instructions / Cycle	
Loads Blocked by Stores:	0		
	0	% of Total Loads	
Number of branches:			
Taken:	111	100	%
Untaken:	0	0	%

Fetch Stalls:	27	5,7939	% of Total Cycle Count	Decode Stalls:	37	7,9399	% of Total Cycle Count
Fetch stalls due to full buffers:	3	11,111	% of Total Stalls				

4.2: Porqué esta configuración

Para ver que configuración escoger debemos de comparar ambas gráficas y escoger para cada una de ellas, el caso que sea mejor respecto a calidad/precio, es decir, que por el menor precio posible obtengamos el mayor rendimiento posible.

En las etapas de captación, decodificación y finalización he elegido una opción proporcionada en las 3 (5,5,5), ya que con la configuración original que proporciona SuperDLX se desperdician recursos, al aplicar mi configuración tenemos una menor capacidad, pero se aprovechan de una forma más eficiente los recursos. Para ellos hemos asignado una cola de instrucciones de 6 líneas, un tamaño de buffer de datos de 4 líneas, un buffer de reorden de enteros de 12 líneas y de flotantes de 16 líneas, una ventana de instrucciones de enteros de 6 líneas y 8 para los flotantes.

El predictor de saltos es necesario agregarlo ya que en tema de eficiencia para el programa es un factor determinante para reducir drásticamente el número de ciclos.