



# ARQUITECTURAS AVANÇADAS DE COMPUTADORES

LABORATÓRIO I

## **Simulação de um microprocessador $\mu$ RISC com funcionamento multi-ciclo**

Gonçalo Ribeiro  
73294

Miguel Costa  
73359

Rafael Gonçalves  
73786

23 de Março de 2015

# Conteúdo

<b>1</b>	<b>Introdução</b>	<b>2</b>
<b>2</b>	<b>Arquitectura</b>	<b>2</b>
2.1	IF . . . . .	2
2.1.1	ROM . . . . .	2
2.1.2	PC . . . . .	2
2.2	IDRF . . . . .	2
2.2.1	RF . . . . .	2
2.3	Ex/Mem . . . . .	2
2.3.1	ALU . . . . .	2
2.3.2	RAM . . . . .	2
2.4	WB . . . . .	2
2.5	Máquina de Estados . . . . .	2
<b>3</b>	<b>Testes e Simulações</b>	<b>2</b>
3.1	Fibonacci . . . . .	2
<b>4</b>	<b>Conclusão</b>	<b>2</b>

## **1 Introdução**

## **2 Arquitectura**

### **2.1 IF**

#### **2.1.1 ROM**

#### **2.1.2 PC**

### **2.2 IDRF**

#### **2.2.1 RF**

### **2.3 Ex/Mem**

#### **2.3.1 ALU**

#### **2.3.2 RAM**

### **2.4 WB**

### **2.5 Máquina de Estados**

## **3 Testes e Simulações**

### **3.1 Fibonacci**

## **4 Conclusão**