LAPORAN PRAKTIKUM SISTEM DIGITAL GERBANG LOGIKA



DISUSUN OLEH

RAFID GHANI MAHADRI L0125063

ASISTEN:

MUHAMMAD RAFAEL L0124064 MUHAMMAD IHSANUL HAQ L0124108

PROGRAM STUDI INFORMATIKA

FAKULTAS TEKNOLOGI INFORMASI DAN SAINS DATA

UNIVERSITAS SEBELAS MARET

2025

BABI

PENDAHULUAN

2.1 Tujuan

Mahasiswa dapat:

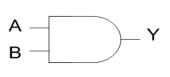
- 1. Menerapkan gerbang-gerbang dasar dalam bentuk rangkaian terintegrasi
- 2. Menerapkan operasi-operasi dasar rangkaian digital
- 3. Mengenal rangkaian gerbang logika dalam bentuk rangkaian terintegrasi

2.2 Dasar Teori

Gerbang logika pada umumnya terdiri dari 7 jenis yaitu, gerbang AND, OR, NOT, NAND, NOR, X-OR, dan X-NOR.

1. Gerbang AND

Pada gerbang AND akan berlogika 1 atau keluarannya akan berlogika 1 apabila semua masukan/inputannya berlogika 1, namun apabila semua atau salah satu masukannya berlogika 0 maka outputnya akan berlogika 0.



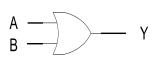
Α	В	Υ
0	0	0
0	1	0
1	0	0
1	1	1

 $Y = A \cdot B$

Tabel Kebenaran Gerbang AND

2. Gerbang OR

Gerbang OR akan berlogika 1 apabila salah satu atau semua inputan yang dimasukkan bernilai 1 dan apabila keluaran (output) yang di inginkan berlogika 0 maka inputan yang dimasukkan harus bernilai 0 semua.



Y = A + B

Α	В	Y
0	0	0
0	1	1
1	0	1
1	1	1

Tabel Kebenaran Gerbang OR

3. Gerbang NOT

Pada gerbang NOT akan berlogika 1 apabila masukan/inputannya berlogika 0, dan akan berlogika 0 apabila masukan/inputannya berlogika 1.



√= A

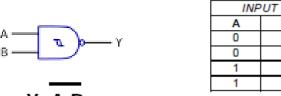
Tabel Kebenaran Gerbang OR

Tabel Kebang OR

Tabel

4. Gerbang NAND

Pada gerbang NAND akan berlogika 0 apabila semua masukan/inputannya berlogika 1, namun apabila semua atau salah satu masukannya berlogika 0 maka keluarannya akan berlogika 1.



Tabel Kebenaran Gerbang NAND

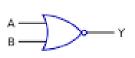
0

0

Output

5. Gerbang NOR

Pada gerbang NOR akan berlogika 1 apabila semua masukan/inputannya berlogika 0, namun apabila semua atau salah satu masukannya berlogika 1 maka keluarannya akan berlogika 0.



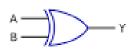
				_
v		$\overline{\Lambda}$		D
Λ	=	н	+	D

INPUT		Output
Α	В	X
0	0	1
0	1	0
1	0	0
1	1	0

Tabel Kebenaran Gerbang NOR

6. Gerbang XOR

Pada gerbang XOR akan berlogika 1 apabila kedua masukan/inputannya berbeda, namun apabila kedua masukan sama (0 dan 0 atau 1 dan 1) maka keluarannya akan berlogika 0.



INPUT		OUTPUT
Α	В	X
0	0	0
0	1	1
1	0	1
1	1	0

X=A⊕B

Tabel Kebenaran Gerbang XOR

7. Gerbang XNOR

Pada gerbang XNOR akan berlogika 1 apabila kedua masukan/inputannya sama (0 dan 0 atau 1 dan 1), namun apabila kedua masukan berbeda maka keluarannya akan berlogika 0.





INPUT		OUTPUT
Α	В	X
0	0	1
0	1	0
1	0	0
1	1	1

Tabel Kebenaran Gerbang XNOR

BAB II

PEMBAHASAN

2.1 Peralatan yang digunakan

- 1. Digital Trainer Set atau Digital Works,
- 2. IC 7400 (NAND),
- 3. 7402 (NOR),
- 4. 7408 (AND).
- 5. 7432 (OR),
- 6. 7486 (XOR),
- 7. 7404 (NOT),

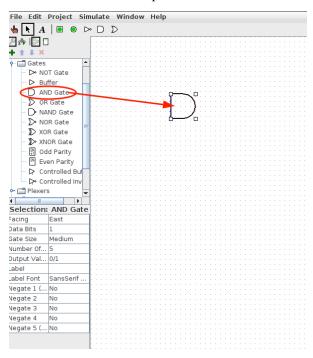
2.2 Prosedur Percobaan

2.2.1 Gerbang AND (AND Gate)

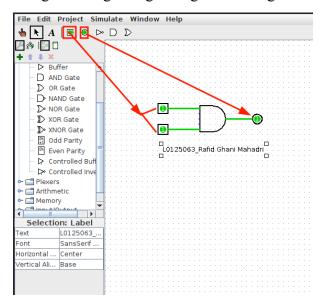
1. Merangkai gerbang logika seperti berikut .



a. Menekan fitur gerbang AND (AND GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

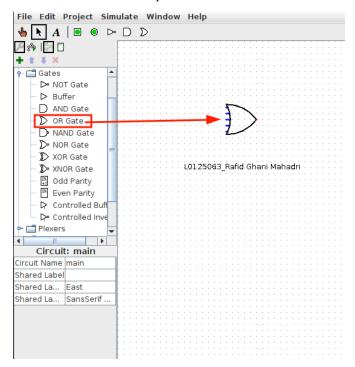


b. Pada menu bar menekan pin dan memasukannya ke workspace lalu saling sambungkan agar rangkaian saling terhubung

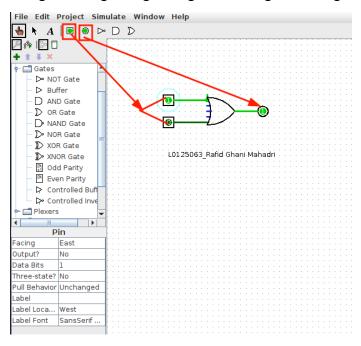


2.2.2 Gerbang OR (OR Gate)

a. Menekan fitur gerbang OR (OR GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

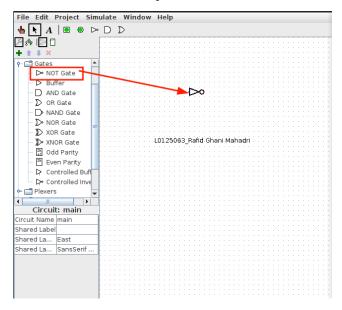


b. Pada menu bar menekan pin dan memasukannya ke workspace lalu saling sambungkan agar rangkaian saling terhubung

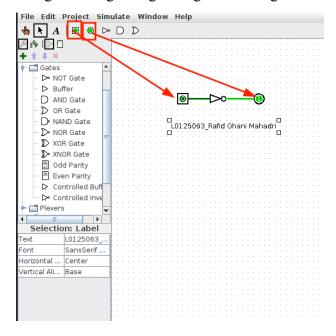


2.2.3 Gerbang NOT (NOT Gate)

a. Menekan fitur gerbang NOT (NOT GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

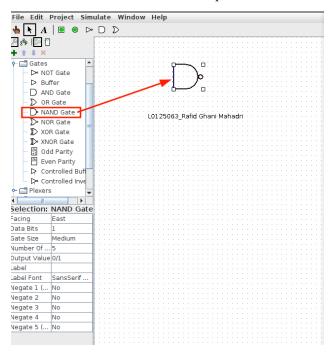


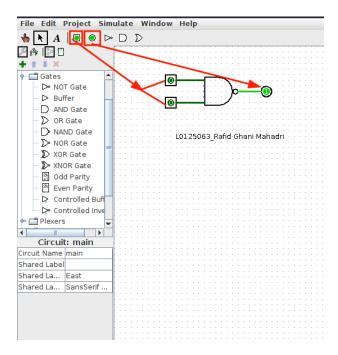
b. Pada menu bar menekan pin dan memasukannya ke workspace lalu saling sambungkan agar rangkaian saling terhubung



2.2.4 Gerbang NAND (NOT AND Gate)

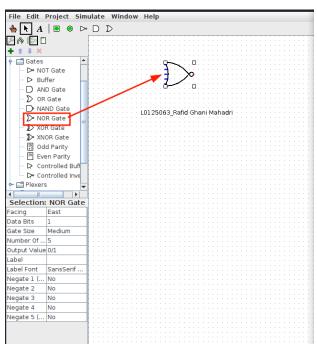
a. Menekan fitur gerbang NAND (NOT AND GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

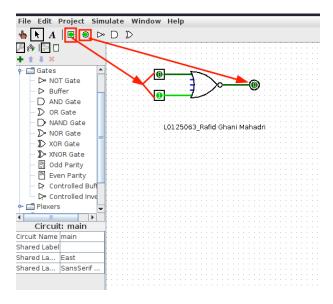




2.2.5 Gerbang NOR (NOT OR Gate)

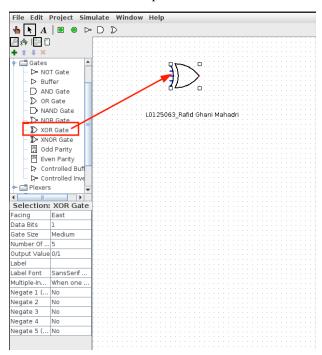
a. Menekan fitur gerbang NOR (NOR GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

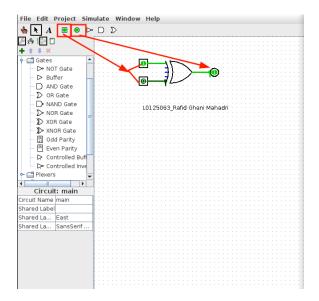




2.2.6 Gerbang XOR (XOR Gate)

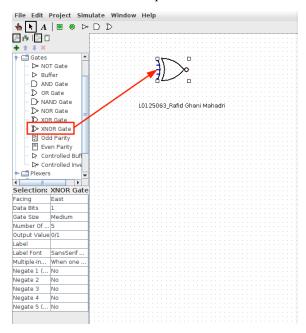
a. Menekan fitur gerbang XOR (XOR GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.

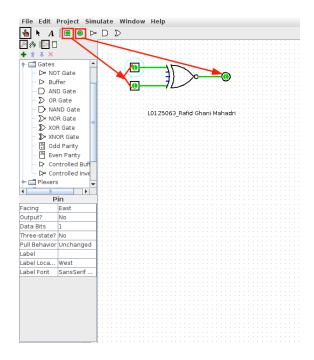




2.2.7 Gerbang XNOR (XNOR Gate)

a. Menekan fitur gerbang XOR (XOR GATE) pada aplikasi Logisim kemudian menarik ke dalam workspace.





2.3 Hasil dan analisis percobaan

2.3.1 Gerbang AND (AND Gate)

• Gerbang AND (AND GATE) dengan 2 input

Inp	out	Output	Skema
Α	В	Y	Skellid
0	0	0	B O AND GATE
0	1	0	B AND GATE
1	0	0	B O AND GATE
1	1	1	B AND GATE

• Gerbang AND (AND GATE) dengan input tunggal

Input	Output	Skema
Α	Y	J.C.III
0	0	A MD GATE
1	1	AND GATE-

2.3.2 Gerbang OR (OR Gate)

• Gerbang OR (OR Gate) dengan 2 input

INF	INPUT		CKEMA
А	В	Y	SKEMA
0	0	0	© Col 25063_Rafid Ghani Mahadri
0	1	1	L0125063_Rafid Ghani Mahadri
1	0	1	L0125063_Rafid Ghani Mahadri



• Gerbang OR (OR GATE) dengan input tunggal

INPUT	OUTPUT	CKEMA
Α	Y	SKEMA
0	0	L0125063_Rafid Ghani Mahadri
1	1	L0125063_Rafid Ghani Mahadri

2.3.3 Gerbang NOT (NOT Gate)

• Gerbang NOT (NOT GATE) dengan input tunggal

INPUT	OUTPUT	SKEMA
Α	Y	SNEWA
0	1	L0125063_Rafid Ghani Mahadri
1	0	L0125063_Rafid Ghani Mahadri

2.3.4 Gerbang NAND (NAND Gate)

• Gerbang NAND (NAND Gate) dengan 2 input

INF	PUT	OUTPUT	CKEMA
А	В	Y	SKEMA
0	0	1	L0125063_Rafid Ghani Mahadri
0	1	1	L0125063_Rafid Ghani Mahadri
1	0	1	L0125063_Rafid Ghani Mahadri
1	1	0	L0125063_Rafid Ghani Mahadri

• Gerbang NAND (NAND GATE) dengan input tunggal

INPUT	OUTPUT	SKEMA
А	Y	SNEWIA
0	1	L0125063_Rafid Ghani Mahadri
1	0	L0125063_Rafid Ghani Mahadri

2.3.5 Gerbang NOR (NOR Gate)

• Gerbang NOR (NOR Gate) dengan 2 input

INPUT		OUTPUT	CKEMA
А	В	Y	SKEMA
0	0	1	L0125063_Rafid Ghani Mahadri
0	1	0	L0125063_Rafid Ghani Mahadri
1	0	0	L0125063_Rafid Ghani Mahadri
1	1	0	L0125063_Rafid Ghani Mahadri

• Gerbang NOR (NOR GATE) dengan input tunggal

INPUT	OUTPUT	SKEMA
А	Y	SNEIVIA
0	0	L0125063_Rafid Ghani Mahadri
1	0	L0125063_Rafid Ghani Mahadri

2.3.6 Gerbang XOR (XOR Gate)

• Gerbang XOR (XOR Gate) dengan 2 input

INPUT		OUTPUT	CKEMA
А	В	Y	SKEMA
0	0	0	Lo125063_Rafid Ghani Mahadri
0	1	1	L0125063_Rafid Ghani Mahadri
1	0	1	L0125063_Rafid Ghani Mahadri
1	1	0	L0125063_Rafid Ghani Mahadri

• Gerbang XOR (XOR GATE) dengan input tunggal

INPUT	OUTPUT	CIZEMA
А	Y	SKEMA
0	0	L0125063_Rafid Ghani Mahadri
1	1	L0125063_Rafid Ghani Mahadri

2.3.7 Gerbang XNOR (XNOR Gate)

• Gerbang XNOR (XNOR Gate) dengan 2 input

INPUT		OUTPUT	OVENA
А	В	Y	SKEMA
0	0	1	L0125063_Rafid Ghani Mahadri
0	1	0	L0125063_Rafid Ghani Mahadri
1	0	0	L0125063_Rafid Ghani Mahadri
1	1	1	L0125063_Rafid Ghani Mahadri

• Gerbang XNOR (XNOR GATE) dengan input tunggal

INPUT	OUTPUT	SKEMA
А	Y	SNEWIA
0	1	L0125063_Rafid Ghani Mahadri
1	0	L0125063_Rafid Ghani Mahadri

2.4 Hasil dan analisis percobaan

2.4.1 Gerbang AND (AND Gate)

Pada percobaan gerbang AND dengan Logisim, rangkaian diuji dengan berbagai kombinasi input dan didapatkan bahwa output hanya bernilai 1 apabila kedua input bernilai 1. Hasil ini membuktikan bahwa fungsi dasar gerbang AND adalah menghasilkan logika benar hanya saat semua masukan benar.

2.4.2 Gerbang OR (OR Gate)

Pada percobaan gerbang OR, simulasi dengan Logisim menunjukkan bahwa output bernilai 1 jika salah satu atau kedua input bernilai 1. Hal ini sesuai dengan teori bahwa gerbang OR akan menghasilkan logika benar apabila minimal satu masukan benar.

2.4.3 Gerbang NOT (NOT Gate)

Pada percobaan gerbang NOT, input tunggal yang diberikan dibalik oleh rangkaian sehingga ketika input 0 maka output 1, dan sebaliknya ketika input 1 maka output 0. Percobaan ini membuktikan bahwa fungsi utama gerbang NOT adalah sebagai pembalik logika.

2.4.4 Gerbang NAND (NAND Gate)

Percobaan gerbang NAND dengan Logisim menghasilkan output yang selalu berkebalikan dari gerbang AND, yaitu output bernilai 0 hanya ketika kedua input bernilai 1. Dengan demikian dapat disimpulkan bahwa NAND merupakan gabungan dari operasi AND yang kemudian di-invers.

2.4.5 Gerbang NOR (NOR Gate)

Pada percobaan gerbang NOR, hasil pengamatan menunjukkan bahwa output hanya bernilai 1 ketika kedua input bernilai 0, sedangkan pada kondisi input lain output selalu 0. Hal ini membuktikan bahwa NOR adalah kebalikan dari OR.

2.4.6 Gerbang XOR (XOR Gate)

Dalam percobaan gerbang XOR, simulasi menunjukkan bahwa output bernilai 1 hanya jika kedua input berbeda, yaitu (0,1) atau (1,0). Kondisi ini sesuai dengan definisi XOR sebagai gerbang logika eksklusif yang mendeteksi perbedaan input.

2.4.7 Gerbang XNOR (XNOR Gate)

Pada percobaan gerbang XNOR, output bernilai 1 hanya ketika kedua input sama, baik sama-sama 0 maupun sama-sama 1. Dengan hasil tersebut dapat disimpulkan bahwa gerbang XNOR merupakan kebalikan dari XOR, yaitu menghasilkan logika benar ketika input identik.

BAB III

PENUTUP

3.1 Kesimpulan

Kesimpulan yang dapat diambil dari percobaan serta pembahasan adalah bahwa setiap gerbang logika memiliki fungsi dan karakteristik yang sesuai dengan teori tabel kebenaran masing-masing. Gerbang AND menghasilkan output 1 hanya jika semua input bernilai 1, gerbang OR menghasilkan output 1 jika salah satu atau kedua input bernilai 1, gerbang NOT membalikkan keadaan input, gerbang NAND merupakan kebalikan dari AND, gerbang NOR merupakan kebalikan dari OR, gerbang XOR menghasilkan output 1 apabila kedua input berbeda, sedangkan gerbang XNOR menghasilkan output 1 apabila kedua input sama. Melalui simulasi pada Logisim, semua fungsi dasar gerbang logika tersebut dapat diamati secara praktis, sehingga memperkuat pemahaman mengenai prinsip kerja rangkaian digital dasar.

3.2 Referensi

- Gafisteen. 2019. *Laporan Praktikum Karakteristik Statik Sensor Lengkap*. Laporan Praktikum Karakteristik Statik Sensor Lengkap Gafisteen, diakses pada 23 September 2025 pukul 17:30.
- Mask 15412, Doctor. *Tabel Kebenaran Rangkaian Gerbang Logika Hasil Percobaan*. PSD.docx 1 Tabel Kebenaran Rangkaian Gerbang Logika Hasil Percobaan AND a 0 0 1 1 b 0 1 0 1 y 0 0 0 1 a 0 0 1 1 b 0 1 0 1 y 0 1 1 1 OR NOT a 0 1 a 0 0 | Course Hero, diakses pada 26 September 2025 pukul 15:42.