



BERITA ACARA PEMUSNAHAN REKAM MEDIS TAHUN 2023

Sehubungan dengan surat keputusan Rumah Sakit Tingkat III Baladhika Husada Jember No 12234 dengan ini menenrangkan terkebih dahulu:

1. Bahwa dalam rangka pemusanahan dokumen rekam medis Rumah Sakit Tingkat III Baladhika Husada Jember telah dibentuk tim pemusnahan yang mempunyai tugas untuk melaksanakan pemusnahan rekam medis sebagaimana petunjuk ddan ketentuan yang berlaku.
2. Bahwa pelaksanaan pemusnahan berdasarkan dan mengacu pada peraturan dan keputusanp>

Atas dasar tersebut tim pemusnah rekam medis Rumah Sakit Tingkat III Baladhika Husada Jember telah melakukan pemusnahan rekam medis inaktif tahun -

Nama Petugas : anna

Jabatan : Petugas

Cara Pemusnahan : Kadaluwarsa

Tanggal Pemusnahan : 30, September, 2023

Waktu Pemusnahan : 20:30 WIB

Lokasi Pemusnahan : Kantor

Ketua Rekam Medis : Muhammad Rafi Kusdiarto, S.Kom, M.Kom

Lampiran : Berita Acara Pemusnahan 30, September, 2023.pdf

Mengetahui,

Kepala Rekam Medis

Nama _____
NIP.



UNIVERSITAS JEMBER
FAKULTAS ILMU KOMPUTER
PROGRAM STUDI INFORMATIKA

KODE
DOKUMEN

FORM PP-05

LEMBAR KERJA MAHASISWA

Dosen Pengembang Mata Kuliah : Nova El Maidah, S.Si., M.Cs.

Pokok Bahasan : Multiplexer & Demultiplexer

IDENTITAS MAHASISWA

Nama : Dejan Putra Pratama

NIM : 212410103102

Kelas : Sistem Digital B

Asisten : -

MATERI PEMBELAJARAN

Rangkaian Kombinasional:

1. Adder
2. Decoder
3. Multiplexer
4. Demultiplexer

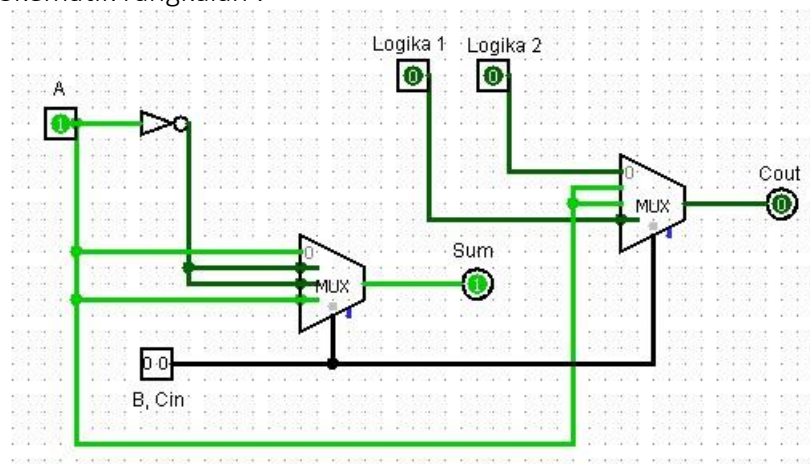
LANGKAH KERJA

1. Buatlah rangkaian-rangkaian berikut, simulasikan, buatlah tabel kebenaran dari hasil simulasi dan berikan analisis pembahasan dari hasil yang Anda dapatkan
2. Beri kesimpulan hasil praktikum Anda
3. Silakan mengumpulkan LKM 8 melalui MMP
4. Silakan mengumpulkan berkas simulasi melalui <https://unej.id/IFix21L>

1. Buatlah rangkaian 1 bit full adder menggunakan multiplexer

Gambarkan skematik rangkaian Anda, Tabel Kebenaran dari hasil simulasi, dan hasil analisis Anda)

Skematik rangkaian :



Tabel Kebenaran :

| A | B | Cin | SUM | Cout |
|---|---|-----|-----|------|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

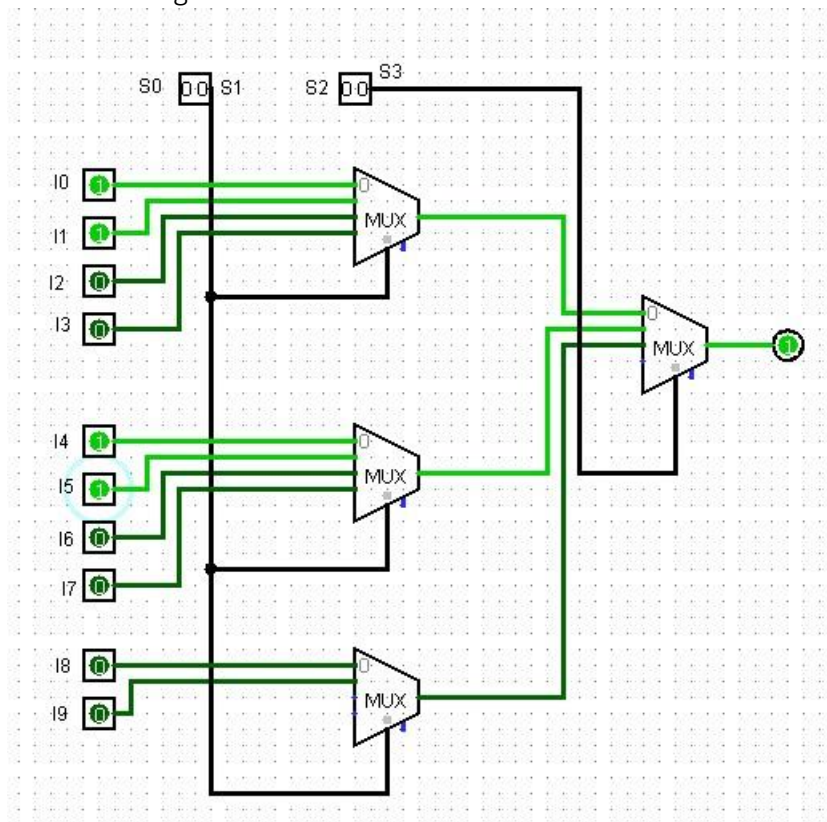
Hasil Analisis :

Jadi di dalam membuat rangkaian full adder 1 bit dengan rangkaian multiplexer ialah dengan membuat rangkaian MUX 4 x 1 sebanyak 2 lalu rangkaian MUX pertama digunakan untuk menentukan Output SUM seperti di output tabel full adder dan untuk rangkaian MUX kedua digunakan untuk menentukan nilai Cout seperti di tabel full adder.

2. Buatlah rangkaian multiplexer 10x1 menggunakan multiplexer 2x1, 4x1, 8x1, atau 16x1

Gambarkan skematik rangkaian Anda, Tabel Kebenaran dari hasil simulasi, dan hasil analisis Anda)

Skematik rangkaian :



Tabel Kebenaran :

| S0 | S1 | S2 | S3 | Output |
|----|----|----|----|--------|
| 0 | 0 | 0 | 0 | I0 |
| 0 | 0 | 0 | 1 | I1 |
| 0 | 0 | 1 | 0 | I2 |
| 0 | 0 | 1 | 1 | I3 |
| 0 | 1 | 0 | 0 | I4 |
| 0 | 1 | 0 | 1 | I5 |
| 0 | 1 | 1 | 0 | I6 |
| 0 | 1 | 1 | 1 | I7 |
| 1 | 0 | 0 | 0 | I8 |
| 1 | 0 | 0 | 1 | I9 |

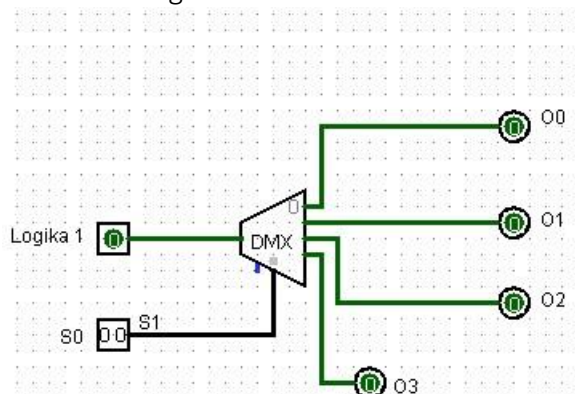
Hasil Analisis :

Di dalam membuat rangkaian MUX 10 x 1 , digunakanlah rangkaian 4 x 1, dimana MUX 4 x 1 itu terdiri dari 4 inputan. 3 MUX digunakan untuk menerima sebuah inputan dan 1 MUX yang digunakan untuk Output sekaligus menerima inputan dari 3 rangkaian MUX sebelumnya. Di dalam rangkaian MUX pasti terdiri dari yang Namanya selector dimana di dalam Skematik rangkaian terdapat 4 selector dan masing-masing MUX terhubung dengan 2 Selector.

3. Buatlah rangkaian demultiplexer yang berfungsi sebagai decoder

Gambarkan skematik rangkaian Anda, Tabel Kebenaran dari hasil simulasi, dan hasil analisis Anda)

Skematik rangkaian :



Tabel Kebenaran :

| S0 | S1 | O0 | O1 | O2 | O3 |
|----|----|----|----|----|----|
| 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 |

Hasil Analisis :

Rangkaian decoder dapat dibuat dengan menggunakan rangkain demultiplexer. Di dalam rangkaian berpatokan ke decoder dengan value 2 to 4. Jadi di dalam merangkainya terdapat 3 inputan yang digunakan sebagai selector dan output dari demultiplexer terdiri dari 4 output.

KESIMPULAN

Rangkaian full adder dengan nilai 1 bit dapat di rangkai menggunakan rangkaian multiplexer dimana nantinya rangkaian MUX akan menentukan output SUM dan Cout seperti di Tabel Kebenaran Full Adder.

Multiplexer juga dapat dirangkai dengan rangkaian multiplexer yang value nya beda. Misal MUX 10 x 1 bisa dirangkai dengan rangkaian yang dibawah 10 x 1 misal menggunakan 8 x 1, 4 x 1 ataupun 2 x 1.

Demultiplexer bisa dirangkai hingga fungsinya sama seperti rangkaian decoder. Inputannya Disesuaikan seperti yang dihasilkan oleh rangkaian decoder. Di dalam merangkai aka nada 1 inputan di multiplexer yang nilai logikanya itu 1.

Diperiksa oleh

:

Paraf pemeriksa

:

Nilai

:



UNIVERSITAS JEMBER
FAKULTAS ILMU KOMPUTER
PROGRAM STUDI INFORMATIKA

KODE
DOKUMEN

FORM PP-05

LEMBAR KERJA MAHASISWA

Dosen Pengembang Mata Kuliah : Nova El Maidah, S.Si., M.Cs.

Pokok Bahasan : Encoder & Decoder

IDENTITAS MAHASISWA

Nama : Arisandi Satria Jeujanen

NIM : 202410103052

Kelas : B

Asisten : -

MATERI PEMBELAJARAN

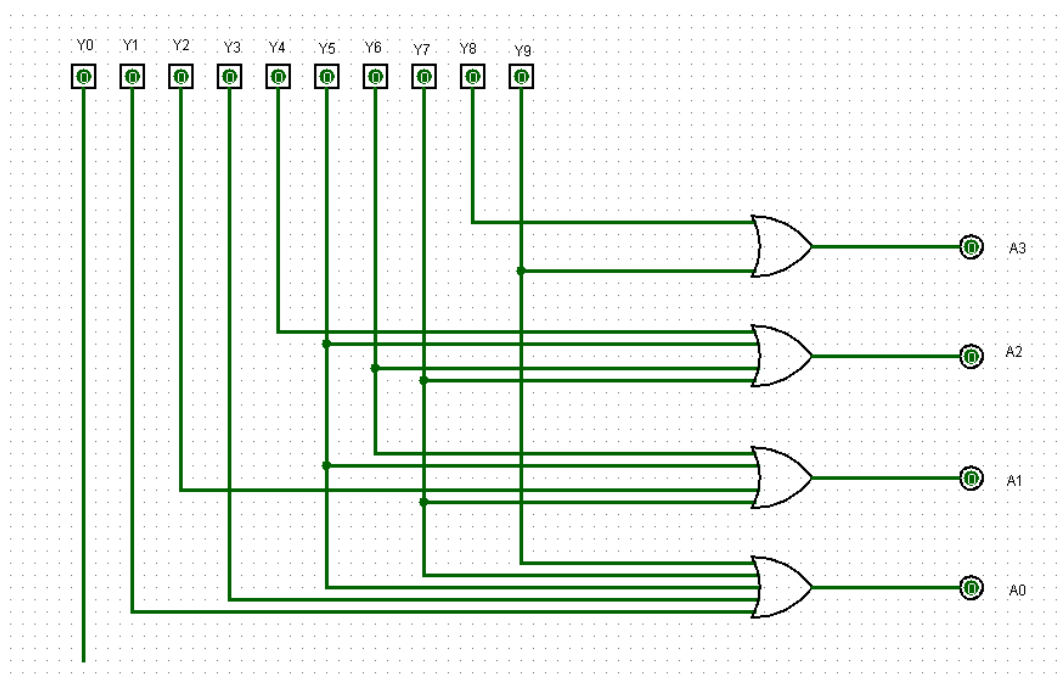
Rangkaian Kombinasional:

1. Adder
2. Encoder
3. Decoder

LANGKAH KERJA

1. Buatlah rangkaian-rangkaian berikut, simulasikan, buatlah tabel kebenaran dari hasil simulasi dan berikan analisis pembahasan dari hasil yang Anda dapatkan
2. Beri kesimpulan hasil praktikum Anda
3. Silakan mengumpulkan LKM 7 melalui MMP
4. Silakan mengumpulkan berkas simulasi melalui s

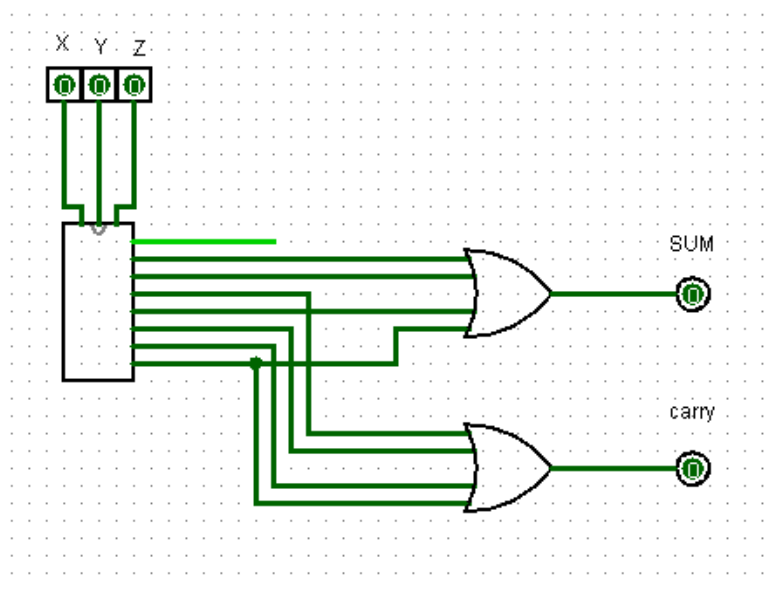
1. Buatlah rangkaian encoder decimal to BCD



| D3 | D2 | D1 | D0 | B3 | B2 | B1 | B0 |
|----|----|----|----|----|----|----|----|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

Sebuah rangkaian elektronik yang populer dalam dunia digital adalah encoder desimal ke BCD. Rangkaian ini bertugas mengonversi angka desimal menjadi format BCD (Binary Coded Decimal) dengan mengubah setiap digit desimal menjadi representasi biner 4-bit yang sesuai. Dengan menggunakan gerbang logika, rangkaian ini dapat digunakan dalam berbagai aplikasi, seperti display tujuh segmen atau decoder BCD. Rangkaian ini memiliki peran penting dalam dunia elektronik digital karena memungkinkan pengolahan data desimal dengan efisien melalui representasi biner.

2. Buatlah rangkaian full adder menggunakan decoder



| Input | | | Output | |
|-------|---|----------|--------|-------|
| A | B | CARRY IN | SUM | CARRY |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Full adder adalah rangkaian logika yang digunakan untuk menjumlahkan bit-bit input dan menghasilkan output penjumlahan bit dan carry-out. Rangkaian ini terdiri dari gerbang logika seperti XOR, AND, dan OR yang bekerja bersama untuk melakukan penjumlahan bit. Gerbang XOR digunakan untuk menjumlahkan bit-bit input, gerbang AND digunakan untuk menghasilkan carry-out, dan gerbang OR digunakan untuk menggabungkan carry-out dari unit-unit full adder yang berbeda. Dengan demikian, prinsip kerja full adder terkait dengan penggunaan gerbang logika tersebut dalam menghasilkan output yang sesuai.

KESIMPULAN

Encoder Decimal to BCD adalah rangkaian yang mengonversi bilangan desimal menjadi bentuk BCD, di mana setiap digit desimal diwakili oleh empat bit biner. Rangkaian ini menggunakan gerbang logika untuk menghasilkan output BCD yang sesuai dengan input desimal. Sementara itu, Full Adder adalah rangkaian logika yang digunakan untuk menjumlahkan tiga input, yaitu dua bilangan biner dan carry-in, untuk menghasilkan output penjumlahan bit dan carry-out. Rangkaian ini sering digunakan dalam operasi penjumlahan biner multi-bit. Decoder, di sisi lain, digunakan untuk mengubah kode biner menjadi bentuk lain atau memilih input berdasarkan kode biner. Meskipun decoder tidak terkait langsung dengan encoder decimal to BCD atau full adder, ia memiliki fungsi yang berbeda dan digunakan dalam konteks yang berbeda pula.

| | | | | |
|----------------|---|--|-----------------|---|
| | | | | |
| Diperiksa oleh | : | | Paraf pemeriksa | : |
| Nilai | : | | | |

Muhammad Rafi Kusdiarto

Desa Kalimati RT 08 RW 02, Kec. Tarik, Sidoarjo, Jawa Timur
087809680106
rafikusdiarto1707@gmail.com

I'm active in participating in activities on campus either as a participant or committee. This makes it easier for me to socialize with a new environment, makes it easier for me when I want to communicate with new people, is able to work with a team, is responsible for what is already my responsibility, and is ready to be led or lead.

SKILLS, ACHIEVEMENTS OTHER EXPERIENCE

- Hard Skills : Excel, Word, Figma, Photoshop, Python, HTML, CSS, PHP, ReactJS
- Projects (2020) : Getting A on coursework Algoritma dan Pemrograman 1
- Projects (2020) : Getting A on coursework Algoritma dan Pemrograman 2
- Projects (2022) : Getting A on coursework Pemrograman Berbasis Website
- Projects (2022) : Create an e-commerce website that is used to sell unej informatics attributes

PROFESSIONAL EXPERIENCE

Informatics Competition **Mar 2021 – Apr 2021**
Secretarial as Staff

- Competition in the field of game creation and also Competitive Programming Competition
- This activity was attended by more than 45 participants

Informatics Olympiad **Sept 2021 – Okt 2021**
Event as Staff

- Competition in the field of computers attended by SMA, SMK, MA, the equivalent of East Java
- Hone the ability to develop yourself about computers
- This activity was attended by more than 150 participants

Informatics Research Innovation and Technology **Mar 2022 – Apr 2022**
Chief Executive

- Competition training in the field of software development, smart city, and others
- This activity was attended by more than 40 participants

ORGANIZATIONAL EXPERIENCE

Himpunan Mahasiswa Program Studi Informatika Fakultas Ilmu Komputer **Des 2021 – Des 2022**
Research and Development Division

- Conduct research and development of Student Resources in the academic field that are Innovative and Reasoning.
- Analyze organizational problems and evaluate the work program of the Informatics Student Association (HMIF)

EDUCATION

Jember University **(2020 - 2024)**
Bachelor's Degree in Informatics Faculty of Computer Science, 3.67/4.00