

武汉大学国家网络安全学院
2021-2022 学年度第一学期
《计算机系统基础》期末考试试卷 A

卷参考答案

题号	一	二	三	四	五	六	总分
分值	20	15	20	8	20	12	100

一. 选择题 (共 10 小题, 每小题 2 分, 共 20 分)

1-10: B C D B D D C A B C

二. 指令设计题 (共 15 分)

(1) (4 分) ALU 的宽度为 16 位, ALU 的宽度即 ALU 运算对象的宽度, 通常与字长相同。地址线为 20 位, 按字节编址, 可寻址主存空间大小为 2^{20} 字节 (或 1MB)。指令寄存器有 16 位, 和单条指令长度相同。MAR 有 20 位, 和地址线位数相同。MDR 有 8 位, 和数据线宽度相同。

//4 问, 各 1 分

(2) (3 分)

R 型格式的操作码有 4 位, 最多有 2^4 (或 16) 种操作。I 型和 J 型格式的操作码有 6 位, 因为它们的操作码部分重叠, 所以共享这 6 位的操作码空间, 且前 6 位全 0 的编码已被 R 型格式占用, 因此 I 和 J 型格式最多有 $2^6 - 1 = 63$ 种操作。从 R 型和 I 型格式的寄存器编号部分可知, 只用 2 位对寄存器编码, 因此通用寄存器最多有 4 个。

//3 问, 各 1 分

(3) (6 分)

指令 01B2H = 000000 01 10 11 0010B 为一条 R 型指令, 操

作码 0010 表示带符号整数减法指令, 其功能为 $R[3] \leftarrow R[1] - R[2]$ 。//2 分

执行指令 01B2H 后, $R[3] = B052H - 0008H = B04AH$, 结果未溢出。//2 分

指令 01B3H = 000000 01 1011 0011B, 操作码 0011 表示带符号整数乘法指令, 执行指令 01B3H 后, $R[3] = R[1] * R[2] = B052H \times 0008H = 8290H$, 结果溢出。//2 分

(4) (1 分)

在进行指令的跳转时, 可能向前跳转, 也可能向后跳转, 偏移量是一个带符号整数,

因此在地址计算时, 应对 imm 进行符号扩展。//1 分

(5) (1 分)

无条件转移指令可以采用 J 型格式, 将 target 部分写入 PC 的低 10 位, 完成跳转。//1 分

三. 计算题 (共 25 分)

1、(1) (6 分)

$X = 1001.101 = 1.001101 * 2^3 = 1.001101 * 2^{(130-127)}$

所以, 8 位阶码 $E = 130 = 1000\ 0010$, 23 位尾数 $M = 0011010...0$, 符号 $S = 0$ 。二进制表示 X 为:

$X = 0\ 1000\ 0010\ 001101000000000000000000 = 0x41\ 1A\ 00\ 00$

//写出 X 浮点格式, 二进制或 16 进制, 2 分

$Y = -01000011$, 32 位补码为: 1111 1111 1111 1111 1111 1111 1011 1101 = $0xFF\ FF\ FF\ BD$

//写出 Y 浮点格式, 二进制或 16 进制, 2 分

存放形式:



//画出 X、Y 存储方式, 2 分

(2) (6 分)

Y 先换成单精度浮点型数据进行计算。

$X = 1001.101 = 1.001101 * 2^3$

$Y = -01000011 = -1.000011 * 2^0$

//写出 Y 浮点格式进行计算, 2 分

1) 对阶: $X = 1.001101 * 2^3 = 0.001001101 * 2^6$

2) 尾数相加: $0.001001101 + (-1.000011) = -0.111001011$

3) 尾数规格化: $-0.111001011 \rightarrow -1.11001011 * 2^{-1}$

4) 结果: $-1.11001011 * 2^5 = -1.11001011 * 2^{132-127}$

//有运算步骤, 2 分

所以, 8 位阶码 $E = 132 = 1000\ 0100$, 23 位尾数 $M = 110010110...0$, 符号 $S = 1$ 。结果为:

$1\ 1000\ 0100\ 110\ 0101\ 1000\ 0000\ 0000\ 0000B = 0xC2\ 65\ 80\ 00$

//写出结果浮点格式, 二进制或 16 进制, 2 分

2、(6 分)

平均寻道时间 8ms

旋转延迟 $0.5 * 60 * 1000 / 7200 = 4.167ms$

传输时间 $512 / 4 * 10^6 * 10^3 = 0.128ms$

读一个 512B 扇区的平均访问时间为 $8ms + 4.167ms + 0.128ms = 12.295ms = 12.30ms$

//分别描述了几个部分的时间, 3 分

//算出正确结果, 3 分

3、(7 分)

Cache 一共有 $4K / 4 = 1K$ 行

index 10 位, 块内地址 4 位, tag 为 18 位, 每行还需存放 1 位 valid bit 和 1 位 dirty bit,

总容量为 $(1 + 1 + 18 + 4 * 32) * 1K = 148Kb = 18.5KB$

//以文字或其他方式如 Cache 结构、地址格式描述以下信息:

//Cache 一共有 1K 行或块, 1 分

//valid bit 1 位: 1 分

//dirty bit 1 位: 1 分

//tag 为 18 位: 1 分

//数据块大小 $4 * 32$ 位: 1 分

//算出结果 18.5KB: 2 分

//以上各项指标分析不完整导致结果有偏差, 或没有逐项分析指标直接写算式, 酌情扣分。

四. 编码设计题 (共 8 分)

(1) 对 SEC, 数据信息位 $K=8$, 码字 $N=K+R \leq 2^R-1$, 此时校验位 $R=4$ 。(2 分)

(2) (6 分)

海明码位号	1	2	3	4	5	6	7	8	9	10	11	12
数据位	p1	p2	d1	p4	d2	d3	d4	p5	d5	d6	d7	d8
海明码	1	0	0	1	0	1	0	0	1	0	1	
校验	E1	*	*	*	*	*	*	*	*	*	*	1
	E2	*	*		*	*		*	*	*	*	0
	E3			*	*	*	*				*	1
	E4							*	*	*	*	0

$E1 = H1 \oplus H3 \oplus H5 \oplus H7 \oplus H9 \oplus H11 = 1$

$E2 = H2 \oplus H3 \oplus H6 \oplus H7 \oplus H10 \oplus H11 = 0$

$E3 = H4 \oplus H5 \oplus H6 \oplus H7 \oplus H12 = 1$

$E4 = H8 \oplus H9 \oplus H10 \oplus H11 \oplus H12 = 0$

指错字 $E4E3E2E1 = 0101$, 即编码的第 5 位($d2$)出错。

所以要传输的数据信息: $d1d2d3d4d5d6d7d8 = 01100101$, 即正确的数据为 $0x65$ 。(或正确的海明码为 $0x9C5$)

//分 4 组正确: 2 分

//按 4 个分组算出 4 位校验结果: 2 分

//指出错误位置, 得到正确结果: 2 分

五. 处理器设计题 (共 20 分)

(1) (5 分)

发生数据相关的是:

第 1 条指令和第 2 条指令之间关于 St1,

第 2 条指令和第 3 条指令之间关于 St1,

第 3 条指令和第 4 条指令之间关于 St1,

第 4 条指令和第 5 条指令之间关于 St0,

第 6 条指令和第 1 条指令之间关于 Ss3,

// 每个 1 分, 多写出了其他相关, 如 I3 与 I1 之间、I4 与 I2 之间的相关, 不扣分;

(2) (2 分)

第 5 条指令、第 7 条指令的执行都会发生控制相关

// 每个 1 分

(3) (3 分)

第 2、3、4、5 条指令之前各加 2 条 nop 指令, 以消除数据相关

// 每个 0.5 分, 总分取整

对于第 6 条和第 1 条指令之间的数据相关, 可以通过在第 7 条指令“j loop”后 (或前) 加一条或两条 nop 指令消除 (这样同时可以解决控制相关)

// 1 分

(4) (3 分)

不能完全解决冒险; //1 分

2、3、4 指令所需操作数可以转发得到, 无须 nop 指令;

第 5 条指令所需操作数 St0 是 load-use 相关, 需在第 5 条指令之前增加 1 条 nop (或者硬件阻塞一个时钟周期)

// 2 分

(5) (3 分)

检测结果是否为“零”并更新 PC 的操作放在“访存 (Mem)”阶段进行, 在第 5 条分支指令之后加 3 条 nop 指令可以消除分支冒险;

检测结果是否为“零”并更新 PC 的操作放在“执行 (EX)”阶段进行, 在第 5 条分支指令之后加 2 条 nop 指令可以消除分支冒险。

// 每个 1.5 分, 总分取整

(6) (4 分)

假定更新 PC 的操作在“执行 (EX)”阶段进行, 则流水线会被阻塞 2 个时钟周期

假定更新 PC 的操作在“译码 (ID)”阶段进行, 则流水线会被阻塞 1 个时钟周期

// 每个 1 分

六. 虚拟存储器分析题 (共 12 分)

(1) (7 分)

页的大小为 4KB, 页内偏移地址为 12 位, 故 $A=B=32-12=20$;

$D=12$; $C=24-12=12$; 主存块大小为 128B, 故 $G=7$ 。2 路组相

联, 每组数据区容量有 $128B \times 2=256B$, 共有 $64KB/256B=256$ 组, 故 $F=8$; $E=24-G-F=24-7-8=9$ 。

因而 $A=20, B=20, C=12, D=12, E=9, F=8, G=7$ 。

// 每个 1 分, 没有任何过程分析, 最多 4 分。分析不完整或部分错漏, 酌情扣分。

(2) (5 分)

虚拟地址对应虚页号 0x12346, 有效位 1, 在主存中; //1 分

对应物理页号 0x123, 0x123000 结合偏移地址 0x789, 得到

物理地址: 0x123789; // 2 分

物理地址 0x123789 对应 Cache 地址的组号字段 F 为

01101111, 即映射到 Cache 组号: 0x6F。// 2 分

// 没有任何过程分析, 最多 3 分。如果有分析, 但不完整或导致部分结果错漏, 酌情扣分。

文档结尾 ■