



## 2º Grado Informática Estructura de Computadores 8 de febrero de 2016



Nombre:	
DNI:	Grupo:

## Examen de Problemas (3,0 p)

**1. Ensamblador** (0.6 puntos). Tenemos un número almacenado en una variable x de tipo unsigned int. Queremos colocar los bits 4,3,2 en los bits 6,5,4, poniendo los bits 3 y 2 a 0, sobrescribiendo los bits 6 y 5 (cuyo valor se pierde), y dejando el resto de bits intactos.

31																		7	6	5	4	3	2	1	0
																					а	b	С		
<u>↓</u>																									
31																		7	6	5	4	3	2	1	0
																			а	b	С	0	0		

Escriba una expresión en C para realizar esta operación, y un pequeño fragmento en ensamblador de IA32 que realice la misma operación.

**2. Ensamblador**. (0.2 puntos). Al ejecutar el fragmento de código:

```
leal -48(%eax), %edx
cmpl $9, %edx
ja .L2
```

¿Para qué valores de %eax se salta a .L2?.

3. Disposición de estructuras (0.6 puntos). Considerar las siguientes declaraciones de estructuras en C:

- a) Mostrar la disposición de **struct** a en memoria, en una máquina Linux en modo IA32 (es decir, con direcciones de 32bits), mediante un dibujo como los estudiados en clase, donde se indiquen los desplazamientos y tamaños de cada campo. Marcar los bytes de relleno (si los hubiera) tachándolos o sombreándolos. ¿Cuántos bytes usa **struct** a en total en este caso?
- b) ¿Cuántos bytes usa **struct b** en una máquina Linux en modo IA32 (con direcciones de 32bits)?
- **4.** Entrada/Salida y Memoria (0.5 puntos). Enunciado.
  - a) Dibuje un esquema de conexionado detallado para un procesador con E/S mapeada en memoria con un sistema de memoria de 48K × 8 formado a partir de chips de memoria SRAM de 16K × 8. En el mapa de memoria y E/S toda la memoria debe situarse en direcciones consecutivas a partir de la dirección 0x4000.

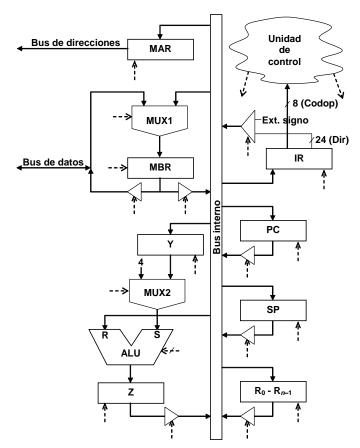
Las señales del procesador son:

- bus de direcciones de 16 bits
- bus de datos de 8 bits
- señal R/W#

Las señales de cada chip de memoria son:

- bus de direcciones de 14 bits
- señal CS
- señal R/W#
- b) ¿Cuántas direcciones están disponibles para puertos de E/S?
- 5. Unidad de control (0.5 puntos). La figura muestra el camino de datos de un procesador de 32 bits que direcciona la memoria por bytes y en el que cada instrucción ocupa una palabra completa (4 bytes). El multiplexor MUX2 selecciona o bien la salida del registro Y o un valor constante igual a 4. Las operaciones de lectura o escritura en memoria consumen un ciclo de reloj. La ALU puede realizar varias operaciones, entre ellas R+S y R-S.

Escriba (en lenguaje de transferencia de registros o de alto nivel) los fragmentos de microprograma que para implementar las instrucciones CALL X (X es un desplazamiento de 24 bits relativo a PC, almacenado en IR) y RET, sin incluir la fase de captación de instrucción.



## **6. Memoria cache** (0.6 puntos).

- a) Indique qué tipo de correspondencia de cache se usa en cada uno de los tres siguientes casos.
- b) Indique un (posible) nombre para cada campo de la dirección en cada caso.
- c) ¿Cuál es el tamaño de línea?
- d) ¿Cuántas direcciones de datos tiene la cache?
- e) ¿Cuántas direcciones tiene la memoria principal?

