

Conceptos de Arquitectura de Computadoras 2012

Anexo Clase 3

Entrada/Salida y MSX88

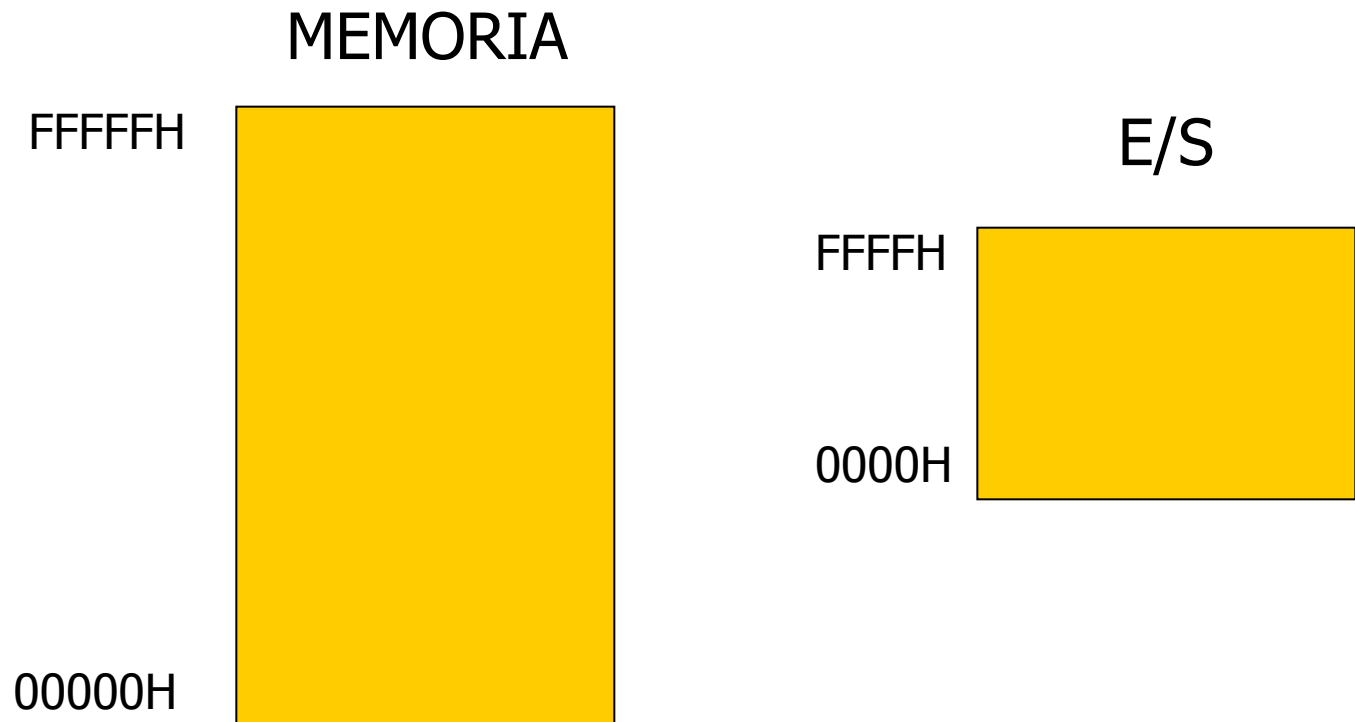
E/S aislado y mapeado en memoria

- Hay 2 métodos para hacer la interfase del espacio de E/S:
 - E/S aislado
 - E/S mapeado en memoria

E/S aislado (1)

- Técnica utilizada por sistemas basados en procesadores Intel.
- Aislado: las posiciones de E/S están “separadas” de la memoria del sistema, en un espacio distinto de direcciones.
- Las direcciones de E/S llamadas puertos están separadas de memoria.

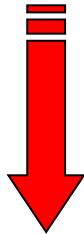
E/S aislado (2)



E/S aislado (3)

- Ventaja: todo el espacio de memoria está ocupado por la misma.
- Desventaja: para transferir datos entre el μp y e/s tenemos que usar instrucciones especiales como in y out.

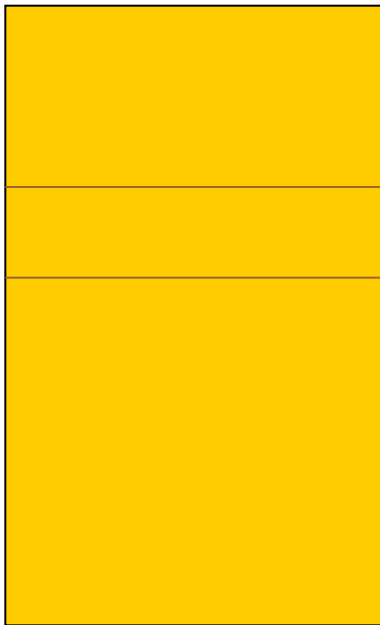
MOV [0378H], AL



FFFFFFH

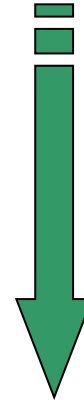
0378H

00000H



MEMORIA

OUT 0378H, AL



FFFFH

0378H

0000H



E/S

E/S aislado (4)

- Recordemos, todas las instrucciones que vimos eran de la forma :
 - ❖ MOV mem, reg
 - ❖ MOV reg, mem
 - ❖ MOV reg, reg
- Son entre el procesador y memoria o internas al procesador.

E/S aislado (5)

- Ahora tenemos instrucciones :
- ✓ **IN AL, puerto** Lee un byte de la dirección de e/s llamada puerto.
 - ✓ **IN AL, DX** Lee un byte de la dirección de e/s almacenada en DX.
 - ✓ **OUT puerto, AL** Escribe un byte de AL en la dirección de e/s llamada puerto.
 - ✓ **OUT DX, AL** Escribe un byte de AL en la dirección de e/s contenida en DX.

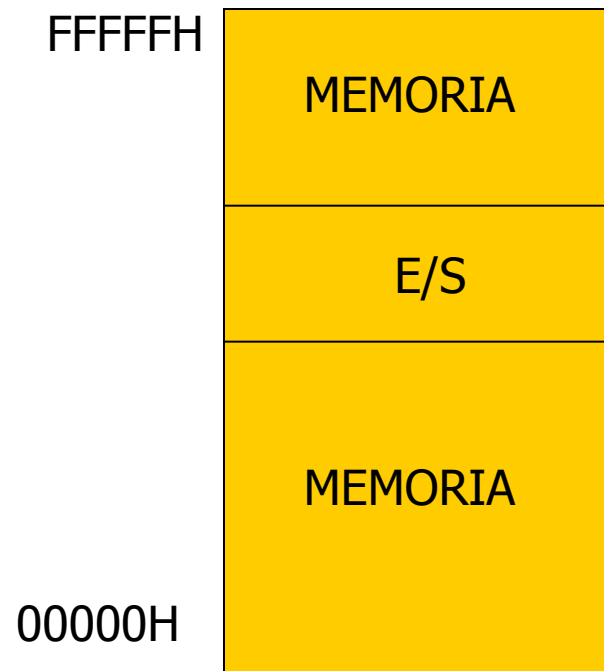
E/S aislado (6)

- Cuando la UC decodifica OUT ó IN, activa las líneas del bus de control iow=input/output write ó ior=input/output read
- Cuando la UC decodifica MOV, activa las líneas del bus de control mwr=memory write ó mrd=memory read
- Se puede ver en el simulador.

E/S mapeada en memoria (1)

- Las direcciones de e/s están mapeadas en las direcciones de memoria.
- Las direcciones de e/s pertenecen al espacio de memoria.
- No se distingue una posición de e/s de una posición de memoria.

E/S mapeada en memoria (2)



E/S mapeada en memoria (3)





- Ventaja: puedo usar todo el conjunto de instrucciones del procesador, porque todas las posiciones son tomadas como direcciones. No hay instrucciones específicas como IN y OUT.
- Desventaja: ocupa espacio de memoria

PIO (1)

- Son 2 puertos paralelos de 8 bits: A y B.
- Se puede programar c/bit por separado como entrada ó salida.
- Posee 4 registros internos de 8 bits:
 - 2 de datos, PA y PB.
 - 2 de control CA y CB
 - para programar los bits de PA y PB.

PIO (2)

⌘ Las direcciones de los registros en msx88 son:

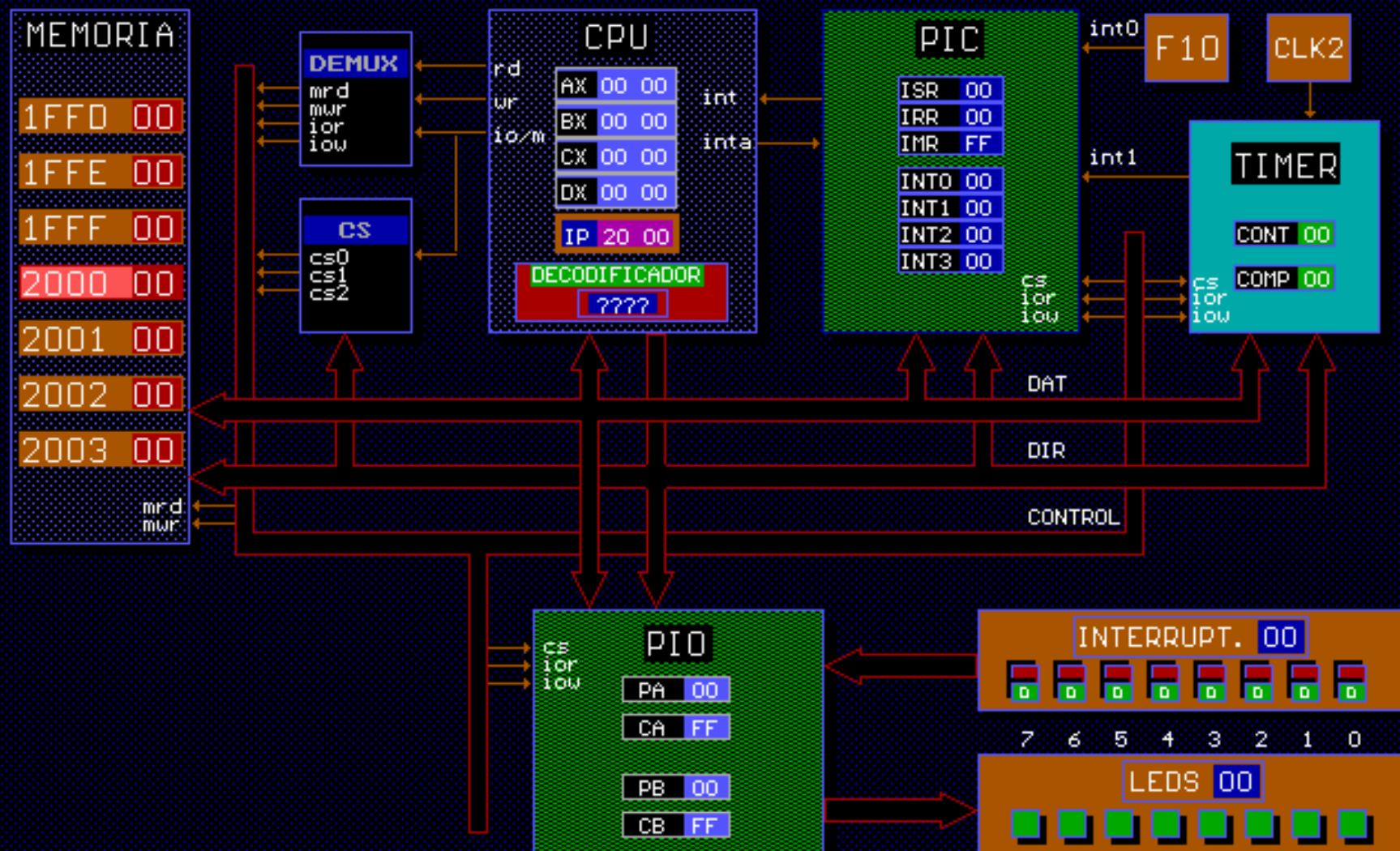
- o PA  30H
- o PB  31H
- o CA  32H
- o CB  33H

PIO (3)

- Un bit en 0 en registro CA selecciona como salida a la línea correspondiente en PA.
- Un bit en 1 en registro CA selecciona como entrada a la línea correspondiente en PA.
- Los bits de CB controlan de la misma manera al registro PB del puerto B.

Conexión con el sistema (1)

- Configuración 0 (C0)
- PA= entrada de los microinterruptores
PA₇.....PA₀
- En CA todos los bits = 1, pues todas las líneas de PA son entradas.
- Los interruptores se controlan con las teclas 0...7

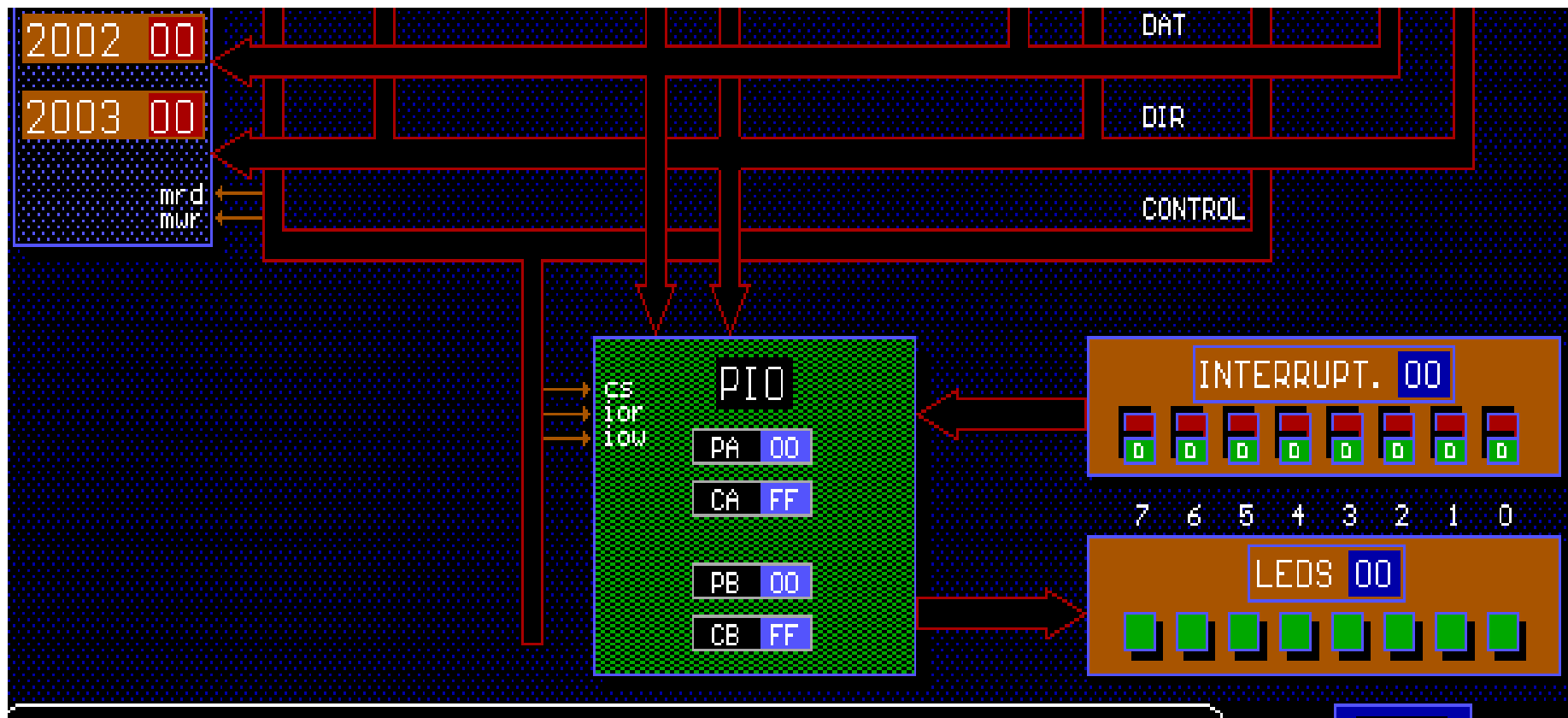


>p1
>c1
>c0
>0_

ESTADO

-
P 01
C 00
V 15

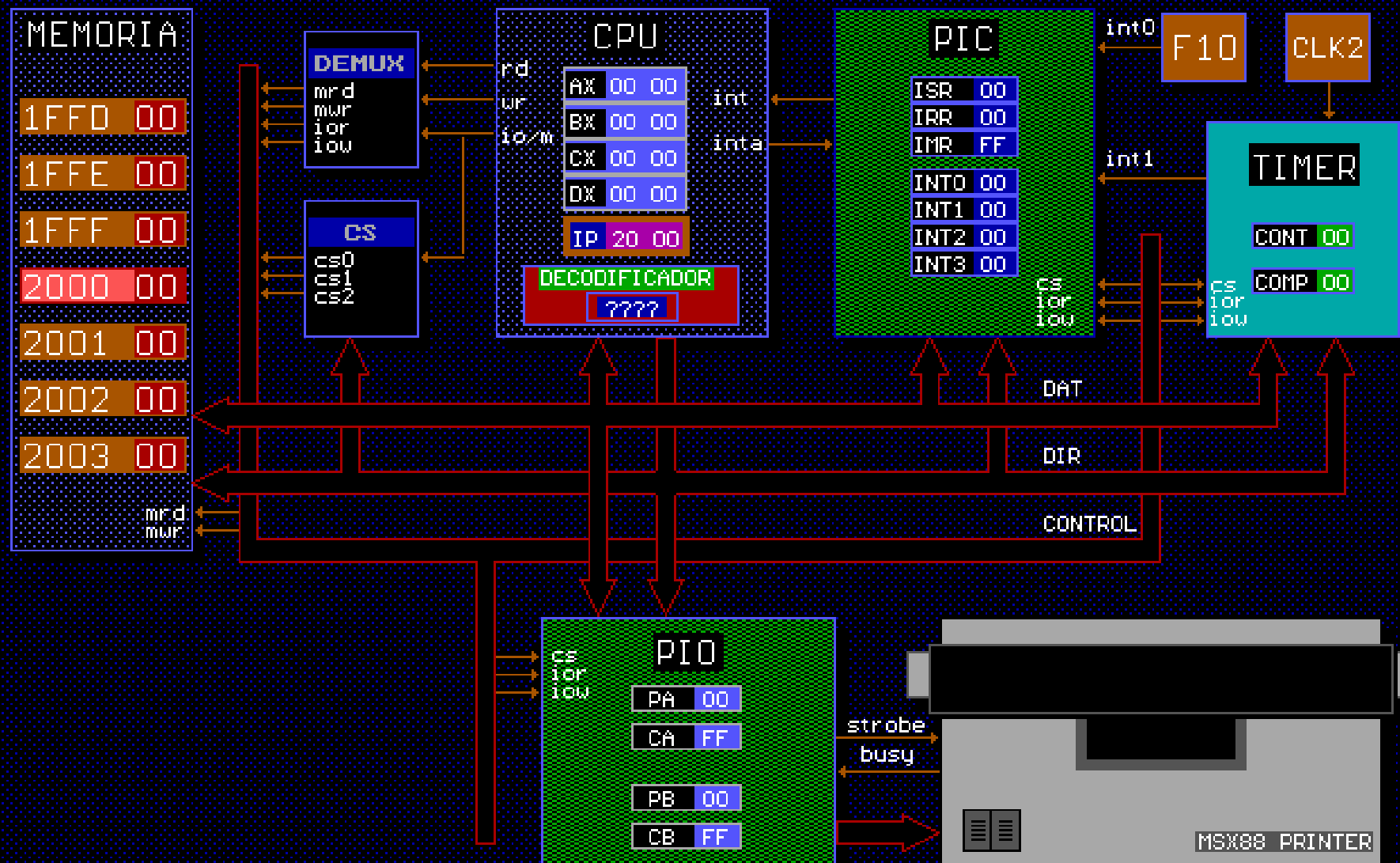
Ampliada



Conexión con el sistema (2)

✓ Configuración 1 (C1): interfaz con la impresora

- ❖ PA0 : línea BUSY
- ❖ PA1 : línea STROBE
- ❖ PB0....PB7 : línea de datos





```
>p1  
>c1  
>@_
```

ESTADO

-
P 01
C 01
V 15

HAND – Configuración 2

- Interfaz con la impresora: cumple temporización necesaria Centronics.
- Dos registros de 8 bits:
- DATO: D0.....D7  (40H)
- EST: registro de estado  (41H)

INT	X	X	X	X	X	STR	BUSY
-----	---	---	---	---	---	-----	------

HAND (2)

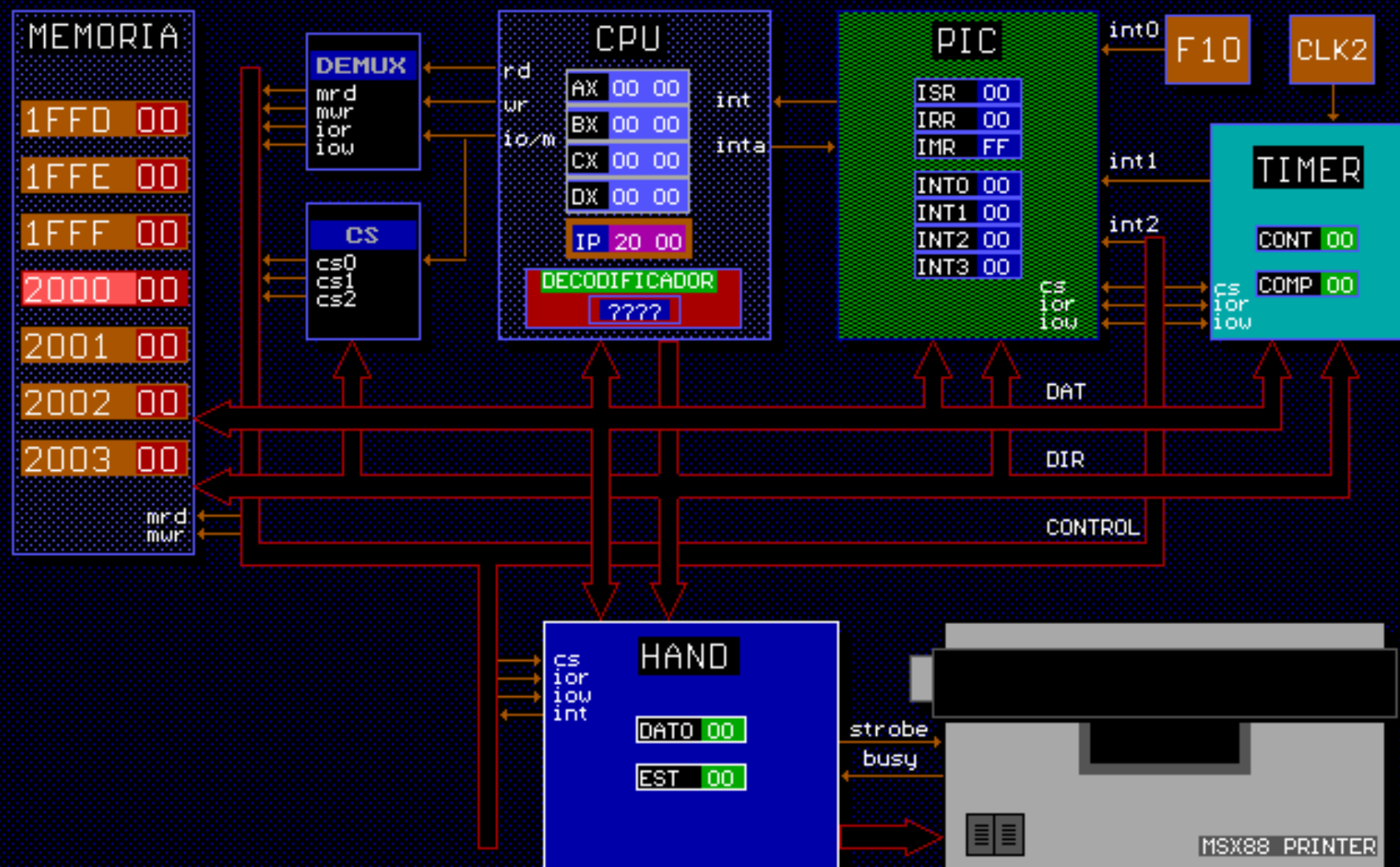
➤ En lectura :

- BIT 0 en 0: línea BUSY desactivada
en 1: línea BUSY activada
- BIT 1 en 0: línea STROBE desactivada
en 1: línea STROBE activada
- BIT 2..6 No se usan
- BIT 7 en 0: no se activará la línea INT
en 1: se activará la línea INT cuando BUSY no
esté activa

HAND (3)

✓ En escritura :

- ✓ BIT 0....6: no se usan
- ✓ BIT 7 en 0 : inhibe la activación de la línea INT
en 1 : se activa INT



>p1
>c2
>0

ESTADO

-
P 01
C 02
V 15

PA EQU 30H
PB EQU 31H
CA EQU 32H
CB EQU 33H

EJ1 P3

ORG 2000H

MOV AL, 0FFH; PA TODAS ENTRADAS

OUT CA, AL

MOV AL, 0 ; PB TODAS SALIDAS

OUT CB, AL

POLL: IN AL, PA : LEE EL ESTADO DE LOS SWITCH

OUT PB, AL ;ENCIENDE LOS LEDS

JMP POLL

END

PIC EQU 20H
TIMER EQU 10H
PIO EQU 30H
N_CLK EQU 10

EJ2 P3 PROGRAMA PRINCIPAL

ORG 40 ; 4X10 DIRECCIÓN DEL SERVICIO

IP_CLK DW RUT_CLK

ORG 1000H

INICIO DB 0

ORG 2000H

CLI

MOV AL, 0FDH

OUT PIC+1, AL ; HABILITA INT1

MOV AL, N_CLK

OUT PIC+5, AL ; REGISTRO DE PUNTERO INT1 (VALOR 10)

MOV AL, 1 ; CUENTA HASTA 1 CON CADA PULSO DE CK2

OUT TIMER+1, AL

MOV AL, 0

OUT PIO+3, AL ; TODAS SALIDAS EN PB

OUT PIO+1, AL ; TODOS LOS LEDS APAGADOS

OUT TIMER, AL

STI

LAZO: JMP LAZO

ORG 3000H

```
RUT_CLK: INC INICIO ; INCREMENTA C/PULSO CLK2
          CMP INICIO, 0FFH
          JNZ LUCES; SE HACE HASTA FF
          MOV INICIO, 0
LUCES:   MOV AL, INICIO ; NUMERO CONTADO EN
          OUT PIO+1, AL ; INICIO A LOS LEDS
          MOV AL, 0
          OUT TIMER, AL ; CUENTA DEL TIMER 0
          MOV AL, 20H
          OUT PIC, AL ; FIN DE INTERRUPCIÓN
          IRET
          END
```