

集成电路发展

1. 技术瓶颈：我国在集成电路的材料、设备、制造工艺、经验积累等方面落后于国际水平，并且因为知识霸权等因素而受到限制
2. 设计瓶颈：设计能力弱，国产EDA工具落后国际水平
3. 产业瓶颈：集成电路产业尚处于初步发展阶段，缺少完整的产业链结构，圆晶等材料存在短缺，产业为能得到行业内普遍认可，进而难以打开市场，缺乏良性循环
4. 人才瓶颈：行业内专业人员缺乏

针对这些瓶颈，可以做出如下努力：

1. 重视技术研发，加大对技术开发的资金投入，积极学习、引入国外的先进经验，实现集成电路产业的国产化
2. 加强EDA等电路设计基础软件的研发，为研究做好充分的准备
3. 从上游的材料到下游的生产进行环节打通，打造完整的产业链
4. 制定相关政策进行扶持，吸引人才进入国内集成电路行业，并能对部分产品进行补贴，以打开市场积累经验

摩尔定律

摩尔定律：集成电路上可容纳晶体管数量每18个月到两年提升一倍。

通过尺寸的scaling down可以在更小的尺寸上集成更多的元器件，使得器件面积变小并提高集成度，使得信息间通路变短，提高速度；同时由于电容变小，整体功耗减小；同样硅片上切割更多的芯片，降低成本。

摩尔定律难以维持，一是因为对更小尺寸的工艺，其技术要求越来越高，已经接近当前的物理极限，量子效应越来越显著，需要新架构新方案进行突破；同时更高集成度对应更高的功率密度，会受到芯片功耗的限制，高温也会进一步影响芯片性能；更小尺寸的工艺需要更先进的仪器和纯度更高的材料，使得成本不断提高，在性价比上难以被市场接受

硬件思路与软件思路

CPU的通用性能更强，采用软件思路，并不针对某些特定的应用场景，从而可以通用地部署在大部分场景中，但也因为其通用性，对某些特定场景（如图像渲染）表现弱于ASIC；相应的，ASIC则采用硬件思路，针对特定的应用场景开发，在特定场景下其功耗、性能等表现优于CPU，但由于其针对性，难以大规模地开发部署，应用场景相对CPU狭窄。

我认为未来的发展趋势是CPU与ASIC协同工作。CPU用来对数据进行预处理，并进行任务的分配、调度；而ASIC则可以针对不同的任务而特殊设计，实现更快的计算。