山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200111009 | 姓名： 荆昱熹 | | 班级： 3班 |
| 实验题目：RAM扩展实验（上） | | | |
| 实验学时：2 | | 实验日期： 2025年4月15日 | |
| 实验目的：  1. 了解半导体静态随机读写存储器RAM的工作原理及其使用方法。  2. 掌握半导体存储器的字、位扩展技术。 | | | |
| 实验软件和硬件环境：  软件环境：  Vivado软件、FPGA实验平台  硬件环境：  1.实验室台式机  2.FPGA服务器，PYNQ-Z2开发板 | | | |
| 实验原理和方法：   1. RAM的存储空间有限，为了用多个芯片存储更多数据，要对RAM进行扩展。 2. 对于数据位的扩展是位扩展，将1K\*4的数据扩展为1K\*8，使用两片RAM芯片，将数据分别存入两个芯片中，读取时分别作为高4位和低4位读出。 | | | |
| 实验步骤：  1.电路图：     1. 连线原理：   读写数据时通过8根数据线将信号传入，地址线同时接入两个RAM中，因为两个RAM同一位置具有相同地址。数据位高四位位于0号RAM，第四位位于1号RAM。输入、输出时分别进行操作。  4.地址范围：  每一块RAM芯片的范围均为0x000-0x3ff。  5.管脚设置：  clk btn\_clk  addr\_9\_0 上排拨码开关10-1  addr\_10 上排拨码开关11  data1(4bits), data0(4bits) 下排拨码开关8-1  wren 下排拨码开关9  digit1, digit0 数码管2-1  6.平台验证：  写入八位数据：    读出：    7.线上测评： | | | |
| 结论分析与体会：  使用两块RAM芯片进行位扩展，将八位数据分别输入两块芯片存储，提高RAM的效率。本次实验加深了对RAM位扩展的理解。 | | | |