山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200111009 | 姓名： 荆昱熹 | | 班级： 3班 |
| 实验题目：RAM扩展实验（下） | | | |
| 实验学时：2 | | 实验日期：2025年5月6日 | |
| 实验目的：  1. 了解半导体静态随机读写存储器RAM的工作原理及其使用方法。  2. 掌握半导体存储器的字、位扩展技术。 | | | |
| 实验软件和硬件环境：  软件环境：  Vivado软件、FPGA实验平台  硬件环境：  1.实验室台式机  2.FPGA服务器，PYNQ-Z2开发板 | | | |
| 实验原理和方法：   1. RAM的存储空间有限，为了用多个芯片存储更多数据，要对RAM进行扩展。 2. 对于地址范围的扩展是字扩展，将1K\*4的数据扩展为2K\*4，使用两片RAM芯片，将数据分别存入两个芯片中，读取时使用片选信号，激活不同的芯片，读取不同的数据。 | | | |
| 实验步骤：  1.电路图：    2.连线原理：  读写数据时通过4根数据线连接两个芯片，使用mux进行片选操作，将读写控制信号连接mux，同时连接mux0的data0以及mux1的data1，使用addr10进行片选控制，当addr10为0时，wren的写信号传入0号芯片，将结果写入，当addr10为1时，wren的信号传入1号芯片。对于读操作，两个芯片的数据同时传入mux4，仍旧使用addr10作为片选信号，读出不同的数据。  4.管脚设置：  clk btn\_clk  addr\_9\_0 上排拨码开关10-1  addr\_10 上排拨码开关11  data1(4bits), data0(4bits) 下排拨码开关8-1  wren 下排拨码开关9  digit1, digit0 数码管2-1  5.平台验证：  在地址0x000,0x001,0x002,0x400,0x401写入五个数据并读出：          6.线上测评： | | | |
| 结论分析与体会：  使用两块RAM芯片进行字扩展，使用片选方式分别选中不同的芯片，提高RAM的效率。本次实验加深了对RAM字扩展的理解。 | | | |