山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202200111009 | 姓名： 荆昱熹 | | 班级： 3班 |
| 实验题目：综合实验 | | | |
| 实验学时：2 | | 实验日期： 2025年5月6日 | |
| 实验目的：  综合之前学过的ROM、微指令控制器等芯片原理，模拟设计简单指令的CPU。 | | | |
| 实验软件和硬件环境：  软件环境：  Vivado软件、FPGA实验平台  硬件环境：  1.实验室台式机  2.FPGA服务器，PYNQ-Z2开发板 | | | |
| 实验原理和方法：   1. CPU综合实验电路包括运算器电路和控制器电路。参照CPU综合实验结构框图。 2. 运算器由三个寄存器R0、R1、R2、移位器、加法器等构成，并组装在一起构成ALU算术逻辑运算部件 | | | |
| 实验步骤：  1.电路图：       1. 连线原理： 2. UPC：模拟PC寄存器，用于标志当前地址并将地址送入MAR。使用两片74161计数器实现。将其中一片的RCO端接入另一片的使能端，可以实现八位地址的读取。      1. 微指令与ALU：   PC将地址信号送入ROM芯片，从中读出指令，并把指令送入微指令控制器。微指令控制器进行译码，将输入的二进制信息输出，相关指令分别对应着数据输入、对三个寄存器的clk控制信号。每一次clk信号完成一个指令周期。   1. 四次clk效果分析：   按CPU复位键清μPC，使之指向控制存储器的0号单元；  第一次按clk，执行PC+1，以及将0号地址送出。  第二次按clk，PC+1，同时执行0号地址的指令，指令为60 00 80 H，采用立即数寻址和寄存器寻址，要求将立即数6存入到R0寄存器中。80代表1000 0000，将寄存器R0的clk端激活，将数据写入R0中。  第三次按clk，PC+1，同时执行1号地址的指令，指令为80 00 40 H，采用立即数寻址和寄存器寻址，要求将立即数8存入R1寄存器中，40代表 0100 0000，将寄存器R1的clk端激活，将数据写入R1中。  第四次按clk，PC+1，同时执行2号地址的指令。00 00 28 H，28代表 0010 1000，激活移位器的DM，采用直送方式，同时启动R2寄存器的clk，将两个寄存器相加的结果打入R2之中。  4.管脚设置：  clk btn\_clk  rst\_n btn\_rst  Y3, Y2, Y1, Y0 LED4-1  5.平台验证：四次clk信号之后。    6.线上测评： | | | |
| 结论分析与体会：  综合之前学过的ROM、微指令控制器等芯片原理，模拟设计了简单指令的CPU，对于微操作和微命令有了更深入的理解。 | | | |