

## Nanjing University of Science and Technology

School of Computer Science and Engineering

## 《高性能计算引论》第一次作业

姓名:罗文水

学号: 918106840738

班级: 计科一班

课程: 高性能计算引论

授课教师:李翔宇

2021年5月21日

## 1 问题一

(1) Intel 4004 与 2020 年第二季度发布的 Core i9-10900T 之间的主要参数对比如表 1 所示:

表 1: Intel 4004 与 Inte Core i9-10900T 部分参数对比

| 方面     | Intel 4004                | Core i9-10900T        |
|--------|---------------------------|-----------------------|
| 核心数目   | 1                         | 10                    |
| 制造工艺   | 10μ <i>m</i>              | 14 <i>nm</i>          |
| 主频     | 108 <i>kHz</i>            | 1.9 <i>GHz</i>        |
| 最高时钟频率 | 740 <i>kHz</i>            | 4.6 <i>GHz</i>        |
| 支持内存大小 | -                         | 最大 128 GB             |
| 运作电压   | 15 <i>V</i>               | -                     |
| 散热功耗   | -                         | 35W                   |
| 元件数量   | 2250 个                    | -                     |
| 指令宽度   | 8 bit                     | 64 <i>bit</i>         |
| 地址总线宽度 | 12 <i>bit</i>             | -                     |
| 运算速度   | 6 万次/秒                    | -                     |
| 外形大小   | 3 <i>mm</i> · 4 <i>mm</i> | $37.5mm \cdot 37.5mm$ |
| 使用者    | Busicom 141-PF 计算器        | PC/Client/Tablet      |
| 造价     | 小于 \$100                  | \$439                 |
| 发布时间   | 1971                      | 2020 年第二季度            |

- (2) Core i9 具有如下 Intel 4004 不具备的结构:
- **多核心**。Core i9 10900T 具有 10 个核心,而 Intel 4004 只有一个核心。
- 多级缓存存储系统。Core i9 10900T 处理器支持 20MB 共享一级高速缓存。
- **处理器显卡**。Core i9 10900T 处理器配置有英特尔超核芯显卡,显卡最大视频内存为 64*GB*,提供了高分辨率与多显示器支持。
- 并行计算架构。Core i9 10900T 处理器提供了超线程技术, 英特尔 ő 超线程技术提供每个物理内核两个处理线程。高线程应用可并行完成更多工作, 从而更快地完成任务。
- **虚拟化技术**。Core i9 10900T 处理器使用的虚拟化技术使得系统吞吐率与 资源利用率显著提高。

- 安全性与保护机制。Core i9 10900T 处理器提供了加密算法加速硬件支持 与安全密钥中的随机过程支持。同时也提供了操作系统保护机制以及防止 恶意代码的硬件保护机制。使得该处理器比 Intel 4004 具有更高的安全性。
- 硬件自身安全性保护机制。Core i9 10900T 处理器的温度监视架构通过几项 散热管理功能防止处理器封装和系统出现散热故障。片内数字温度传感器 (DTS) 检测内核的温度,散热管理功能则降低封装功耗,从而在需要时降 低温度,以保持在正常操作限制以内。有效保护 CPU 硬件, 这是 Intel 4004 所不具备的保护架构。
- · 外部设备与驱动支持,总线架构也是 Intel 4004 所不具备的。
- (3) Intel40 年来维持摩尔定律的技术突破有如下几项:
  - 1. 1978 年,64kb 动态随机存储器产生,不足0.1 cm<sup>2</sup> 的硅片上集成有14万个晶体管,即超大规模集成电路初具规模,从而一定程度上使得摩尔定律得以延续,即集成电路板上的晶体管数量每隔18个月翻一番,从而性能翻一番以及价格下降为原来的一半。
  - 2. 1988 年,16M DRAM 问世, $1 cm^2$  大小的硅片上集成有 3500 万个晶体管,集成电路规模有一次扩大。
  - 3. 1989 年,芯片制作工艺进一步发展,推出的芯片先后经历了 1μm 到 0.8μm 的迭代。进而芯片上可以容纳更多的晶体管。
  - 4. 1993 年, 66 MHz 奔腾处理器推出, 采用 0.6 μm 工艺。
  - 5. 1995 年, Pentium Pro, 133 MHz, 采用 0.6-0.35 μm 工艺。
  - 6. 1997年, 300M 奔腾 2 问世, 采用 0.25 µm 工艺。
  - 7. 2009 年, 英特尔酷睿 i 系列全新推出, 创纪录使用 32 nm 技术。

## 2 问题二

首先,假设消息传递时间为 $t_1$ ,则用于计算和消息传递的总时间计算方式如下:

$$T_{total} = T_{message} + T_{compute}$$

$$= \frac{10^{6}}{p} + 10^{9} \cdot (p-1) \cdot t_{1} \quad sec$$
(1)

- (1) 将  $t_1 = 10^{-9} p = 1000$  带入上式得  $T_{total} = 1999 sec$
- (2) 将  $t_1 = 10^{-3} p = 1000$  带入上式得  $T_{total} = 999001 \cdot 10^3 sec$
- (3)根据问题(1)和问题(2),容易知道问题(1)中消息传递的时间占总体时间的比重约为50%,而问题(2)中消息传递时间几乎占据了总时间的100%。从中可以得到结论:在多处理机环境下,消息传递的时间是不容忽视的部分,在消息传递时间非常小的情况下,也可能占据任务总体时间花费的50%,与计算时间相当。而当消息传递时间较大时(本题中为0.001sec),则会严重增加任务的绝对执行时间,并且执行时间中的绝大部分都用在了消息传递上,几乎没有时间用在有效的计算上。所以,在考虑多处理机计算环境时,消息传递机制与策略是至关重要的部分。处理机之间的消息传递(计算结果之间的相互访问)若是以互联网络方式实现则需要充分考虑到节点之间访问的逻辑结构与开销,若是在共享存储器的方式下,可以访问公有的存储体从而开销降低。