**Design FPGA**

1. **Design Général :**

HIGH LEVEL (Processeur JAVA embarqué)

Rôle :

* Décision en fonction des acquisitions de la caméra, du lidar et des capteurs du LOW LEVEL
* Envoi des ordres de haut niveau au LOW LEVEL

LOW LEVEL (Circuits dédiés)

Rôle :

* Transformation des ordres de haut niveau en un ordre de bas niveau compréhensible pour les actionneurs.
* Envoi des données des capteurs au HIGH LEVEL

Valeurs brutes des capteurs

Axi Bus

Ordres de haut niveau

MOJO V3 (SPARTAN 6)

Données brutes

Images

Valeurs brutes

Ordres de bas niveau

Lidar

Caméra

Capteurs

Actionneurs

Figure 1 : Design haut niveau du projet

Lidar

Proximité

IMU

Caméra

Board

I2C

JAVA EMBEDDED PROCESSOR

AXI

CIRCUITS DEDIES

Multiplexeur

AXI

Appli IA

DirG et PwmG

2 std\_logic\_vector

(15 downto 0)

DirD et PwmD

Std\_logic\_vector

(15 downto 0)

FPGA

Alimentation Firefly et Mbed

Servo Board

Bras articulé

H-Bridge

Alimentation actionneurs

Moteurs

roues

Figure 2 : Représentation détaillées du design global

1. **Design HIGH LEVEL :**
2. Design de l’application JAVA

Classes de gestion de capteurs reliés directement à la carte HIGH LEVEL (caméra, lidar)

Ordres

Centre de décision

Classes de gestion de communication vers la carte LOW LEVEL

(ETHERNET ou UART)

Données brutes des capteurs internes

Données brutes des capteurs externes

Classes de génération de la carte des obstacles

(OPENCV)

Carte des obstacles

Code IA

Figure 2 : Design haut niveau de l’application JAVA pour la carte HIGH LEVEL

Données des capteurs

1. **Design LOW LEVEL**

Communication

+

Buffers

Ordres High Level

Décision

Données des capteurs

Ordres Low Level

Circuit 1 : Aller à gauche

Circuit 2 : Accélérer

Circuit 3 : Bouger le bras de n degrés

…

…