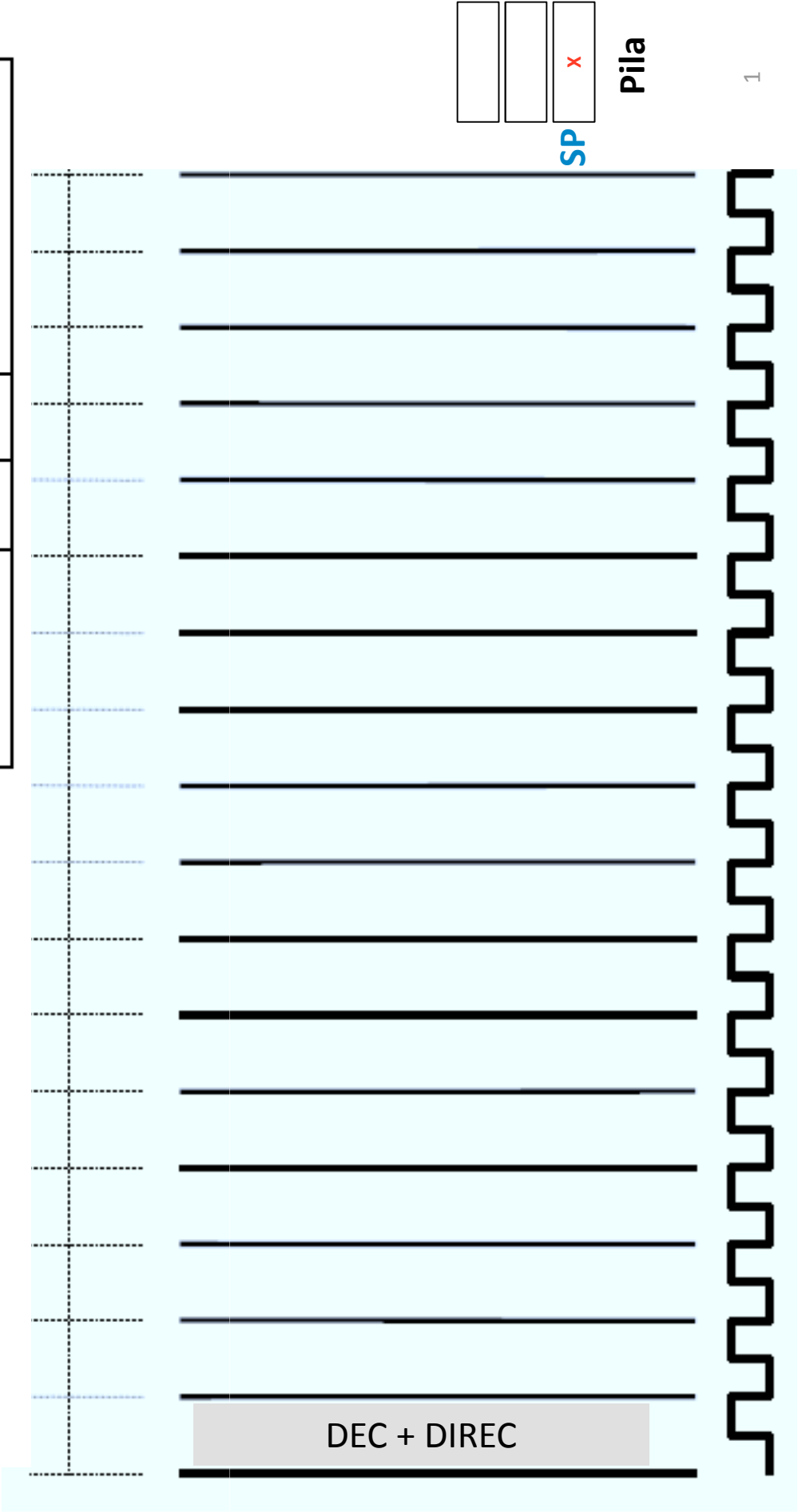


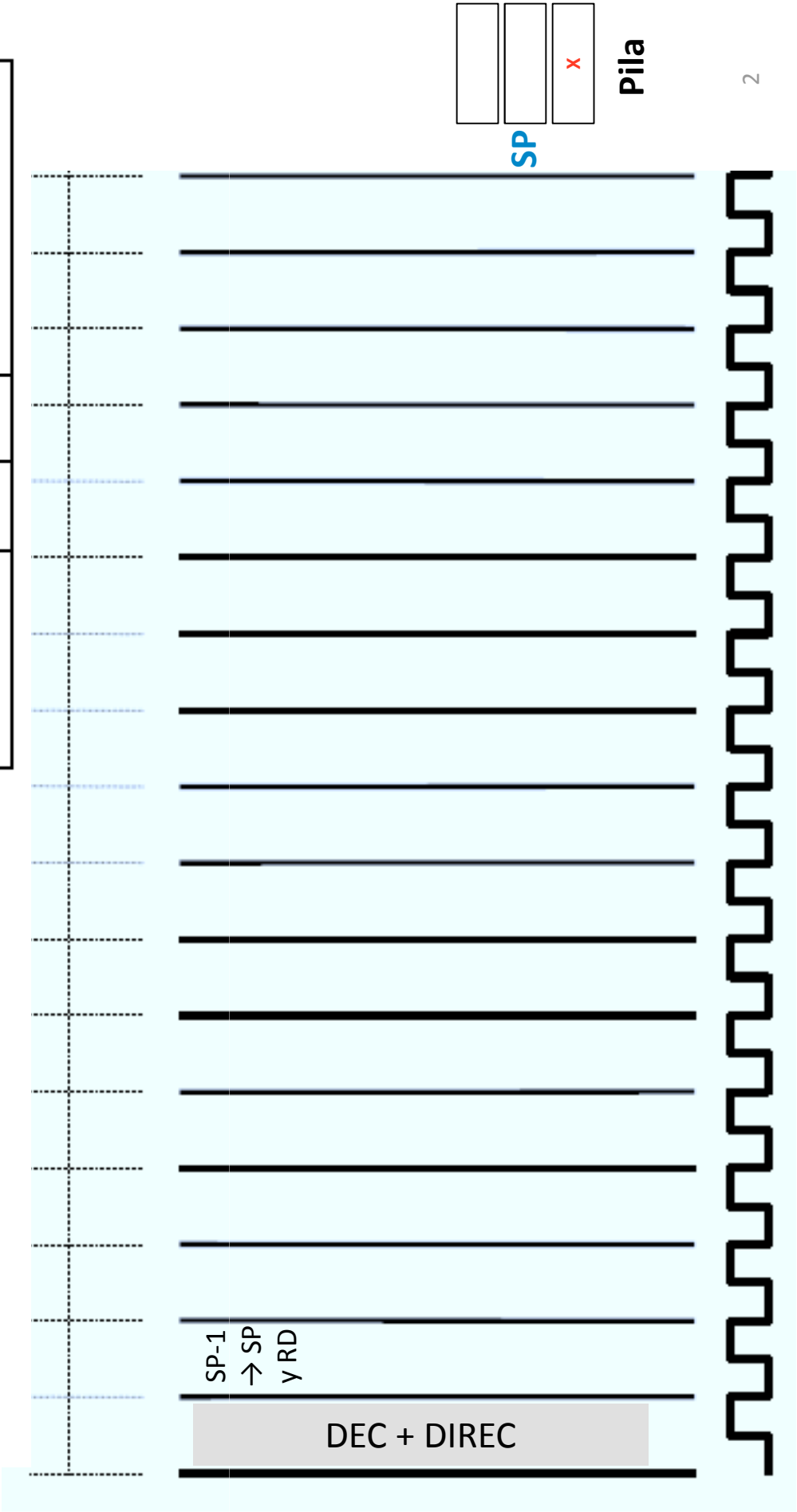
Ejercicio 5: (Considerando para Lectura/Escritura 2 ciclos de reloj)

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							



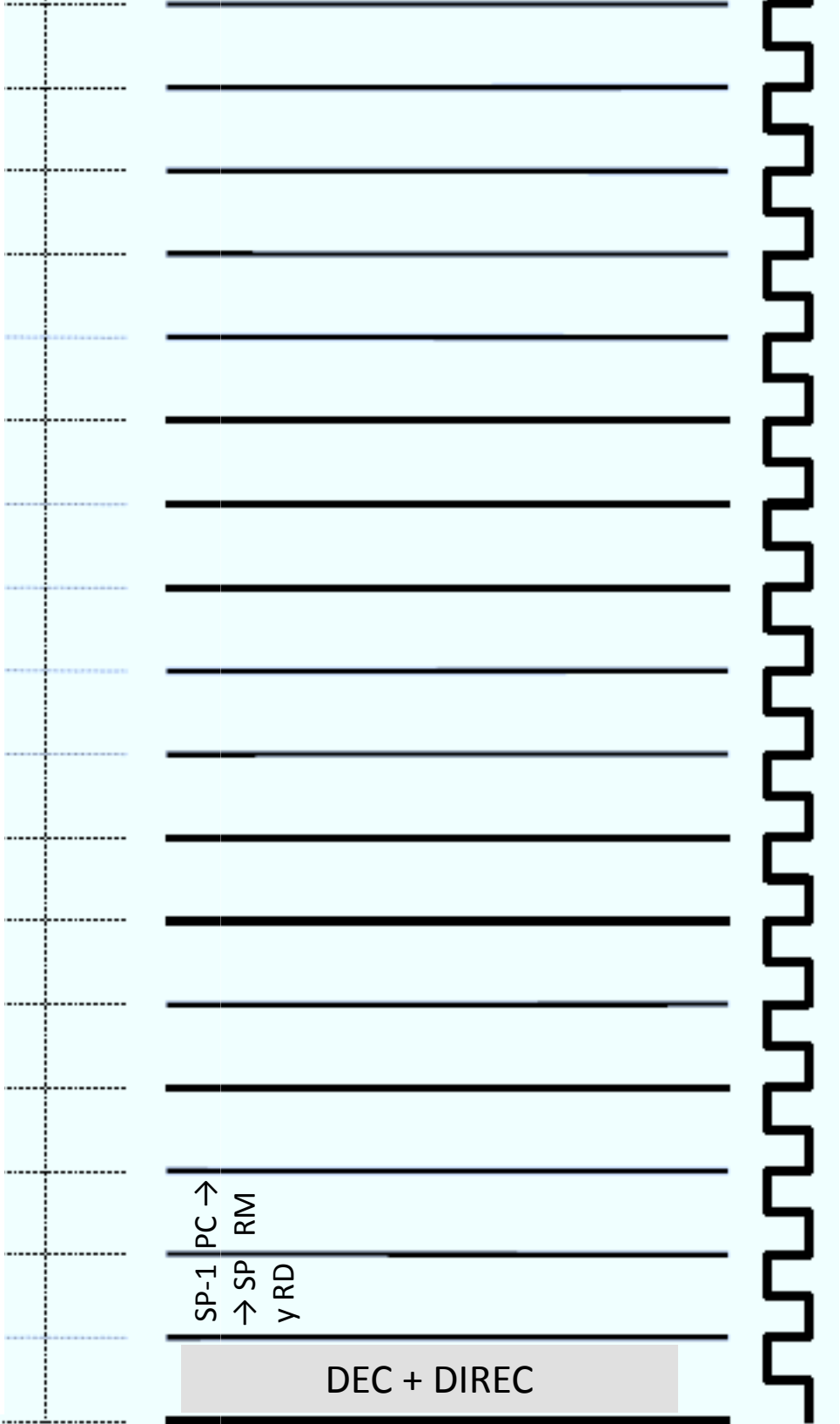
Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							



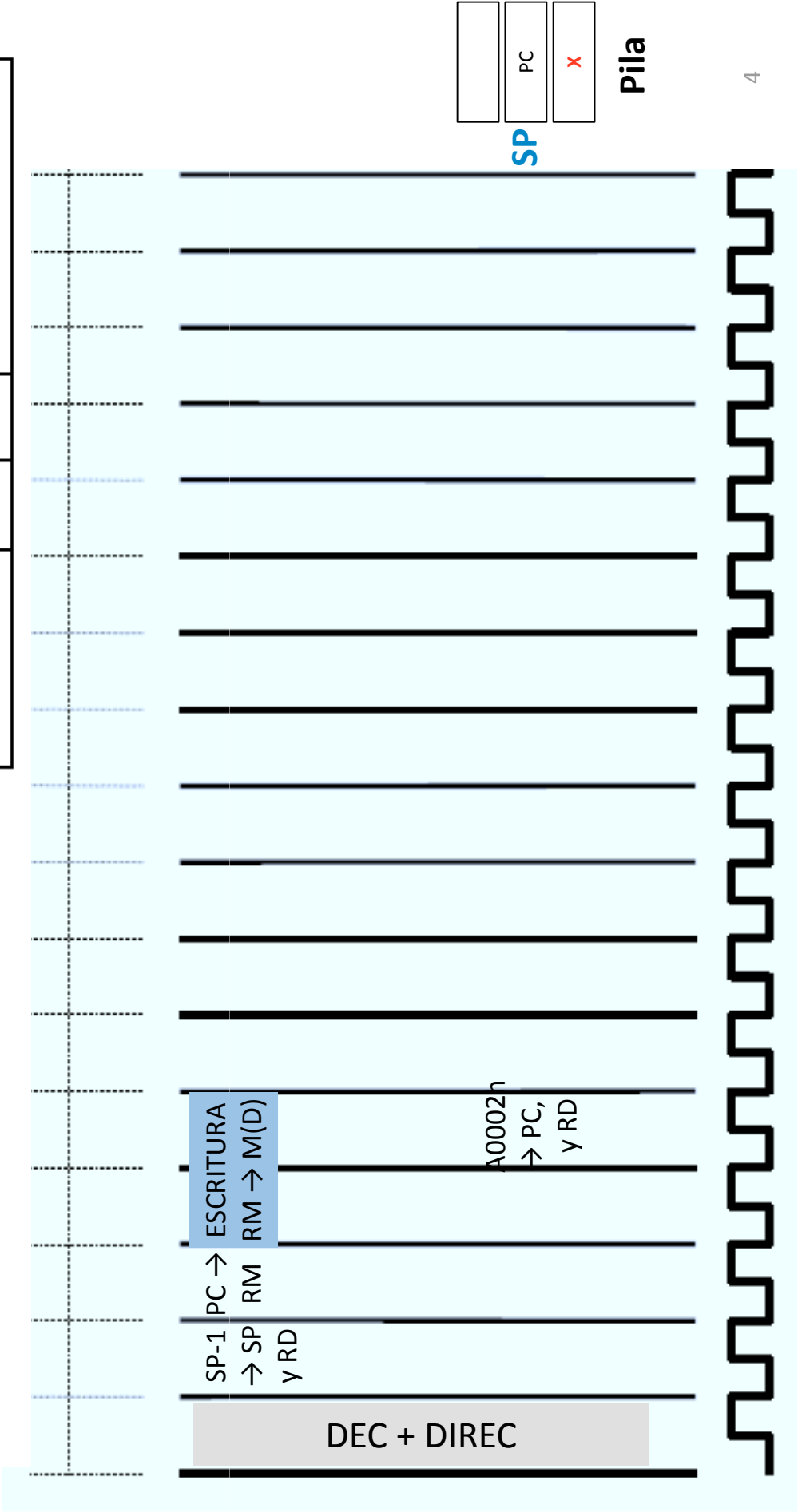
Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							



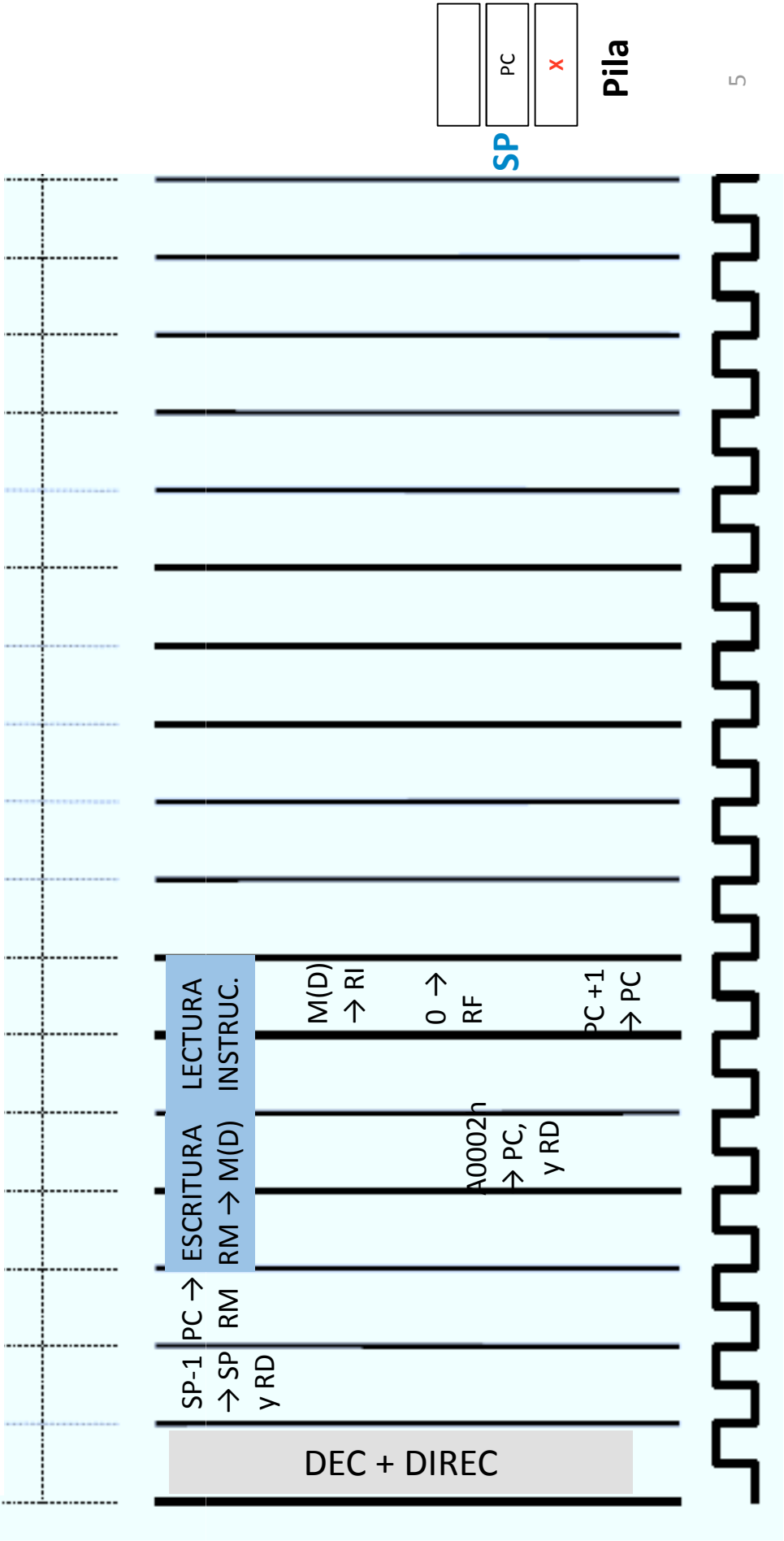
Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							

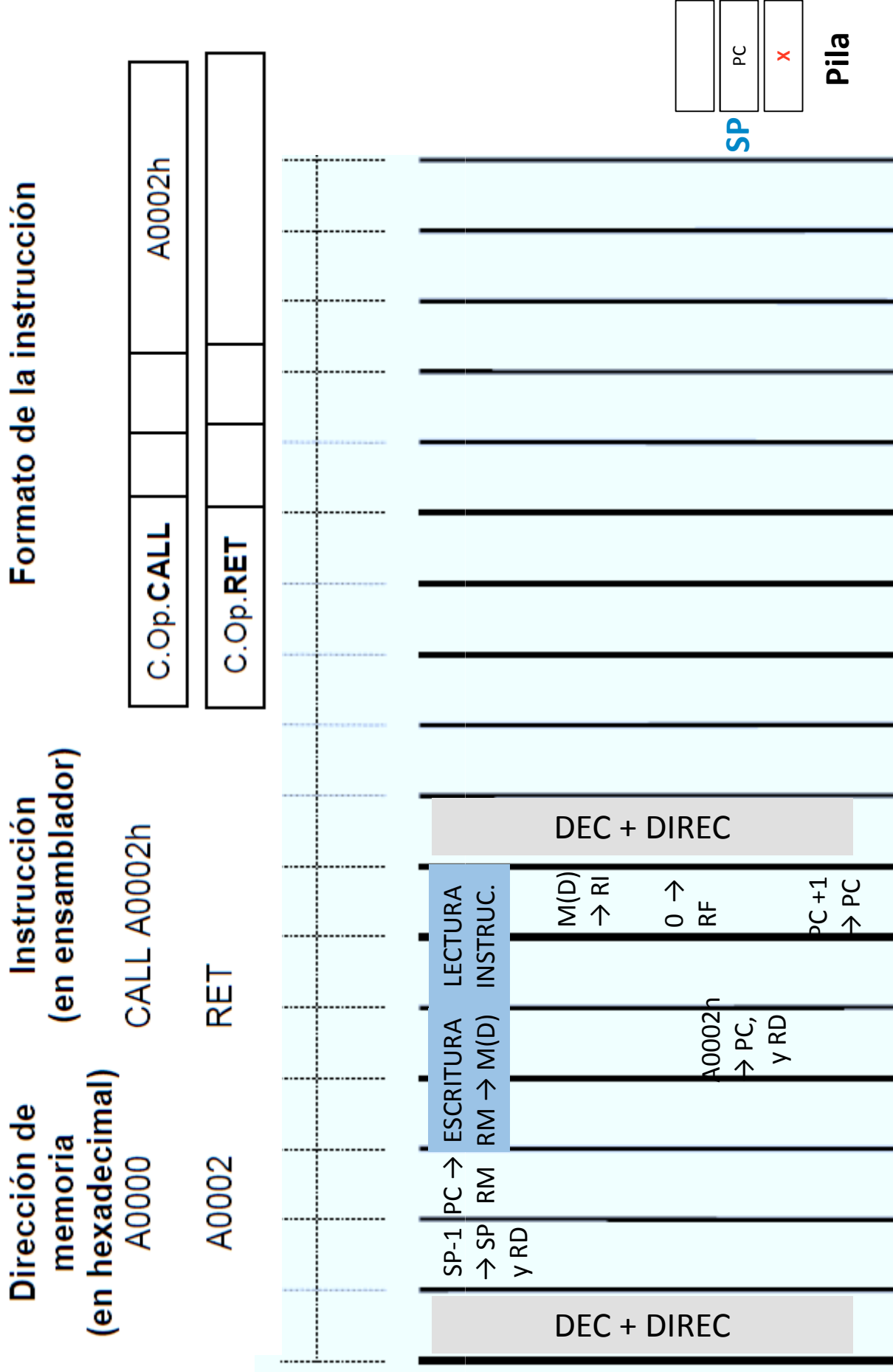


Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							

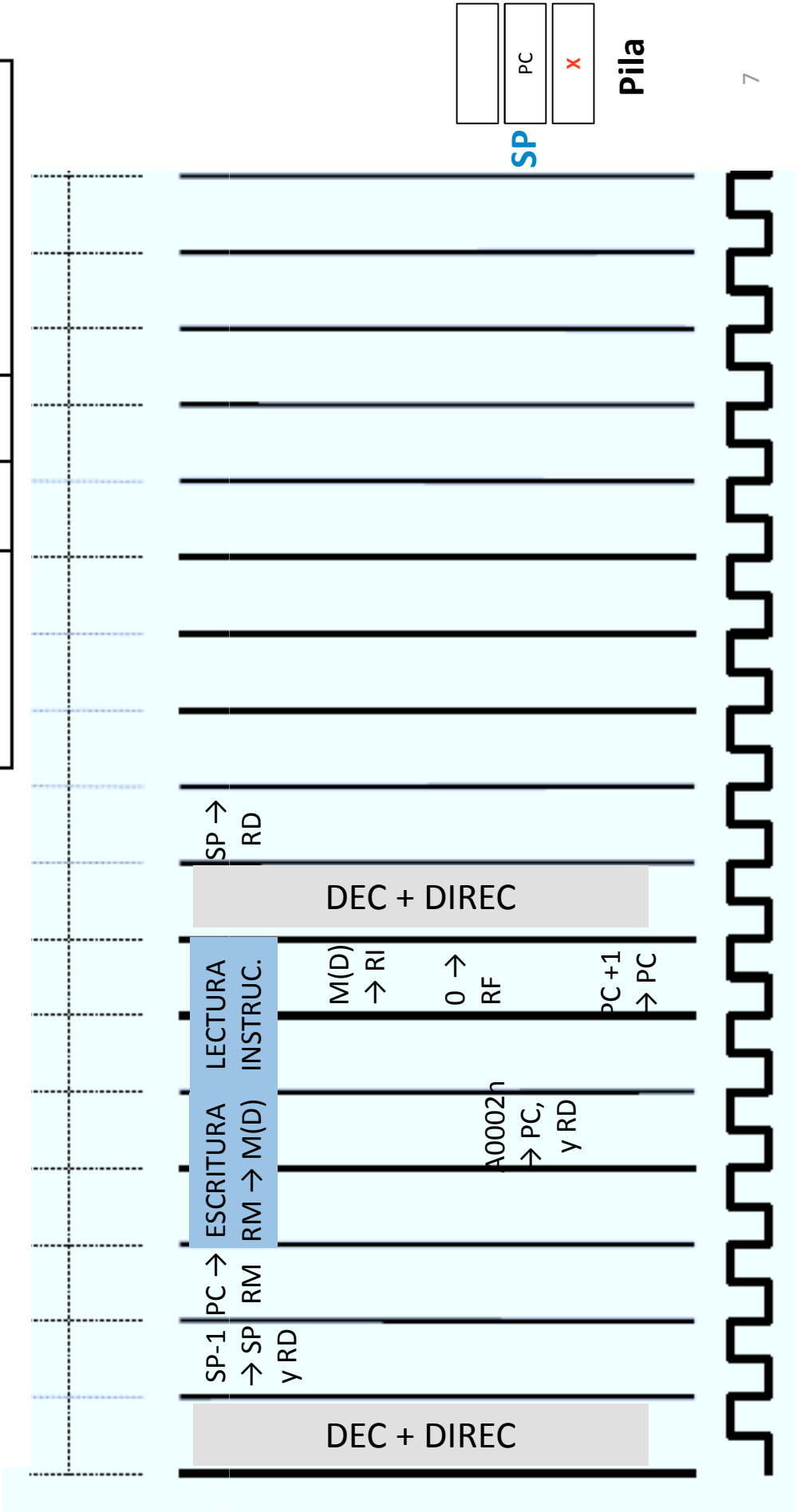


## Ejercicio 5:



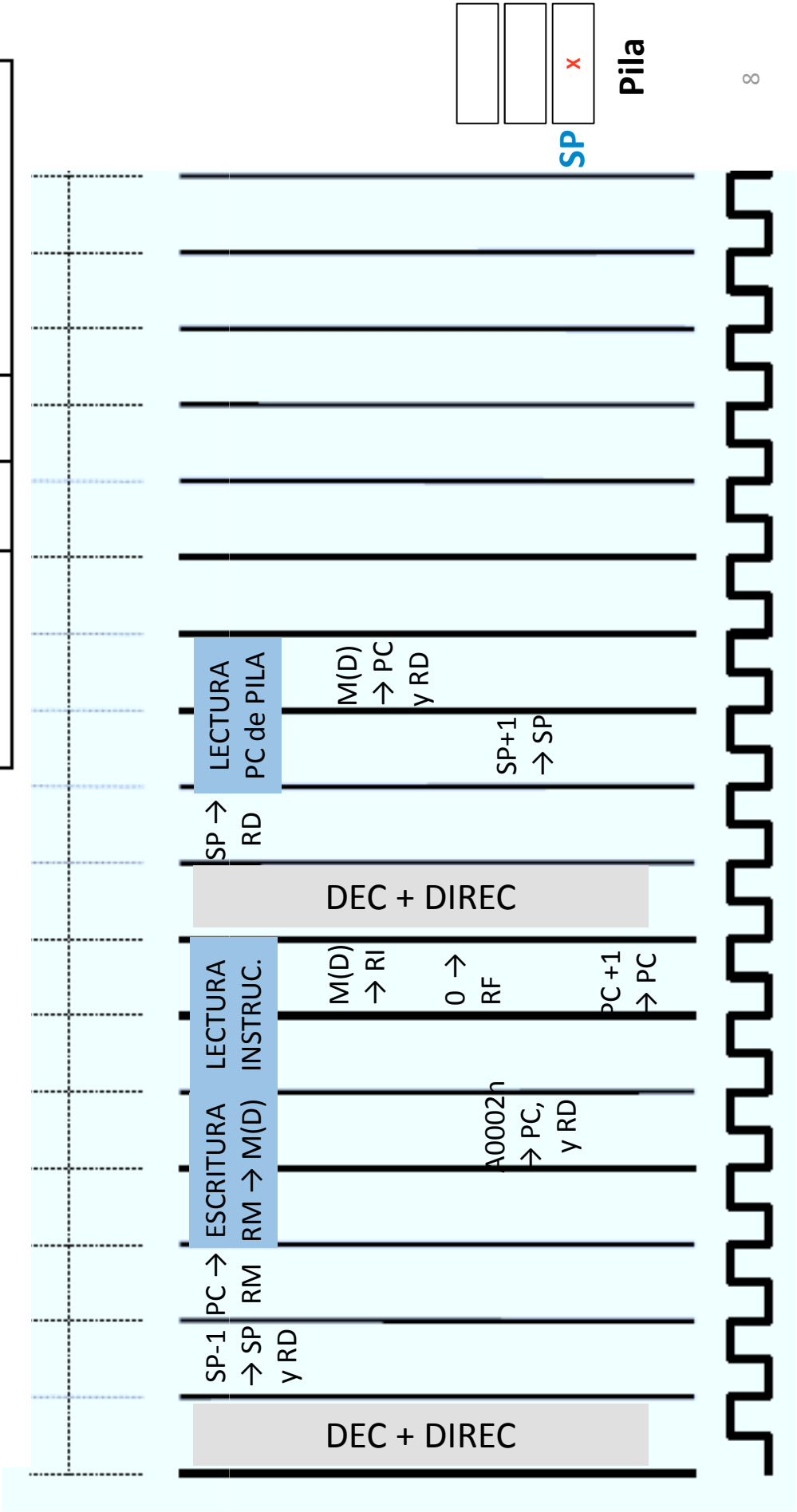
Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							



Ejercicio 5:

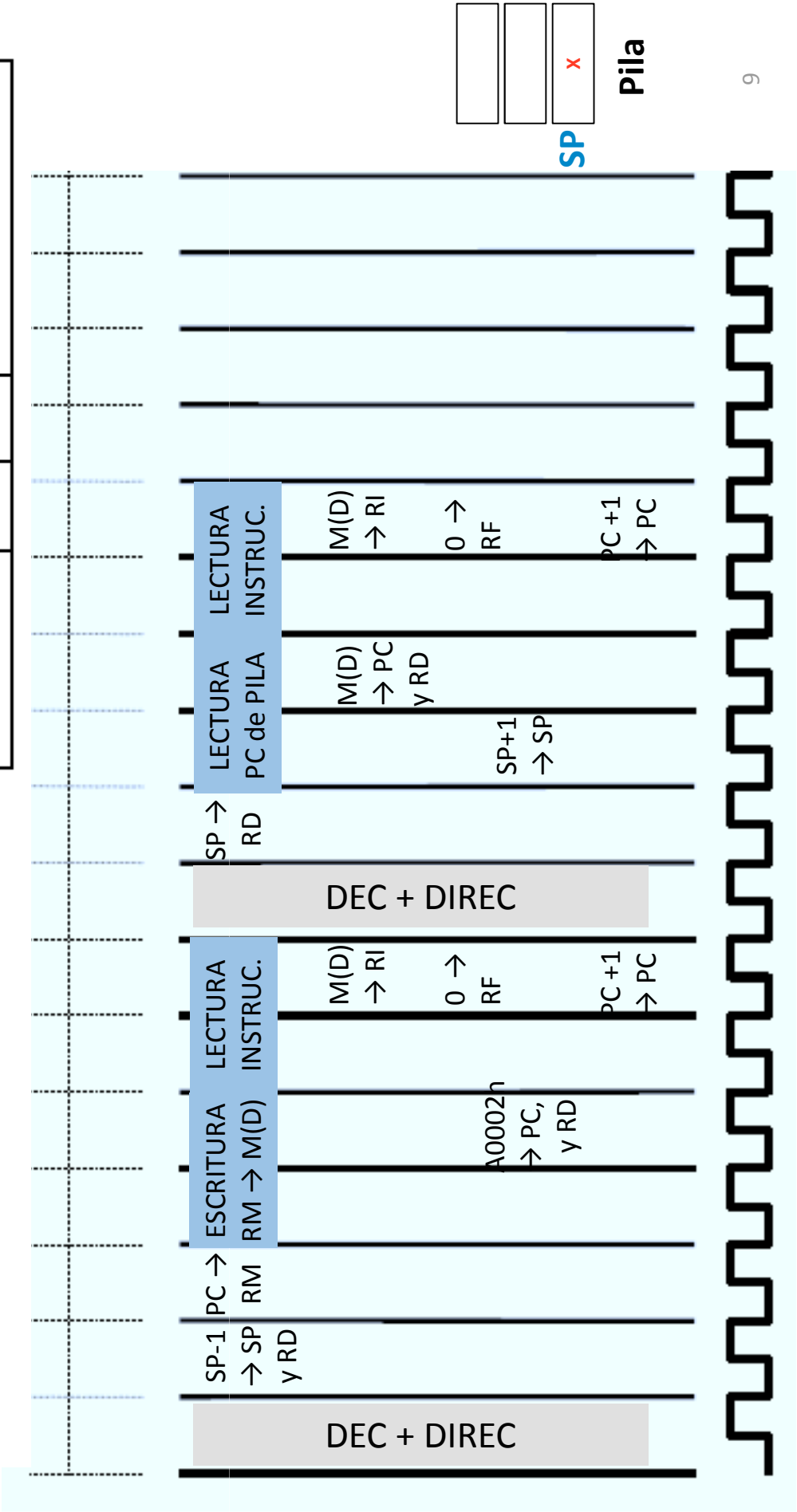
Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción					
A0000	CALL A0002h	<table><tr><td>C.Op.CALL</td><td></td><td></td><td></td><td>A0002h</td></tr></table>	C.Op.CALL				A0002h
C.Op.CALL				A0002h			
A0002	RET	<table><tr><td>C.Op.RET</td><td></td><td></td><td></td><td></td></tr></table>	C.Op.RET				
C.Op.RET							





Ejercicio 5:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción			
A0000	CALL A0002h	C.Op.CALL			A0002h
A0002	RET	C.Op.RET			



# Ejercicio 5:

Dirección de memoria  
(en hexadecimal)

A0000

CALL A0002h

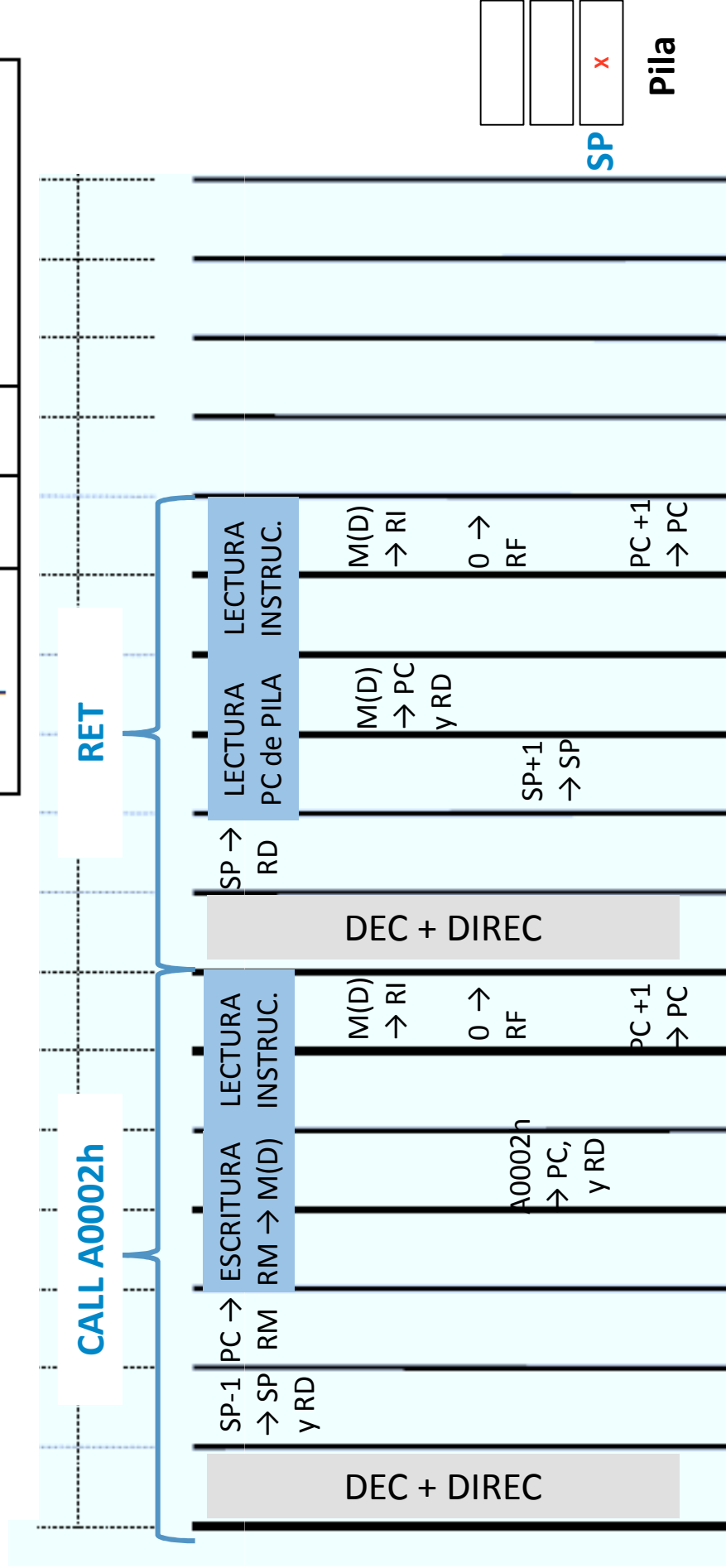
Instrucción  
(en ensamblador)

RET

Formato de la instrucción

C.Op.CALL				A0002h
-----------	--	--	--	--------

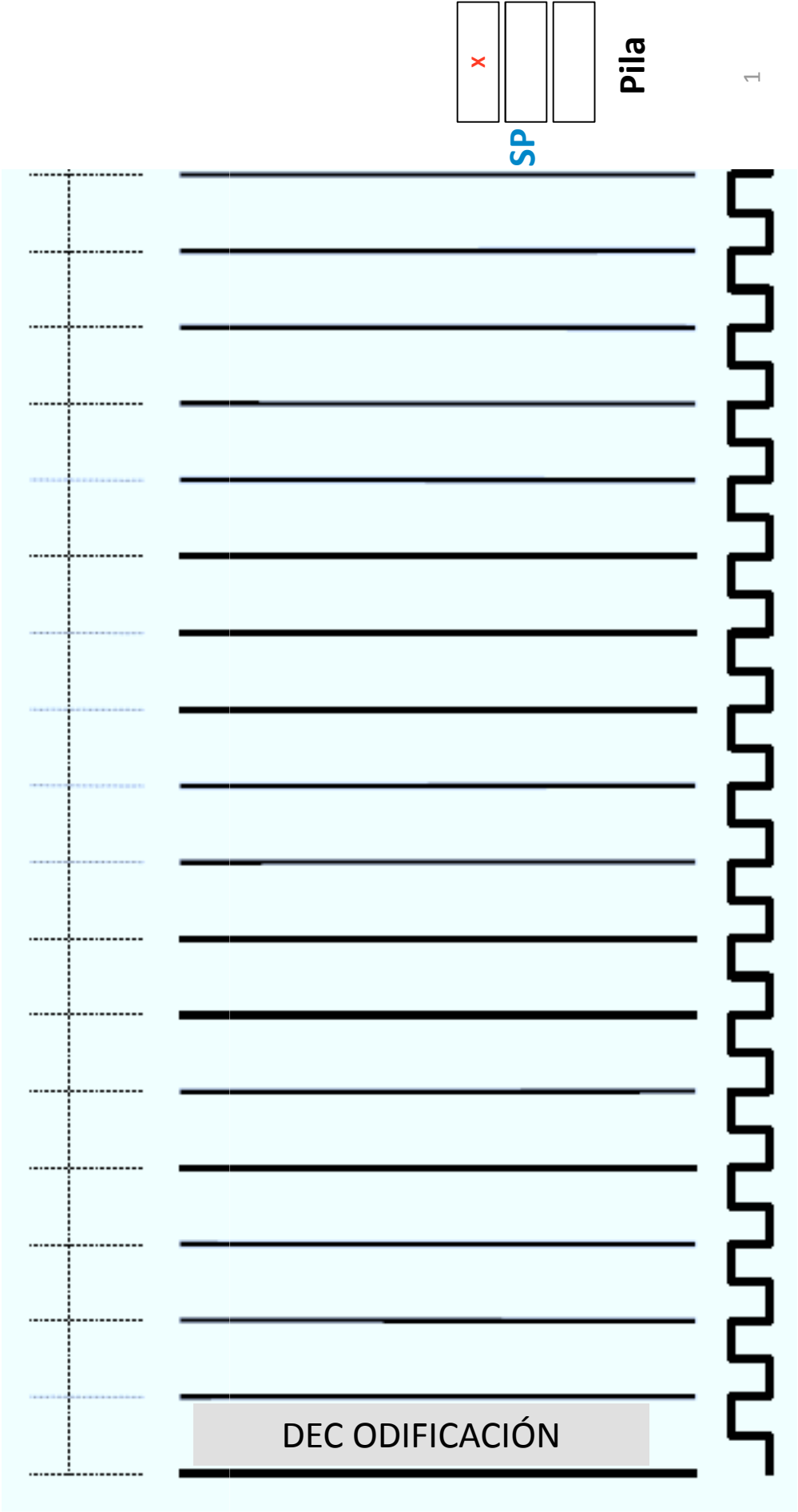
C.Op.RET				
----------	--	--	--	--



Ejercicio 10: (Considerando para Lectura/Escritura 2 ciclos de reloj)

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)			
A0000	MOVE 1214, .4			1214
A0001	DIV .8, 212[.1]			212

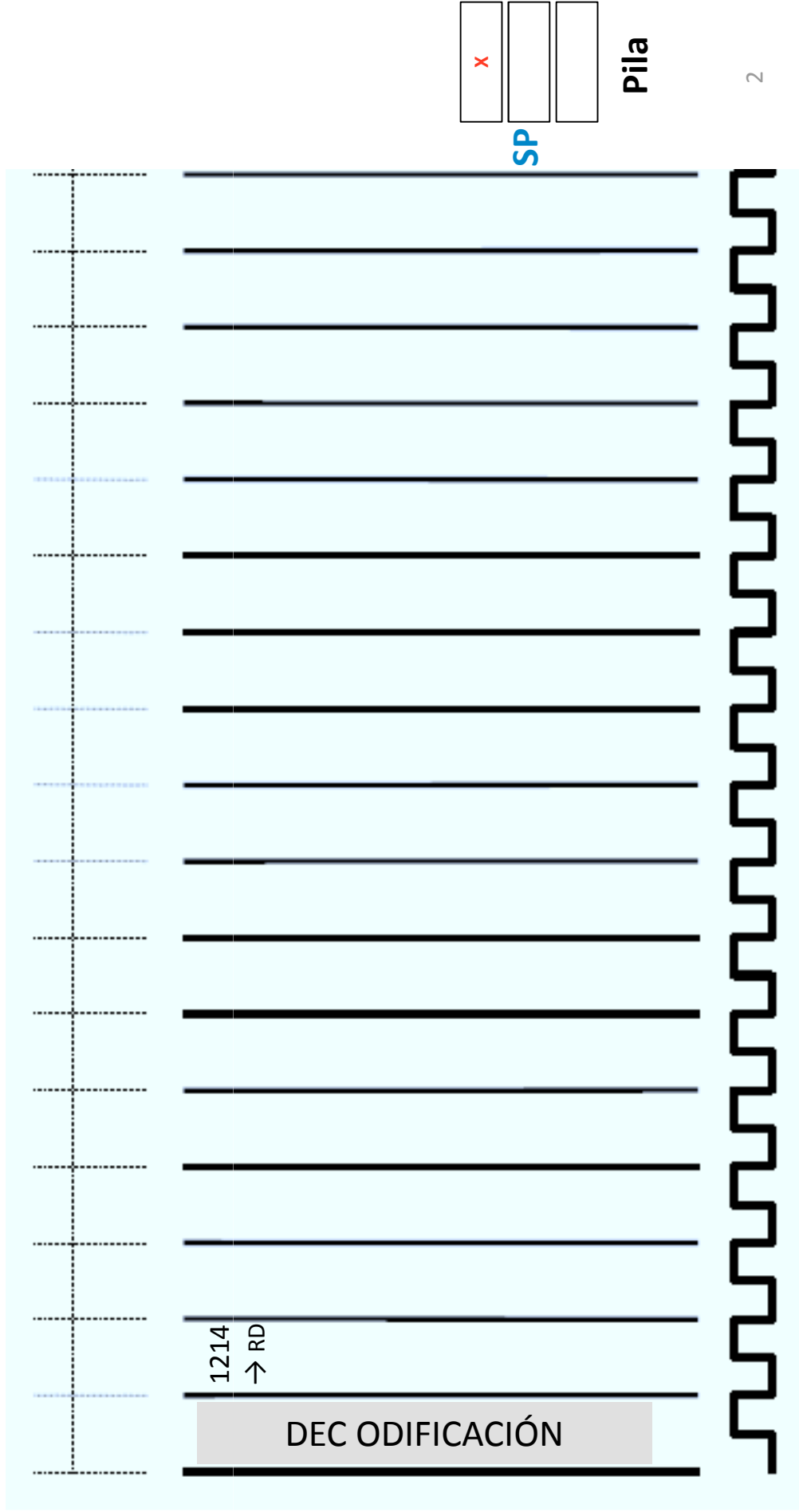
MOV	.4		
DIV	.8	.1	212



# Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

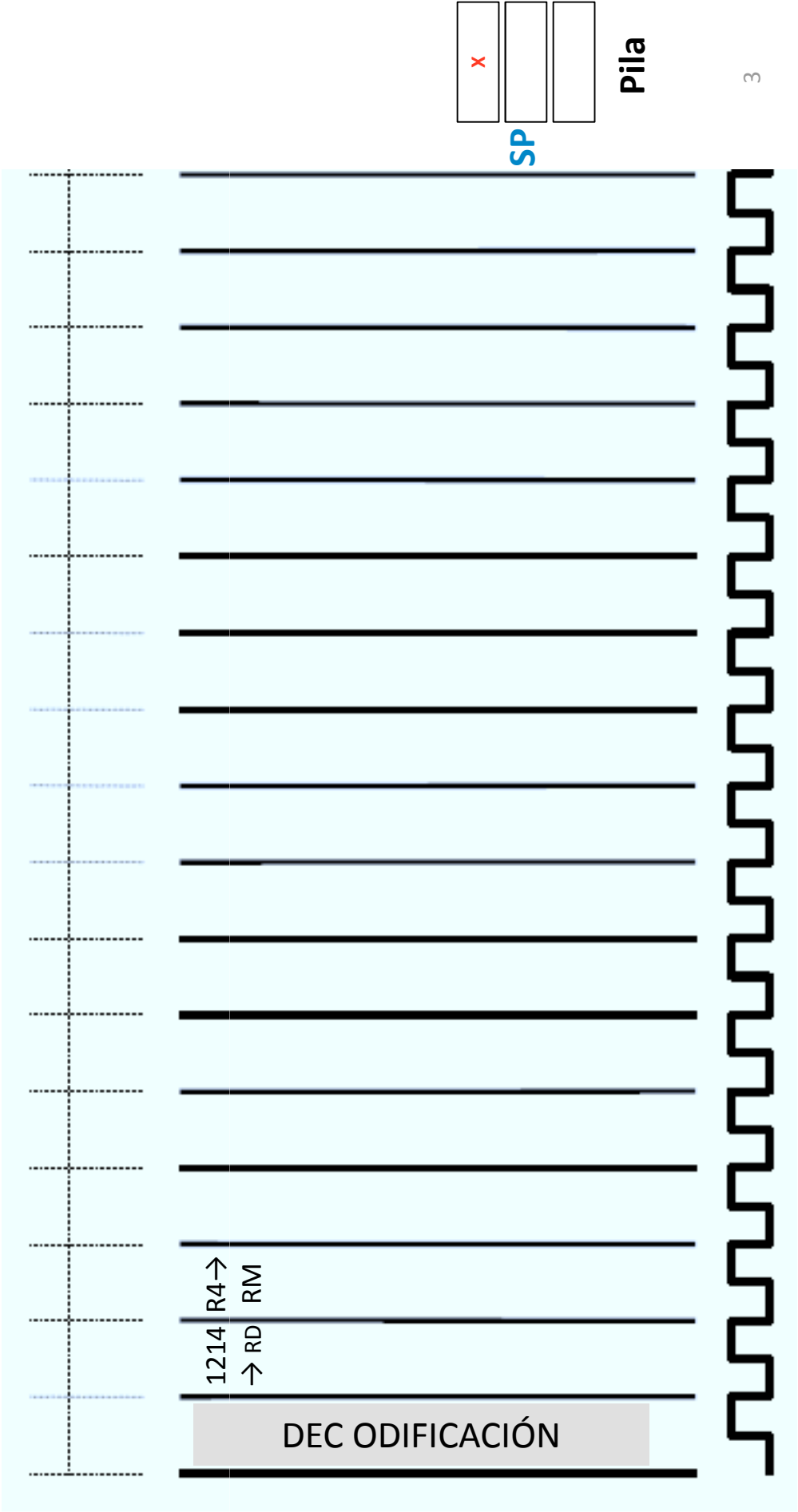
MOV	.4		1214
DIV	.8	.1	212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)			
A0000	MOVE 1214, .4			
A0001	DIV .8, 212[.1]			

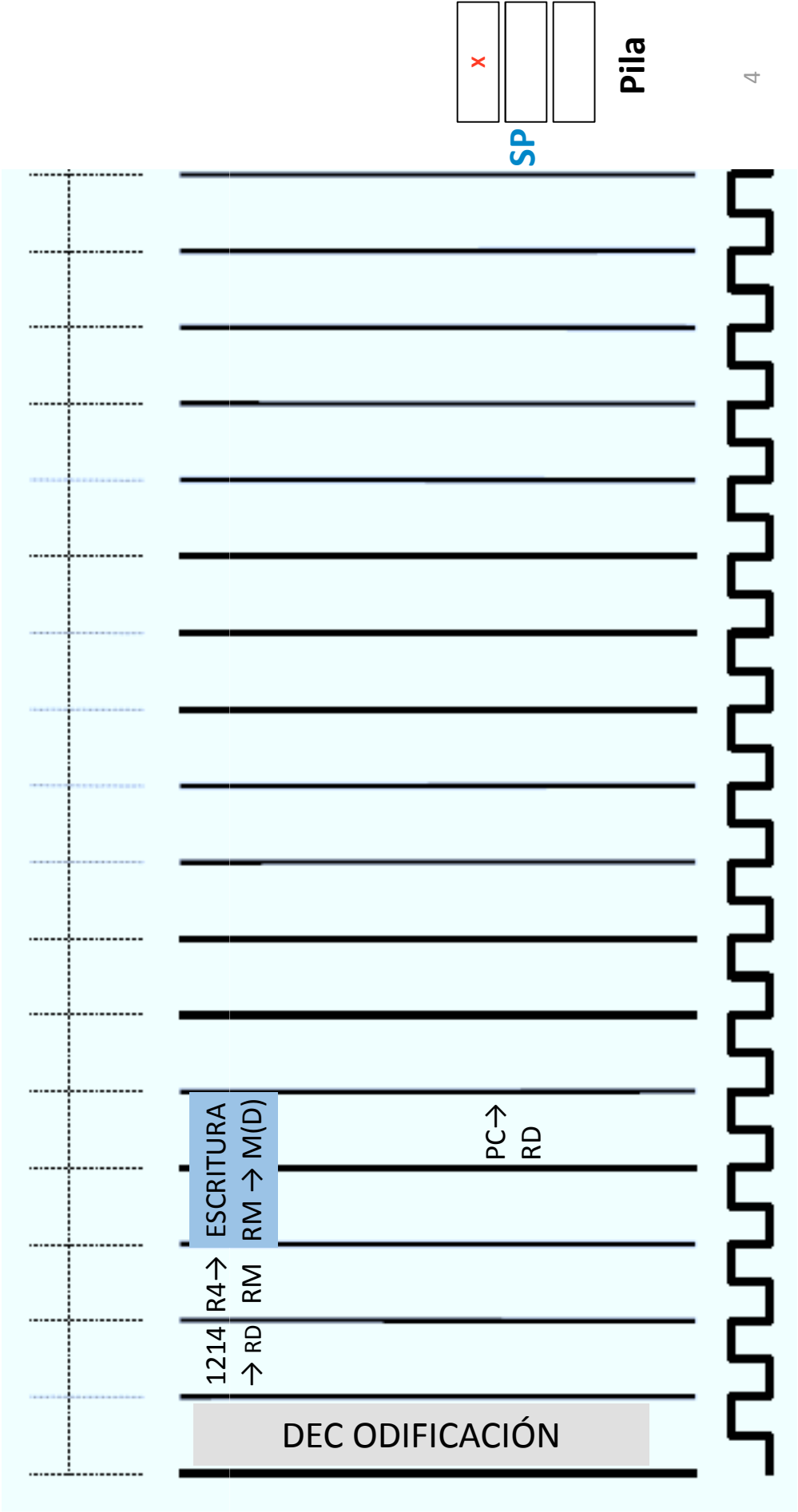
MOV	.4		1214
DIV	.8	.1	212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

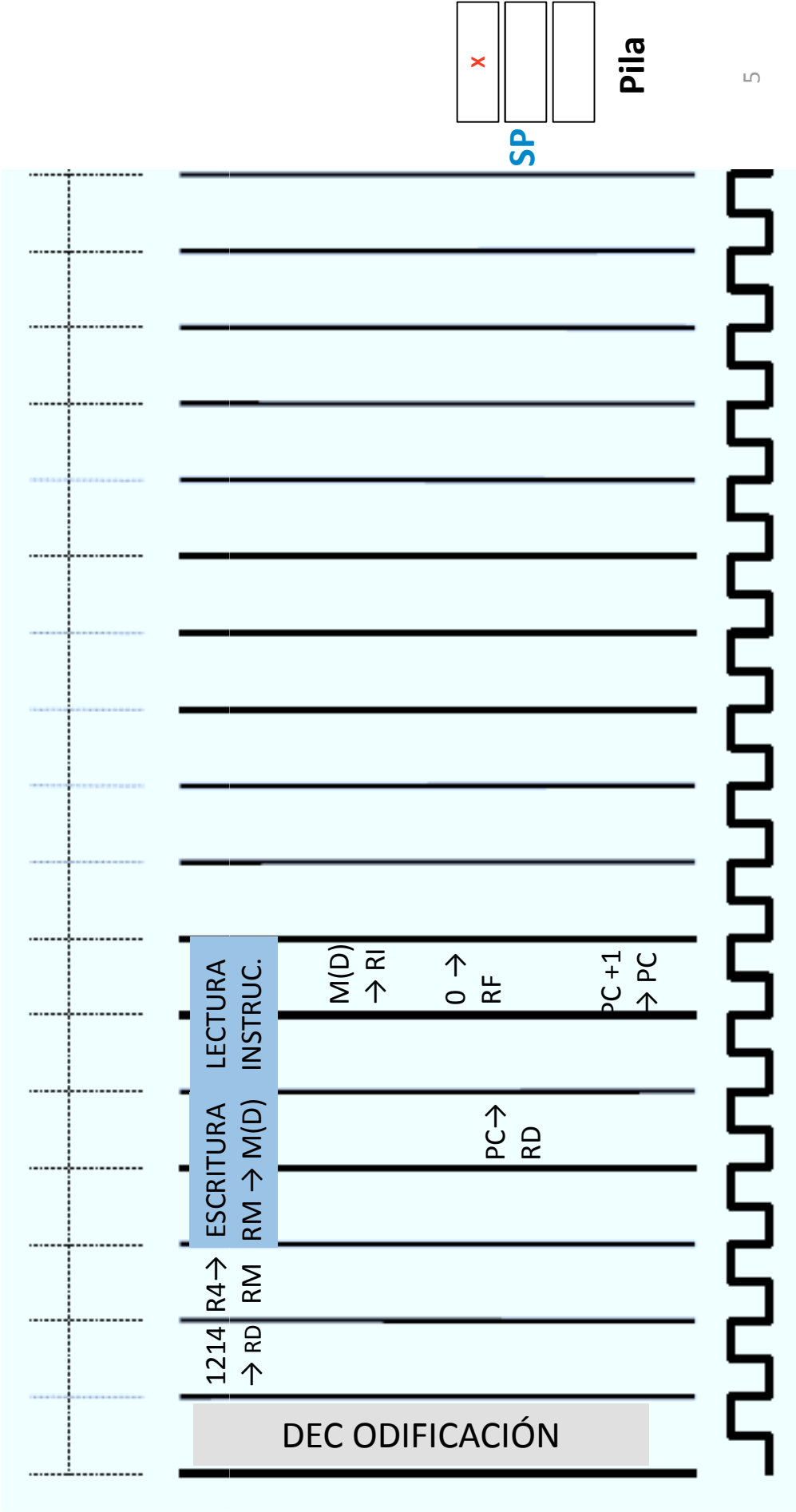
MOV	.4		1214
DIV	.8	.1	212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

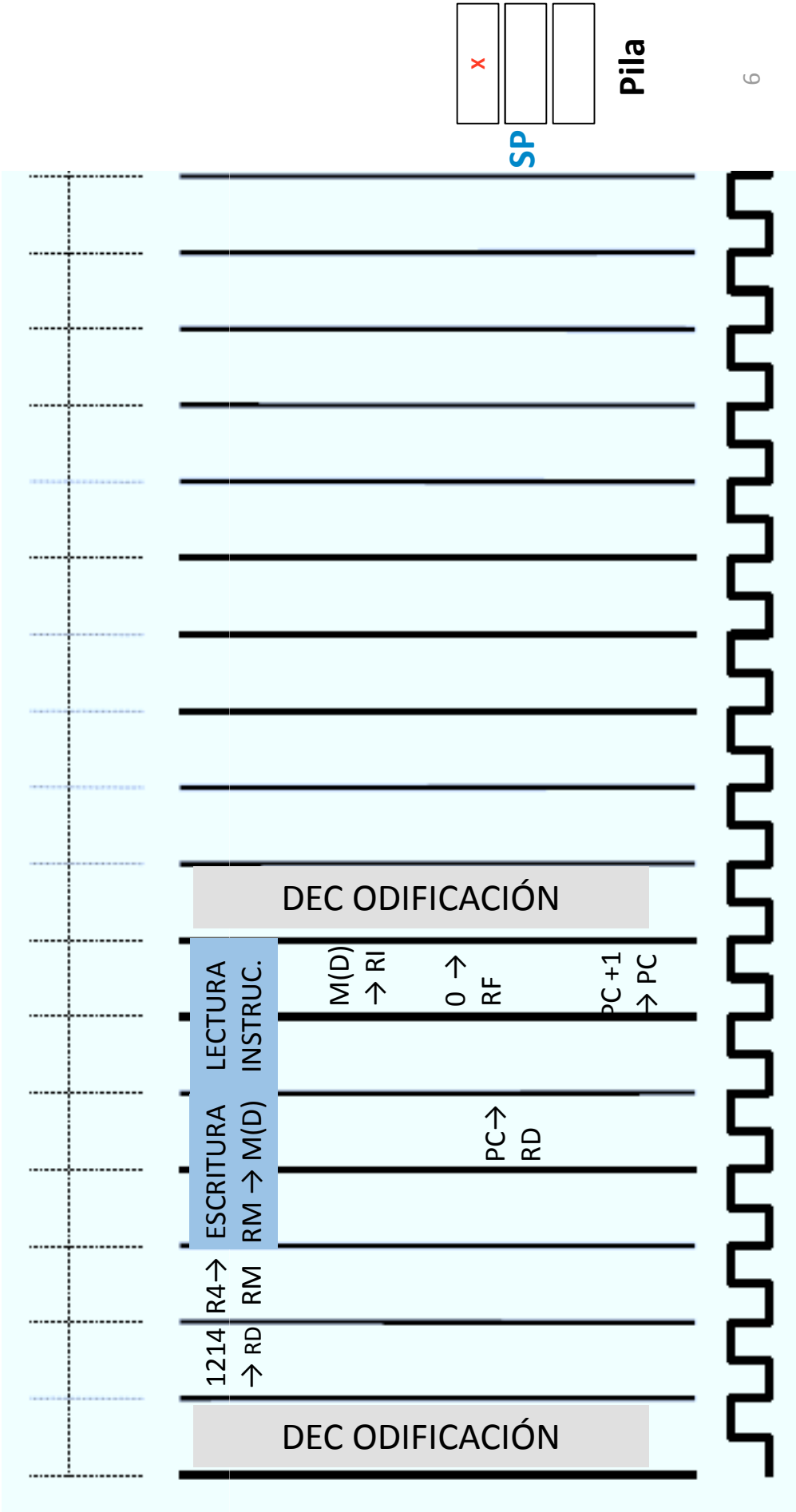
MOV	.4		1214
DIV	.8	.1	212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

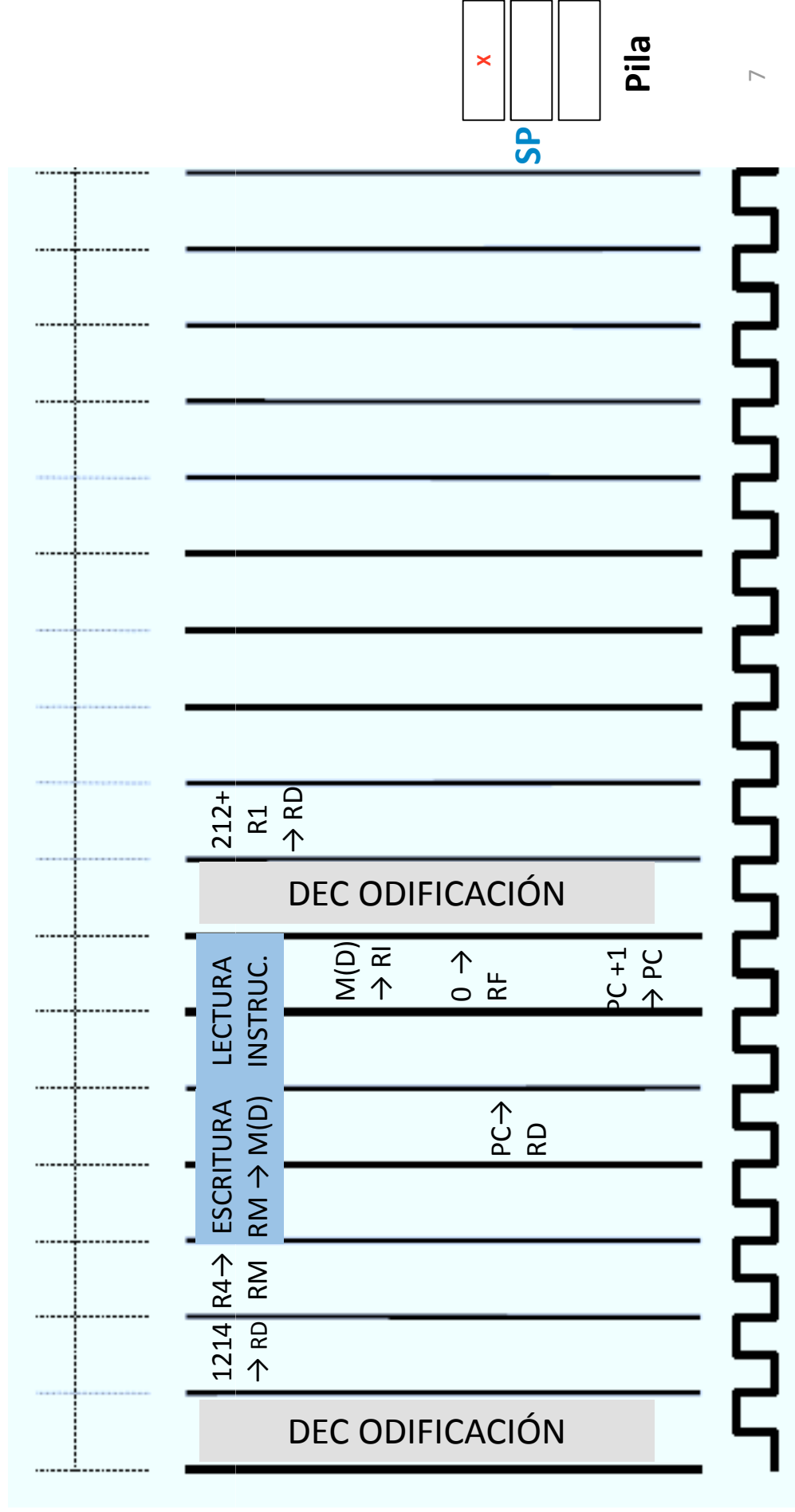
MOV	.4		1214
DIV	.8	.1	212





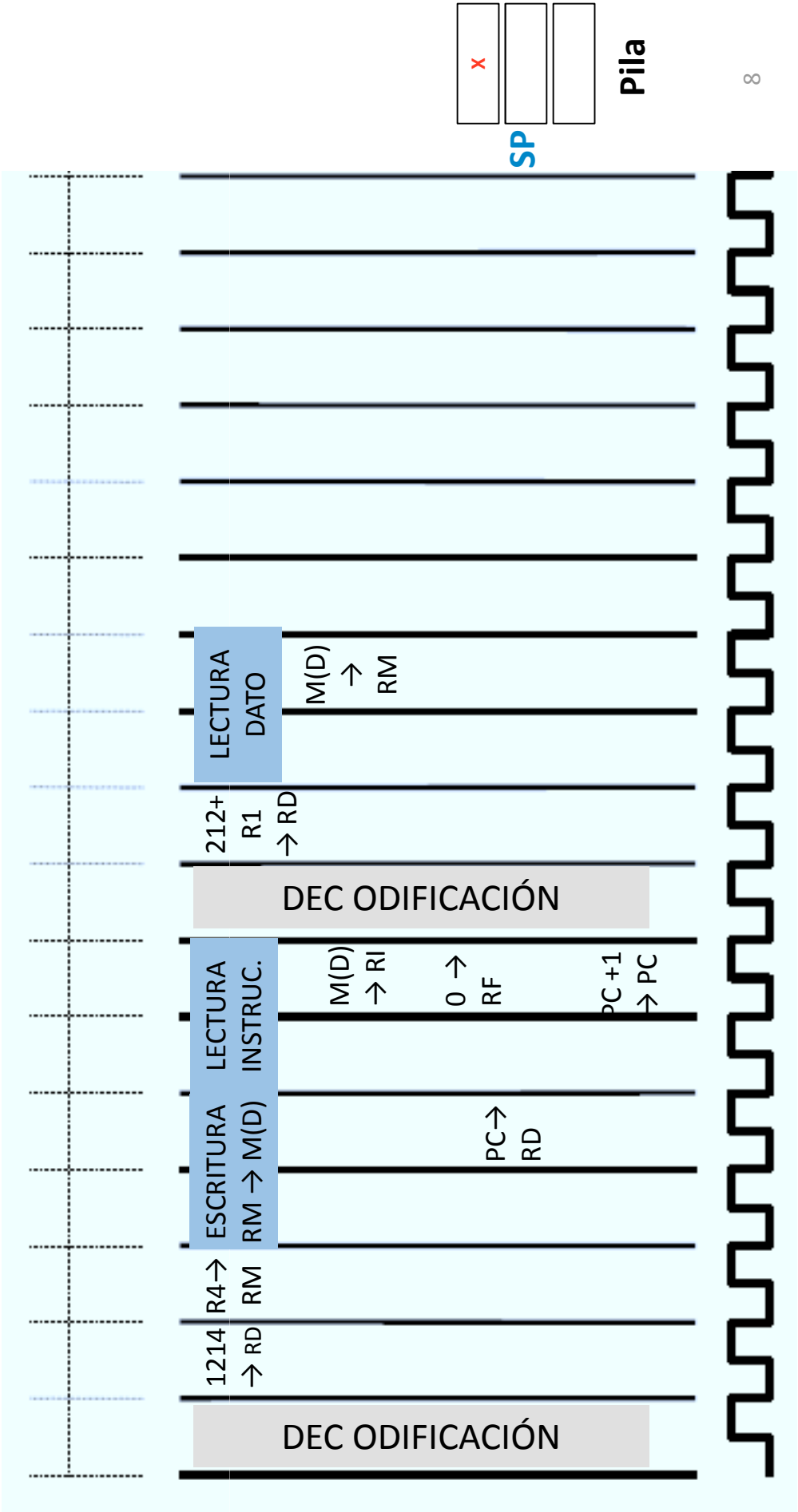
## Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A000	MOVE 1214, .4
A001	DIV .8, 212[.1]



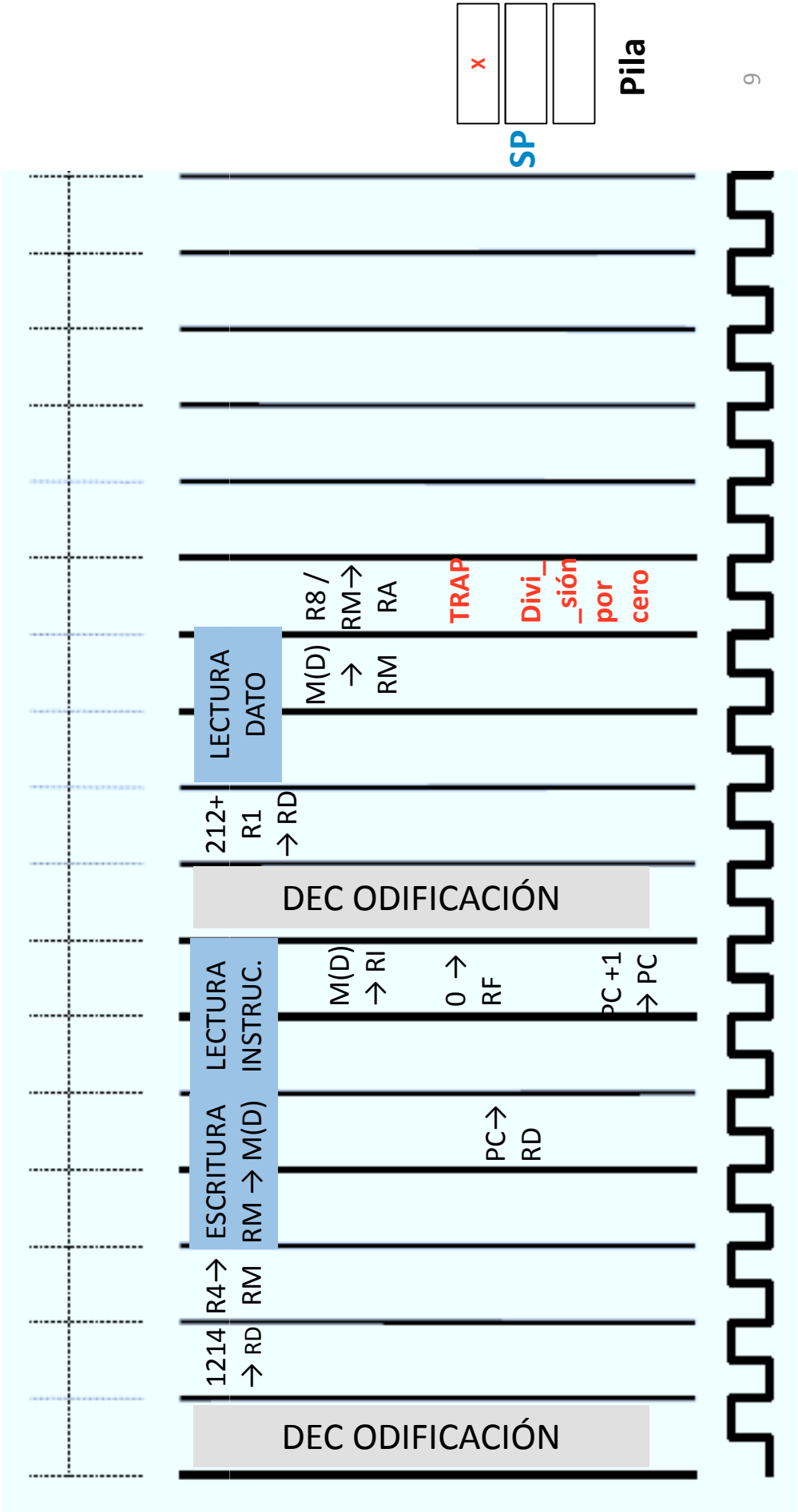
Ejercicio 10:

Dirección de memoria		Instrucción	
(en hexadecimal)		(en ensamblador)	
A0000	MOVE 1214, .4		1214
A0001	DIV .8, 212[.1]		212



Ejercicio 10:

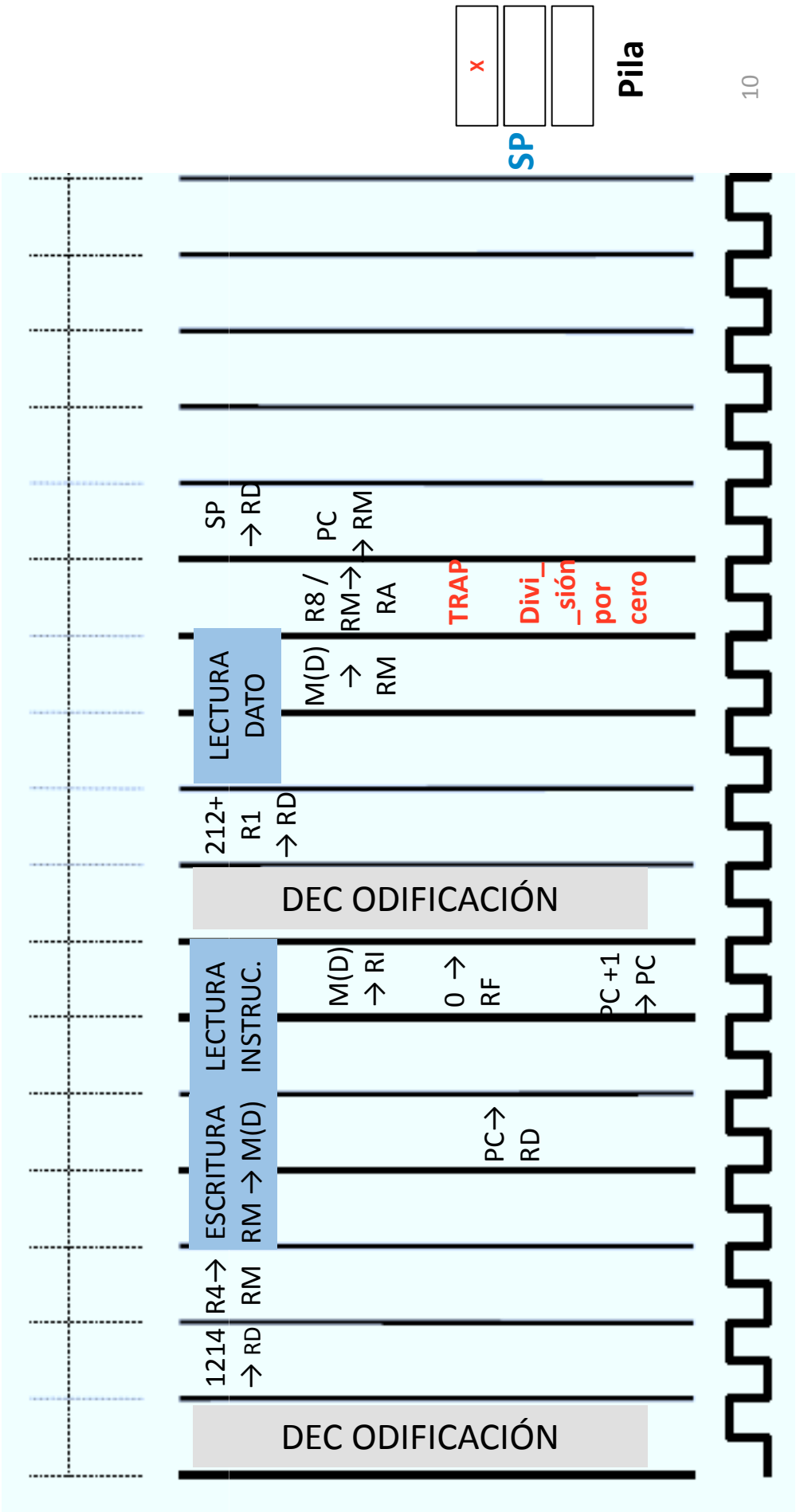
Dirección de memoria		Instrucción (en ensamblador)		
(en hexadecimal)				
A0000	1214	MOV	.4	1214
A0001	212	DIV	.8	.1



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)		
A0000	MOVE 1214, .4		
A0001	DIV .8, 212[.1]		

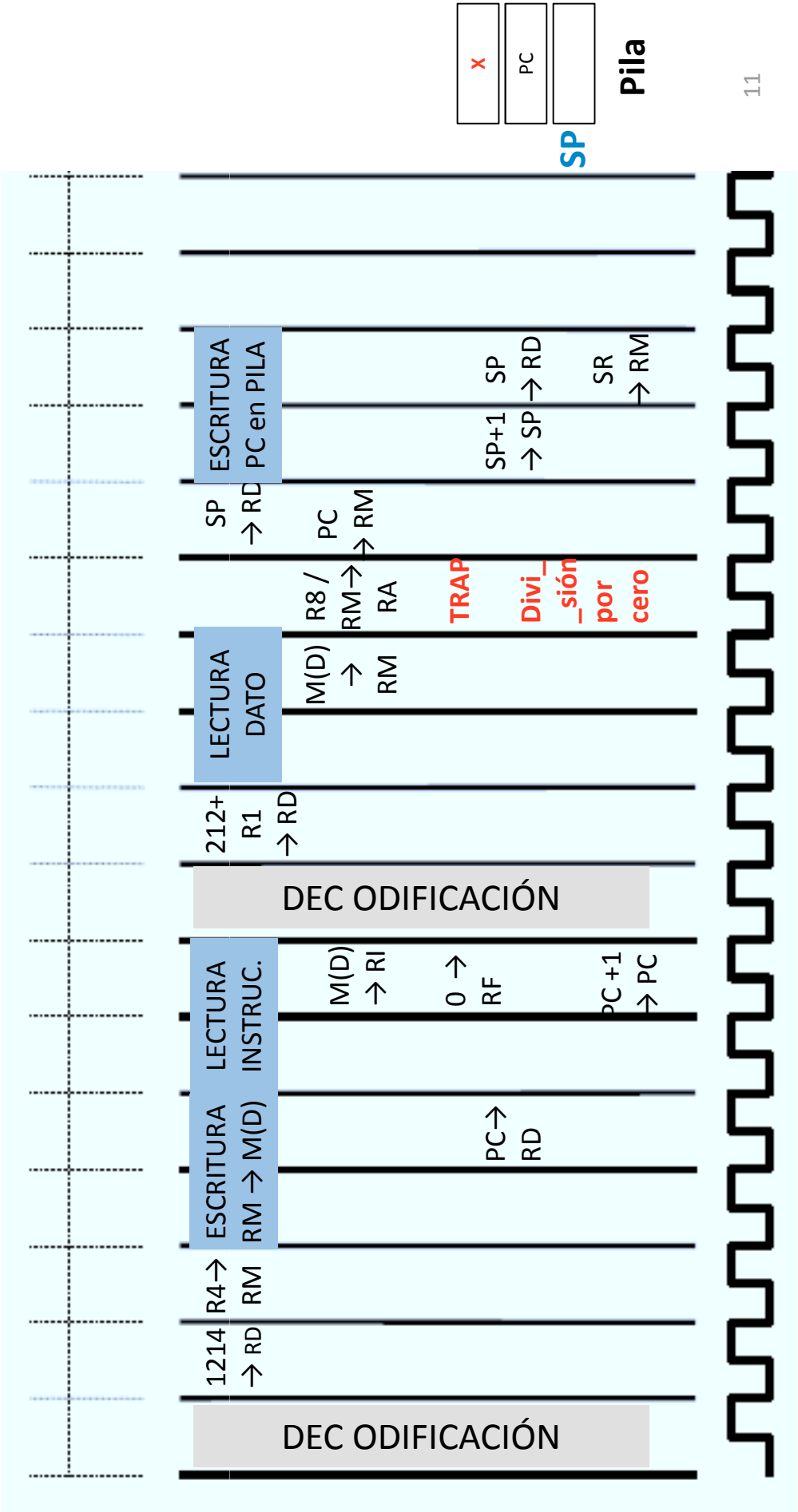
MOV	.4	1214
DIV	.8	.1
		212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

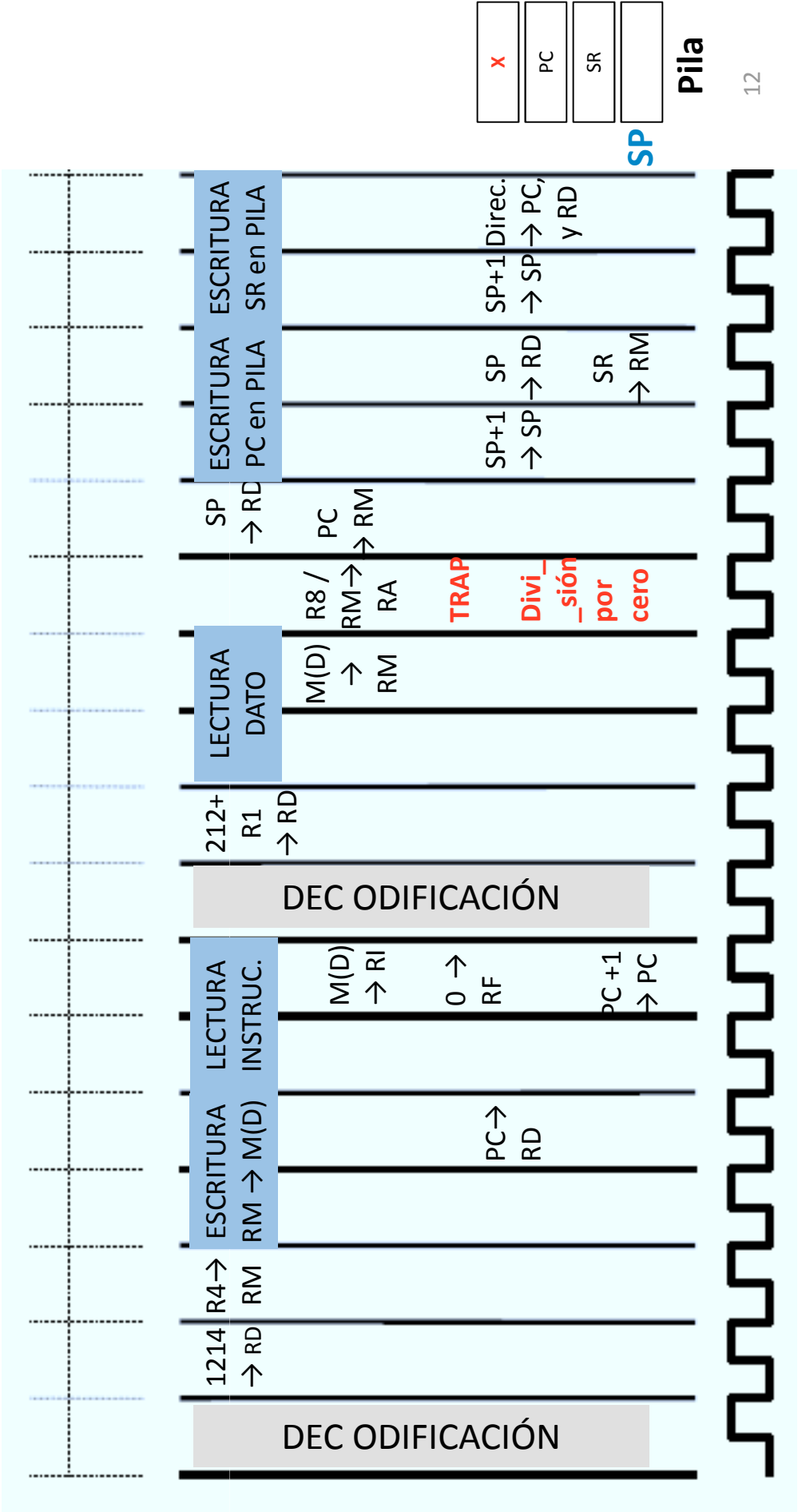
MOV	.4	1214
DIV	.8	.1
		212



Ejercicio 10:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)
A0000	MOVE 1214, .4
A0001	DIV .8, 212[.1]

MOV	.4		1214
DIV	.8	.1	212



X

**Instrucción**  
**(en ensamblador)**

MOV	.4		1214
-----	----	--	------

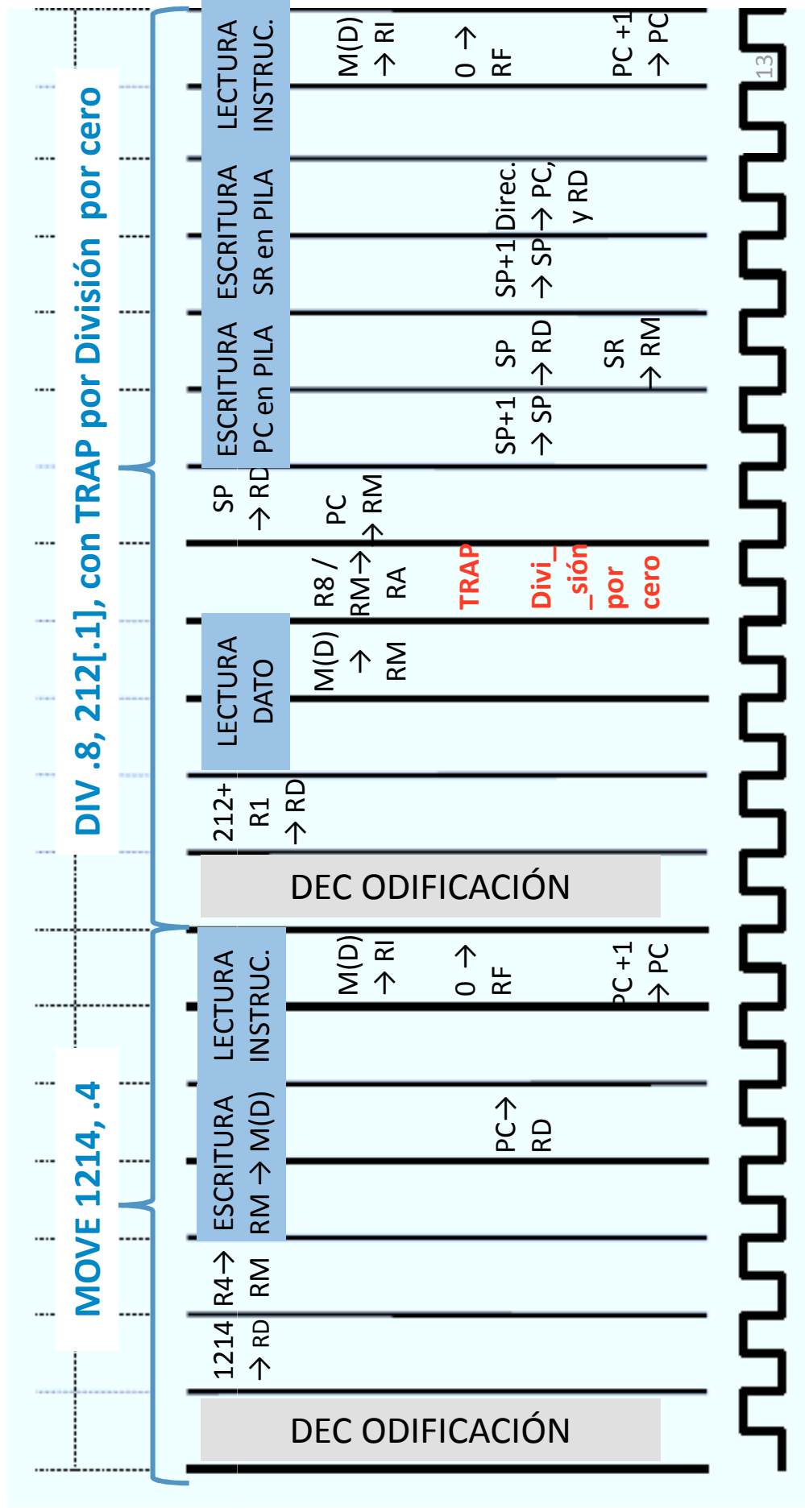
DIV	.8	.1	212
-----	----	----	-----

SP

PC

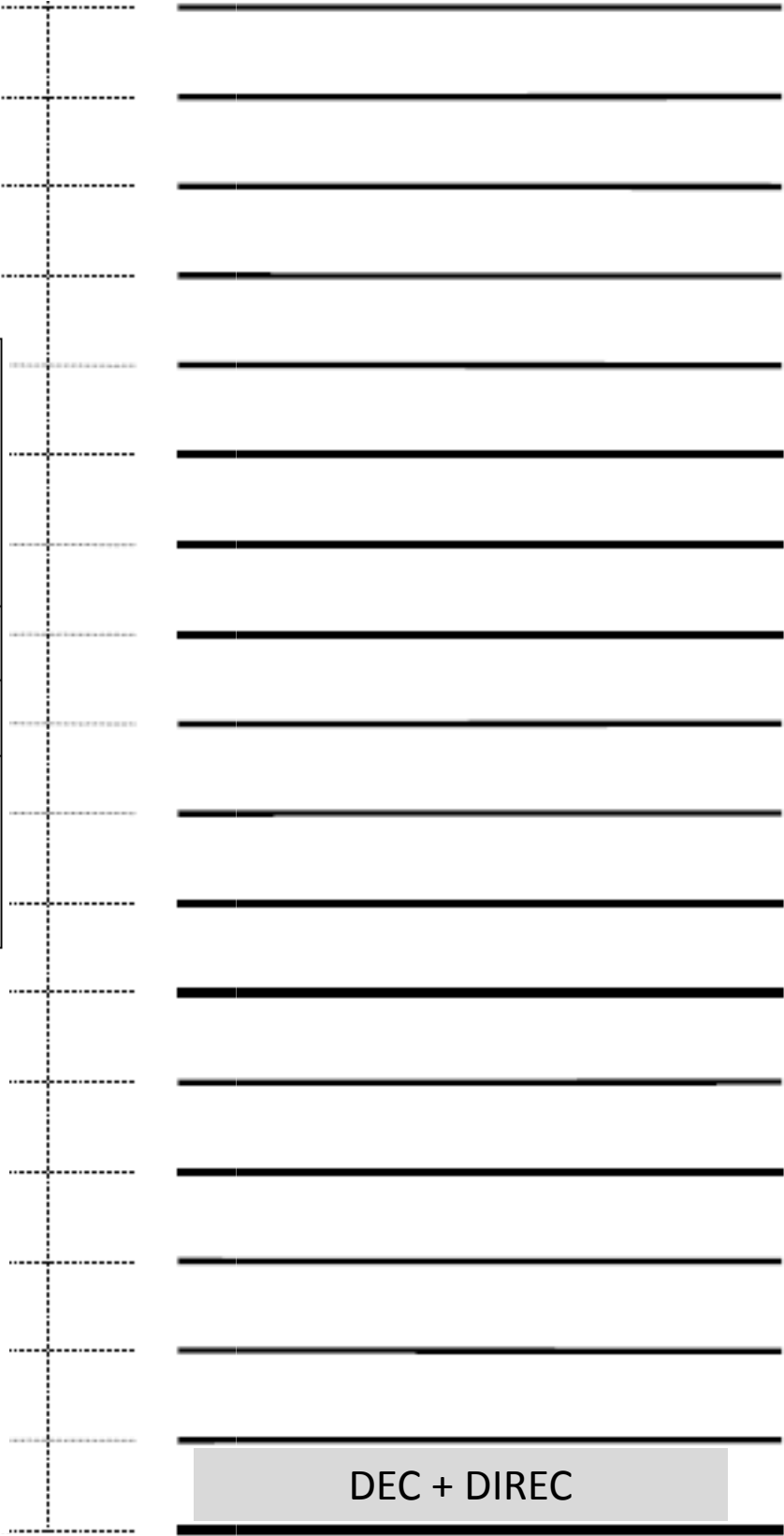
1214

212



Ejercicio 9:

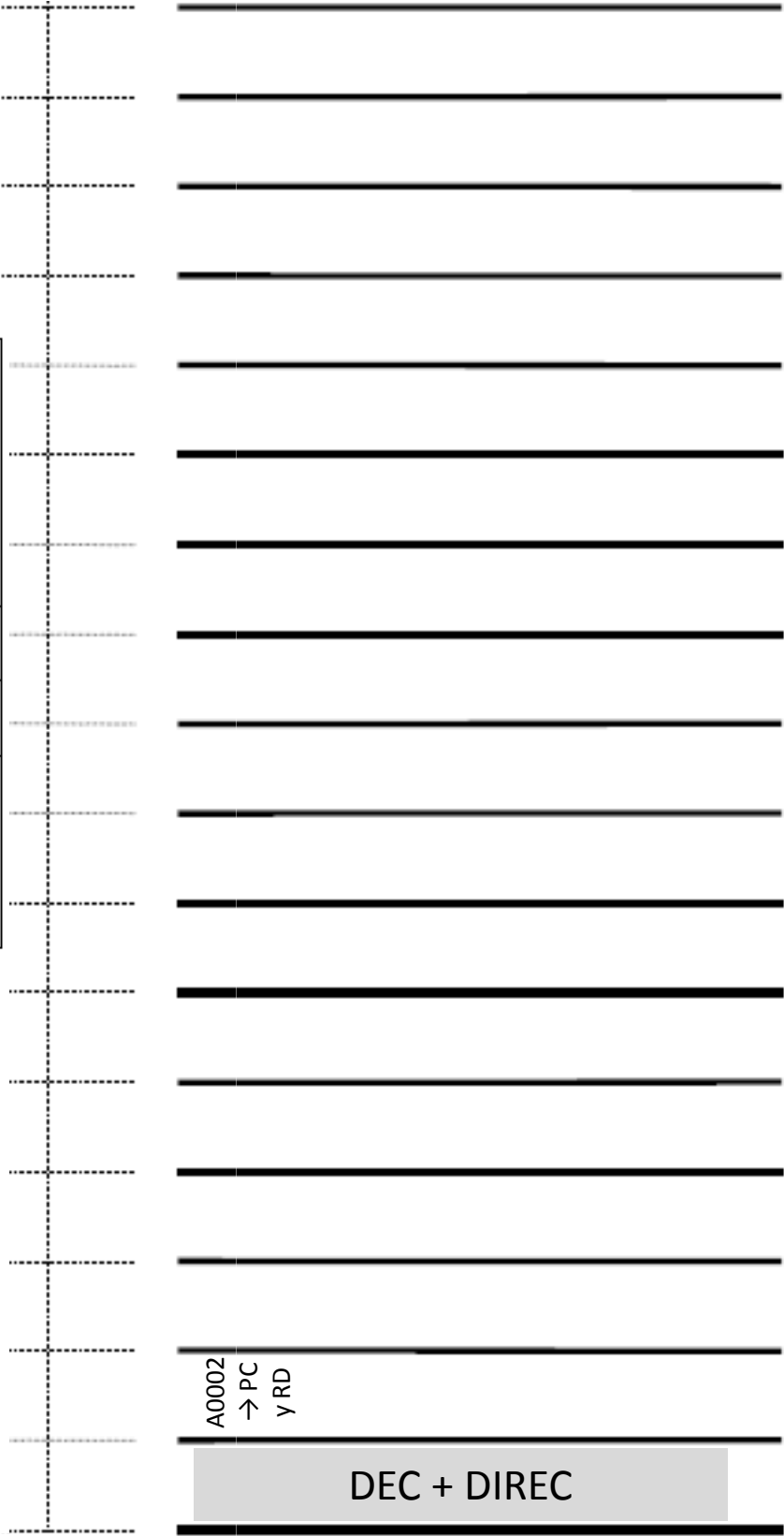
Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción				
A0000	BZ A0002h	C.Op.	BZ			A0002h
A0001	SUB .4, 77[.5]	C.Op.	SUB	.4	.5	77
A0002	MOVE .5, #198	C.Op.	MOV	.5		198
A0003	RETI	C.Op.	RETI			





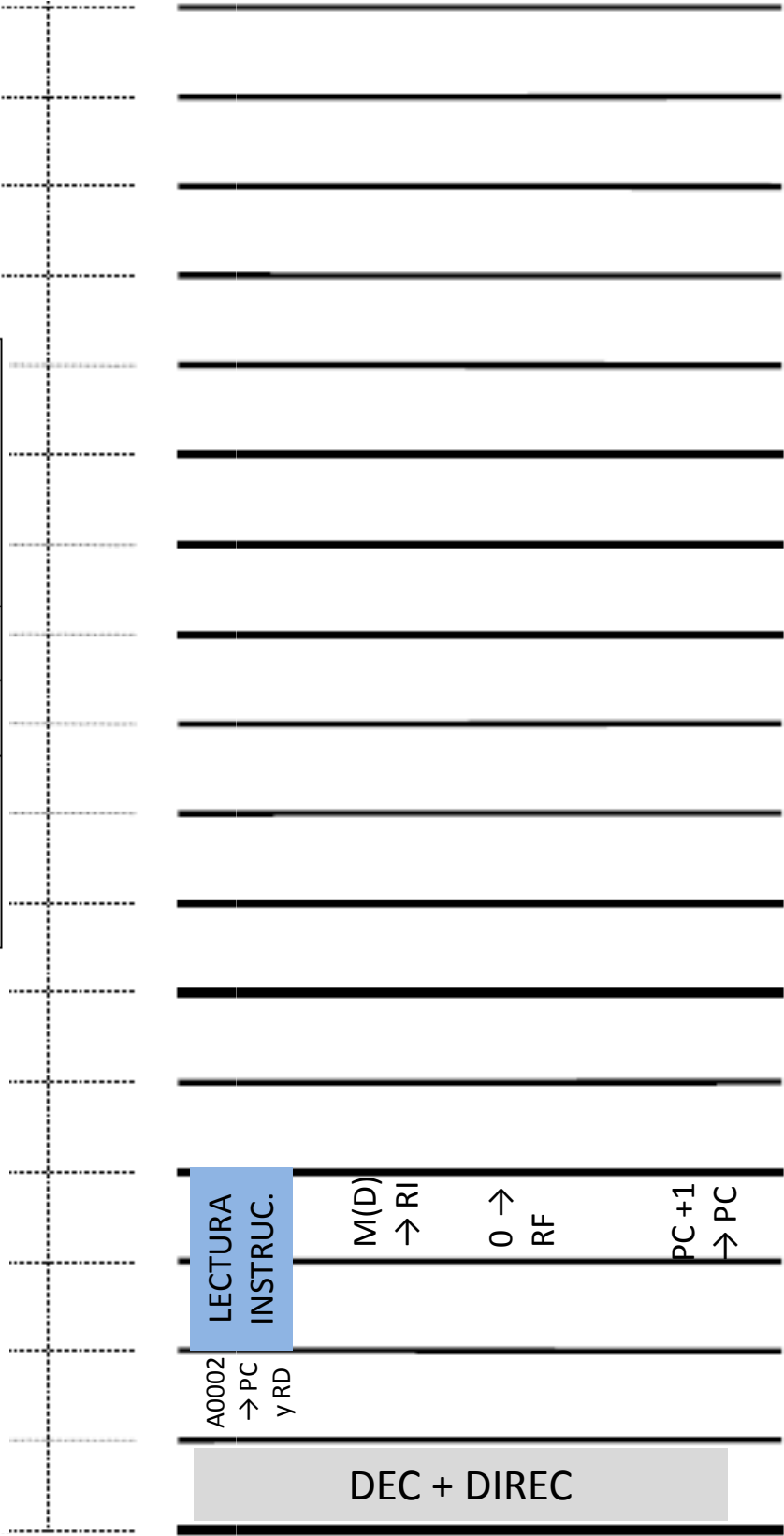
Ejercicio 9:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción				
A0000	BZ A0002h	C.Op.	BZ			A0002h
A0001	SUB .4, 77[.5]	C.Op.	SUB	.4	.5	77
A0002	MOVE .5, #198	C.Op.	MOV	.5		198
A0003	RETI	C.Op.	RETI			



Ejercicio 9:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción				
A0000	BZ A0002h	C.Op.	BZ			A0002h
A0001	SUB .4, 77[.5]	C.Op.	SUB	.4	.5	77
A0002	MOVE .5, #198	C.Op.	MOV	.5		198
A0003	RETI	C.Op.	RETI			



## Ejercicio 9:

## Dirección de

# memoria

(en hexadecimal)

A0000

### Instrucción

**(en ensamblador)**

BZ A0002h

SUB.4, 77[.5]

MOVE .5, #198

RETI

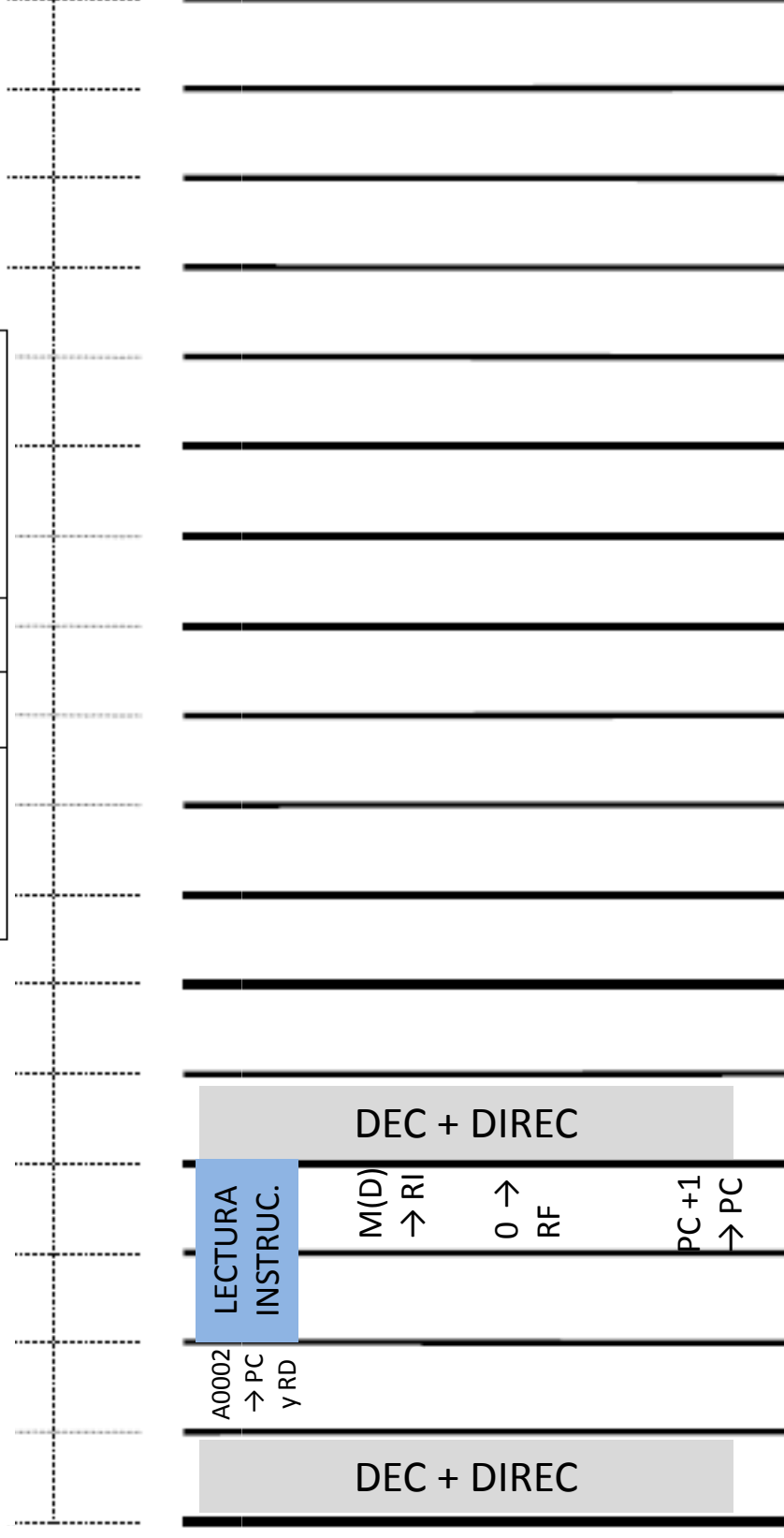
## Formato de la instrucción

C.Op.BZ	A00002h
---------	---------

C.Op.SUB	4	5	77
----------	---	---	----

C.Op. <b>MOV</b>	.5	198
------------------	----	-----

C.O.p.RETI



SR

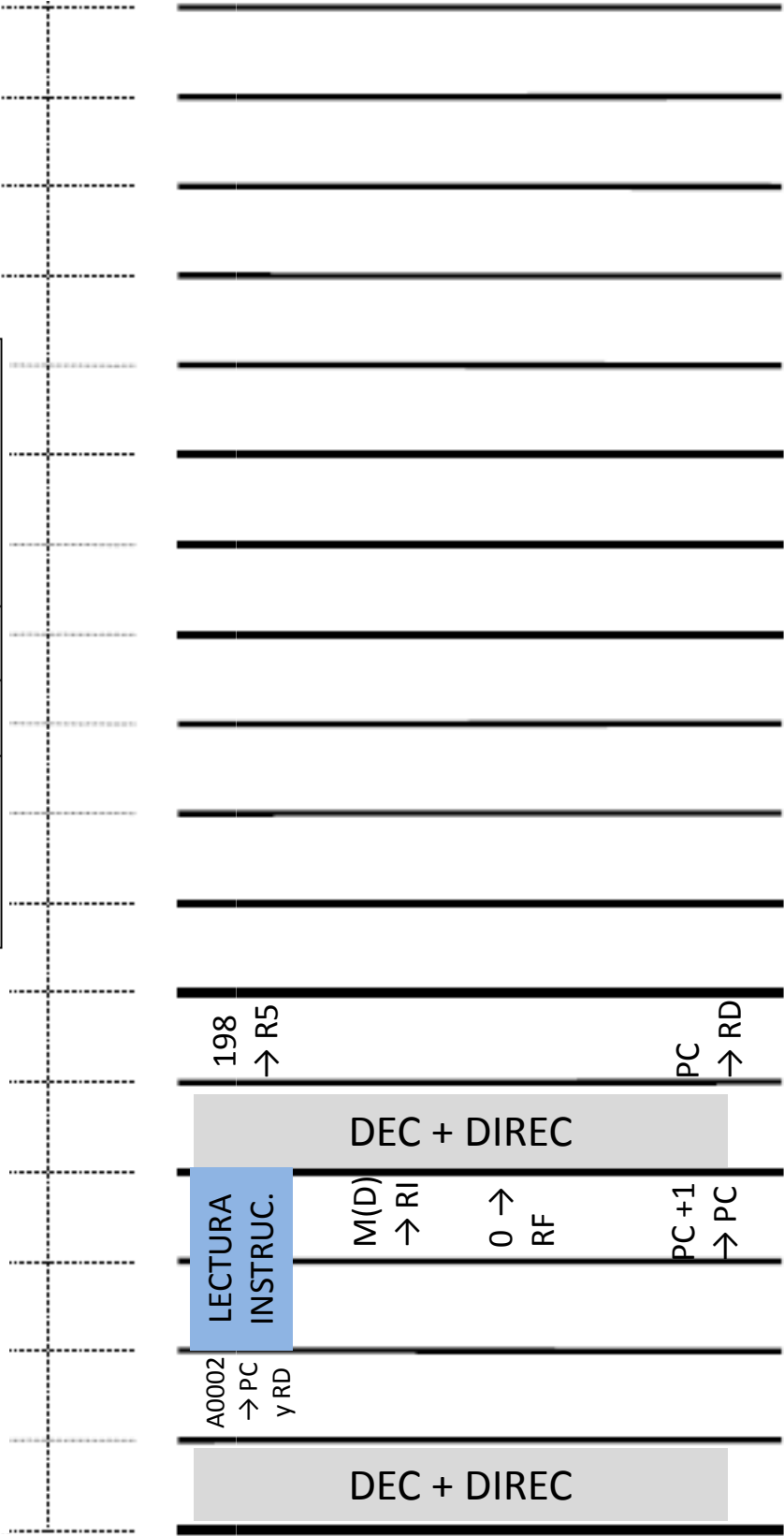
PC

**X**

# Pila

Ejercicio 9:

Dirección de memoria (en hexadecimal)	Instrucción (en ensamblador)	Formato de la instrucción			
A0000	BZ A0002h	C.Op.BZ			A0002h
A0001	SUB .4, 77[.5]	C.Op.SUB	.4	.5	77
A0002	MOVE .5, #198	C.Op.MOV	.5		198
A0003	RETI	C.Op.RETI			



## Ejercicio 9:

## Dirección de

**memoria**

(en hexadecimal)

A0000

## Instrucción

(en ensamblador)

BZ A0002h

SUB 4, 77[.5]

MOVE .5, #198

RETI

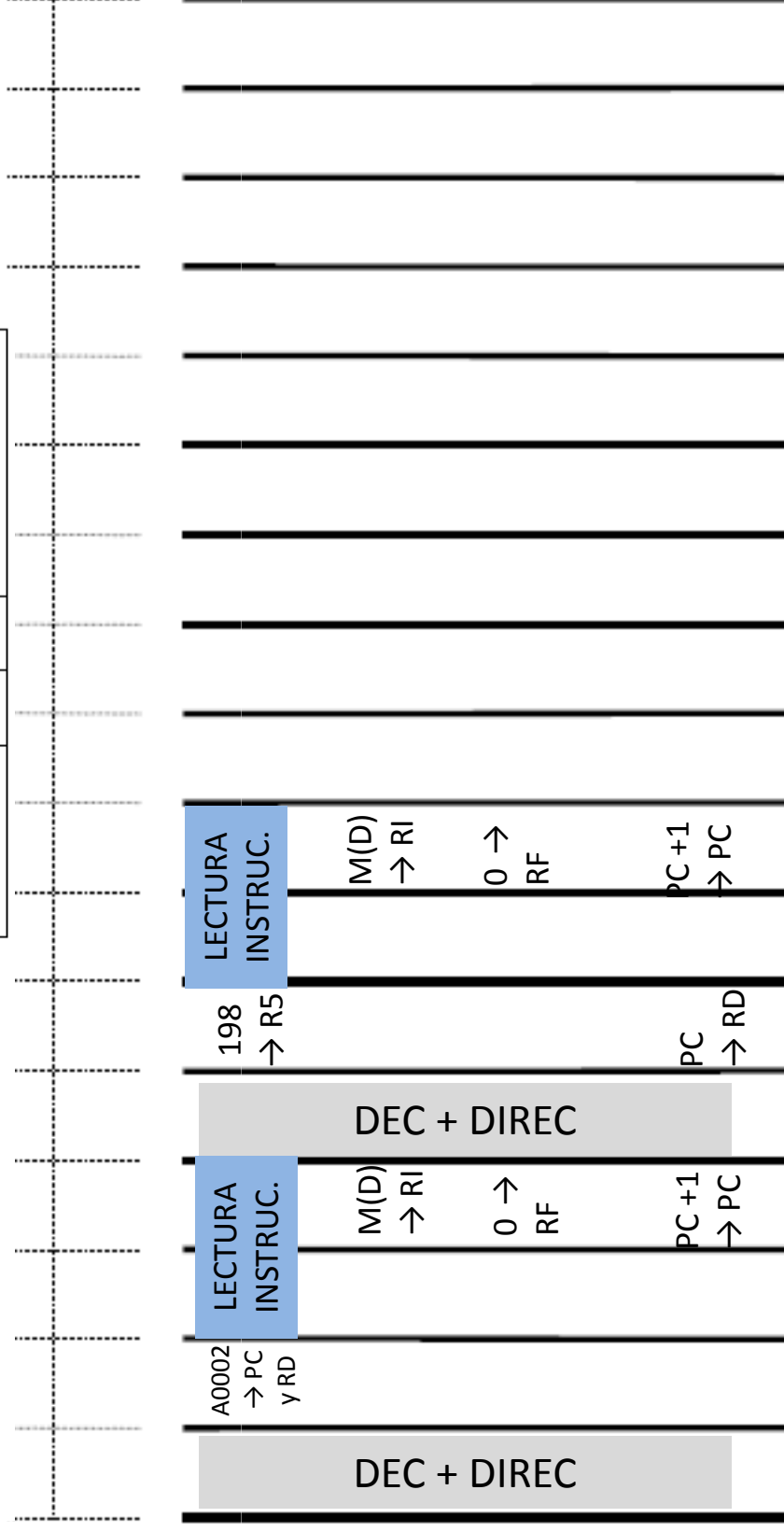
## Formato de la instrucción

C.Op.BZ	A0002h
---------	--------

C.Op.	4	5	77
SUB			

C.Op.	MOV	5	198
-------	-----	---	-----

COPI RETI



SR

PC

X

# Pila

## Ejercicio 9:

## Dirección de

**memoria**

(en hexadecimal)

A0000

### Instrucción

(en ensamblador)

BZ A0002h

SUB .4, 77[.5]

MOVE .5, #198

A0003

## RETI

A0002  
→ PC  
y RD

LECTURA  
INSTRUC.

DEC + DIREC

DEC + DIREC

LECTURA  
INSTRUC.

198  
→ R5

DEC + DIREC

$$M(D) \rightarrow R$$

0 RF

PC  
→ RD

$$\text{PC} + 1 \rightarrow \text{PC}$$


SR

PC

**X**

# Pila



## Ejercicio 9:

## Dirección de

**memoria**

(en hexadecimal)

A0000

## Instrucción

(en ensamblador)

BZ A0002h

SUB .4, 77[.5]

MOVE .5, #198

RETI

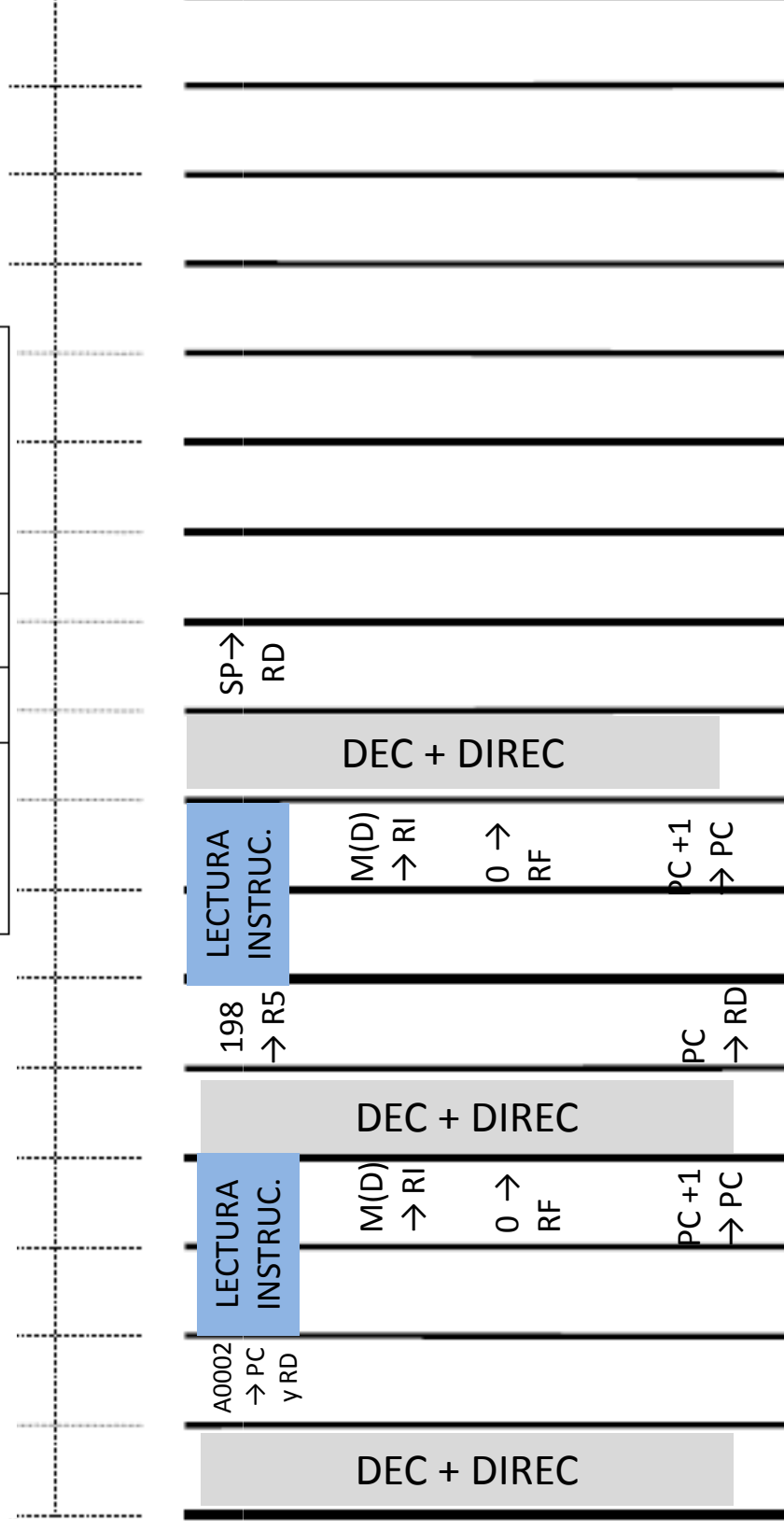
## Formato de la instrucción

C.Op. <b>BZ</b>	A0002h
-----------------	--------

C.Op.SUB	4	5	77
----------	---	---	----

C.Op	MOV	5	198
------	-----	---	-----

C.O.D. RETI



SR

PC

**X**

# Pila

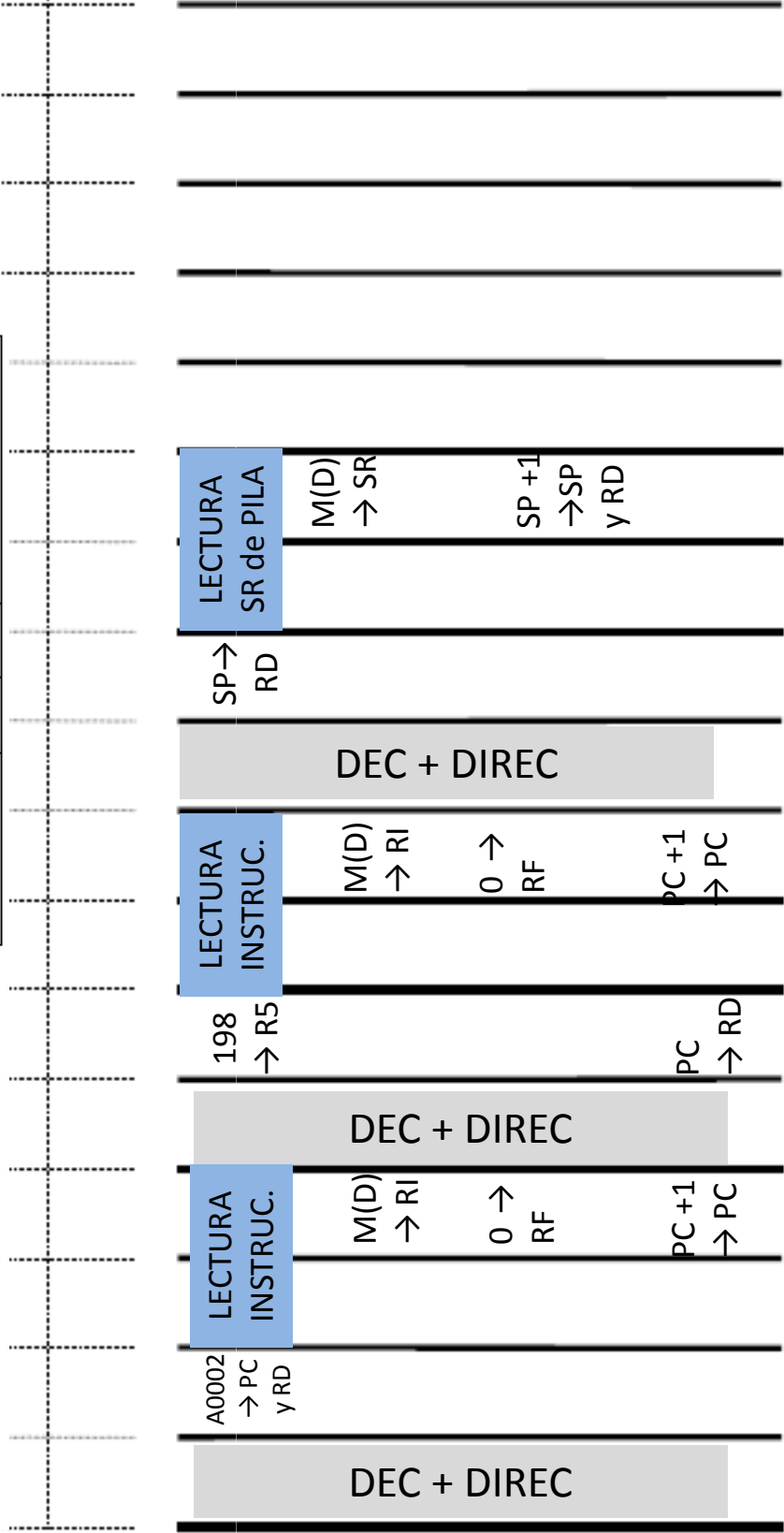
Ejercicio 9:

Dirección de memoria  
(en hexadecimal)

Instrucción  
(en ensamblador)

Formato de la instrucción

C.Op.	BZ				A0002h
C.Op.	SUB	.4	.5		77
C.Op.	MOV	.5			198
C.Op.	RETI				



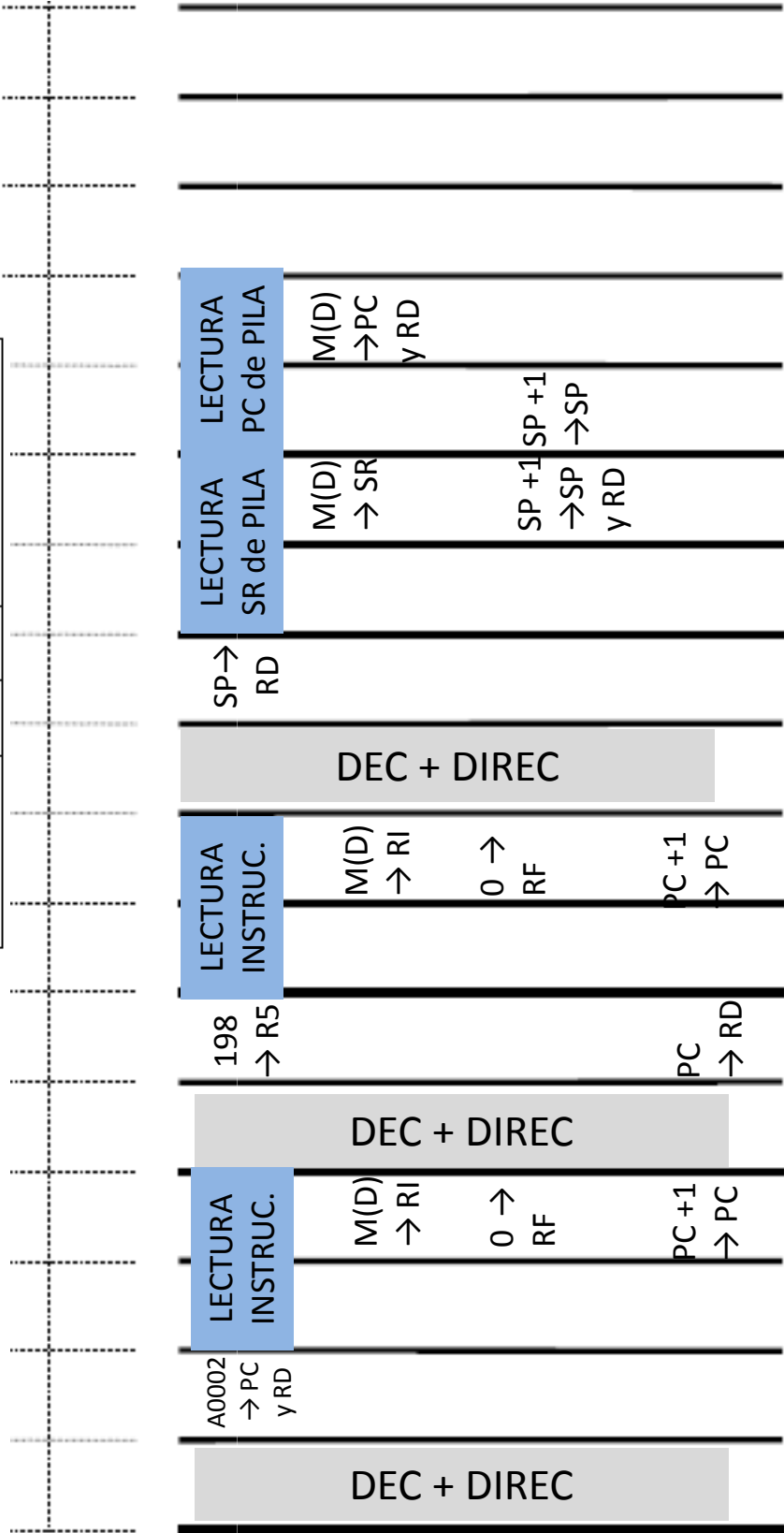


Ejercicio 9:

Dirección de memoria (en hexadecimal)

Formato de la instrucción

C.Op.	BZ				A0002h
C.Op.	SUB	.4	.5		77
C.Op.	MOV	.5			198
C.Op.	RETI				



Ejercicio 9:

Dirección de memoria (en hexadecimal)

Formato de la instrucción

A0000	BZ A0002h			
A0001	SUB .4, 77[.5]			
A0002	MOVE .5, #198			
A0003	RETI			

