

Falluto2.0 Un Model Checker para la
verificación automática de sistemas tolerantes
a fallas.

Raul Monti

Diciembre 2012

ACA VA EL RESUMEN

ABSTRACT

AGRADECIMIENTOS

Índice general

1. Introducción	7
2. Tolerancia a fallas	11
2.1. Fallas	11
2.2. Sistemas tolerantes a fallas	12
2.3. Conclusión	12
3. Model Checking	15
3.1. Sistemas de transición	15
3.1.1. Labelled transition systems - LTS	15
3.1.2. Estructuras de Kripke	17
3.2. De estructuras de Kripke a fórmulas lógicas	19
3.3. Representación de funciones booleanas en BDD	21
3.4. Lógicas temporales	26
3.4.1. LTL	26
3.4.2. CTL	28
3.5. Características del Model Checking	29
4. NuSMV	35
4.1. El model checker NuSMV	35
4.2. Lenguaje de modelado de NuSMV	36
5. La sintaxis de Falluto2.0	41
5.1. Lenguaje de modelado de comportamiento operacional	41
6. Casos de estudio	45
6.1. Commit atómico	45
6.2. Ejércitos bizantinos ?	45

6.3. Filósofos comensales ?	45
6.4. Falla bizantina ?	45
6.5. Elección de lider ?	45
6.6. Protocolos lamport	45
6.7. Feedback de contacto de Naza	45
6.8. Red satelital ultra secreta?	45
7. Conclusión	47
8. Apéndice A - Manual de Falluto2.0	49
9. Apéndice B - Sintáxis formal de Falluto2.0	51
10. Apéndice C - Ejemplo paradigmático de compilación.	53
11. extra	55

Capítulo 1

Introducción

Es fácil notar la amplia dependibilidad que las personas hemos formado alrededor de dispositivos computacionales. A medida que crece la confianza hacia estos dispositivos para la realización de diferentes tareas, crece también el peligro que puede acarrear la ocurrencia de una falla en los mismos. En algunos casos, las actividades a las que son dedicados estos sistemas son actividades de bajo riesgo, como por ejemplo en un reloj de pulsera o un reproductor de música, y el incorrecto funcionamiento de los mismos no ocasiona daños mayores. En otros casos las actividades realizadas son de carácter crítico, como es por ejemplo en el caso de controladores de vuelo, o controladores de compuertas de contención fluvial. Es en estos últimos donde el incorrecto funcionamiento del sistema puede provocar grandes [perdidas] monetarias y hasta llegar a ocasionar la [perdida] de vidas humanas.

Podemos considerar a la falla en una componente de hardware o software como una desviación de su función esperada. Las fallas pueden surgir durante todas las etapas de evolución del sistema computacional - especificación, diseño, desarrollo, elaboración, ensamblado, instalación- y durante toda su vida operacional[1] (debido a eventos externos). Este comportamiento fuera de lo normal puede llevar a un falla funcional del sistema, provocando que se comporte de manera incorrecta, o simplemente deje de funcionar. Es importante entonces, para lograr una mayor confiabilidad del software (confiabilidad de que se comporte como su especificación plantea) tomar acción sobre la ocurrencia de estas fallas. Existen diferentes enfoques para tratar con fallas. Uno de ellos es elaborar sistemas tolerantes a fallas. A diferencia de otros enfoques en los que se busca eliminar o disminuir la ocurrencia de

fallas, en estos sistemas se busca disminuir los efectos de las fallas y en el mejor de los casos recuperarse de estos y evitar que acarreen en fallas funcionales del sistema.

Queda claro entonces que un sistema tolerante a fallas provee grandes ventajas en comparación a uno que no contempla la ocurrencia de las mismas. Al igual que con el resto de los sistemas computacionales, es conveniente comprobar la correctitud de los sistemas tolerantes a fallas. El diseño de algoritmos de tiempo real distribuidos tolerantes a fallas es notoriamente difícil y *propenso a errores*: la combinación de la ocurrencia de fallas, conviviendo con eventos concurrentes, y las variaciones en las duraciones de tiempos reales llevan a una explosión de estados que [genera una gran demanda] a la capacidad intelectual del diseñador humano[2].

En un mundo idealizado, los algoritmos son derivados por un proceso sistemático conducido por argumentos formales que aseguran su corrección respecto a la especificación original. En cambio, en la realidad contemporánea, los diseñadores suelen tener un argumento informal en mente y desarrollan el algoritmo final y sus parámetros explorando variaciones locales contra este argumento y contra escenarios que resalten casos difíciles o problemáticos. La exploración contra escenarios puede ser parcialmente automatizada usando un simulador y prototipos ágiles y esta automatización puede llegar a incrementar el número de escenarios que serán examinados y la confiabilidad de la examinación.

La examinación automática de escenarios puede ser llevada a un nivel aún más avanzado usando *Model Checking* [2].

En ciencias de la computación *Model Checking* refiere al siguiente problema: dada una estructura formal del modelo de un sistema, y dada una propiedad escrita en alguna lógica específica, verificar de manera automática y exhaustiva si el sistema satisface la propiedad. El sistema normalmente representa a un componente de hardware o software, y la fórmula a cumplirse representa una propiedad de *safety* o *liveness* que se desea verificar que el sistema cumpla, y de esta manera incrementar la confiabilidad sobre el mismo. El reducido nivel de interacción con el usuario de este método es visto como una ventaja para la aplicación en la industria, ya que incrementa la posibilidad de ser usado por individuos no expertos[3].

Sin embargo es preciso modelar el sistema y definir las propiedades, lidiando mientras tanto con el principal problema del Model Checking: *la explosión*

de estados debido al incremento exponencial de los mismos a raíz de la introducción de variables en la especificación del sistema.

Es objetivo de este trabajo elaborar una herramienta que logre contribuir a disminuir los problemas al momento de verificar sistemas tolerantes a fallas. Por un lado se intenta evitar la introducción de errores en el modelado del sistema en el que conviven fallas con procesos concurrentes. Por otro lado se busca evitar la introducción excesiva de nuevas variables al representar el comportamiento de las fallas, evitando así la nociva explosión de estados al momento de la verificación.

Para ello presentamos la herramienta de model checking *Falluto2.0*, orientada a la verificación de sistemas tolerantes a fallas. Esta herramienta presenta una capa de abstracción sobre NuSMV[4], un model checker basado en diagramas de decisión binaria. Falluto2.0 presenta un lenguaje de carácter declarativo para la introducción de fallas en el modelado del sistema, generando un marco de seguridad contra la introducción de errores evitando que el usuario deba explicitar el funcionamiento de la falla dentro del modelo. Este trabajo se presenta como extensión tanto del trabajo realizado por Edgardo Hammes[5] como del realizado por Nicolás Bordenabe[6].

Capítulo 2

Tolerancia a fallas

Mejorar la confiabilidad del sistema (el grado de confianza que se puede poner de manera justificada sobre el sistema) es usualmente presentado como el principal beneficio de la tolerancia a fallas. ¡Normalmente la confiabilidad es definida estadísticamente, indicando la probabilidad de que el sistema sea funcional y provea el servicio esperado en un algún momento específico ¿? [9].

2.1. Fallas

Intuitivamente, y dentro del contexto que nos competen, podemos definir a una falla como una desviación de su función esperada en una componente de hardware o software. Estas fallas pueden ocurrir en cualquier etapa de la evolución del sistema computacional en cuestión -especificación, diseño, desarrollo, elaboración, ensamblado, e instalación- y durante toda su vida operacional[10].

Una definición ligeramente más formal nos sugiere definir el termino 'falla' basado en la observación de que los sistemas cambian su estado como resultado de dos clases de eventos muy similares: operaciones normales de sistema y ocurrencia de fallas. Por lo tanto, un falla puede ser modelada como una no deseada (pero sin embargo posible) transición de estado en un proceso[9].

2.2. Sistemas tolerantes a fallas

Existen sistemas diseñados para ser tolerantes a fallas: ellos o bien exhiben un bien definido comportamiento ante fallas cuando estas ocurren, o bien enmascaran la falla de la componente al usuario, es decir continúan proveyendo su servicio estándar especificado a pesar de la ocurrencia de las fallas en la componente[11]. Podemos entonces decir de manera vaga que la tolerancia a fallas es la habilidad que posee un sistema de comportarse de una manera bien definida ante la ocurrencia de una falla. En el momento de diseñar la tolerancia a fallas, un primer prerrequisito es especificar la clase de falla que será tolerada. Tradicionalmente esto se lograba usando como base alguno de los modelos de fallas estándares (crash, fail-stop, etc...), sin embargo puede hacerse de manera más concisa especificando clases de fallas. El siguiente paso es enriquecer el sistema bajo consideración con componentes o conceptos que provean protección contra las fallas de una clase específica[10].

En este trabajo podremos distinguir dos clases de fallas en particular. Un primer grupo de fallas es de tipo **permanente**: éstas comúnmente representan fallas reales causadas por problemas irreversibles en la componente. Una vez que una falla permanente ocurre, permanece activa y afectando al sistema durante el resto de su ejecución. Por otro lado, un segundo grupo de fallas se caracteriza por ser de duración instantánea. Afectan el estado del sistema en los puntos particulares de su ejecución en los cuales estas fallas ocurren, sin tener efectos permanentes sobre el mismo. Las mismas pueden repetirse indefinidamente durante la ejecución del sistema, permaneciendo activas solo en el momento en que afectan al sistema. Diremos que estas fallas son de clase **transient**.

2.3. Conclusión

En este trabajo entonces no realizaremos mayor diferencia formal entre transiciones buenas del sistema y transiciones debido a fallas, ambas serán consideradas como transiciones posibles del sistema que podrán afectar o no el estado del mismo.

Distinguiremos además como dijimos dos clases de falla, las de tipo *Permanente* y las de tipo *Transient*.

Por último, nos ocuparemos del modelado del sistema en general y nos centraremos en la inyección de las fallas en el mismo. No nos detendremos sin embargo en temas específicos al diseño de la tolerancia a las fallas.

Capítulo 3

Model Checking

En el diseño de software y hardware de sistemas complejos, se consume más tiempo y esfuerzo en verificación que en construcción. Se entiende que la aplicación de técnicas reduce y aligera los esfuerzos en verificación a la vez que acrecientan su cobertura. Los métodos formales ofrecen un gran potencial para obtener una integración temprana de la verificación en el proceso de diseño, para proveer de técnicas de verificación más afectivas y reducir el tiempo invertido en aplicarlas[12].

El **Model Checking** es un método formal para la verificación exhaustiva de sistemas finitos. Logra esta verificación explorando todos los estados posibles del sistema con la intención de verificar la veracidad de una propiedad sobre el mismo.

En este capítulo comenzaremos revisando algunos conceptos básicos para entender el funcionamiento de los *model checkers* (programas utilizados para la verificación mediante *model checking*, y concluiremos presentando el proceso de *model checking* junto con algunas características de este método.

3.1. Sistemas de transición

3.1.1. Labelled transition systems - LTS

Llamamos sistema de transiciones etiquetadas a un concepto de maquina abstracta usada en parte para el modelado de sistemas computacionales con-

currentes. Este sistema de representación está compuesto por un conjunto de estados, un conjunto de etiquetas o nombres, y una relación ternaria explicando las transiciones etiquetadas desde un estado hacia otro del sistema. Formalmente podemos decir que un LTS es una tres-upla $M = (S, S_0, L, R)$ donde:

- S es un conjunto (de estados)
- $S_0 \subseteq S$ es un conjunto de estados denominados iniciales
- L es un conjunto de etiquetas (nombres de transiciones)
- $R \subseteq S \times L \times S$ es una relación ternaria (de transiciones etiquetadas)

Notemos entonces que si s_1 y s_2 son elementos en S , l es un nombre en L , y (s_1, l, s_2) pertenece a R , entonces estamos indicando que existe una transición con nombre l desde el estado s_1 al estado s_2 .

Así podemos modelar sistemas computacionales tomando cada elemento en S como un estado particular del sistema y definiendo relaciones etiquetadas entre los mismos para representar el comportamiento del sistema.

En particular nos interesa para este trabajo la capacidad que nos otorga este formalismo para representar sincronización entre acciones de distintas componentes del sistema. En el ejemplo de la figura 3.1 encontramos dos componentes, un productor y un consumidor, ambas con su representación LTS. Podemos a partir de ellas definir un sistema concurrente sincronizado en el cual las transiciones de igual nombre en cada componente deben ser ejecutadas de manera sincronizada, mientras que las transiciones propias de cada componente pueden ejecutarse independientemente. Vemos el sistema resultante en la figura 3.2. En ella la transición punteada y etiquetada con 'Listo' representa la acción sincronizada entre el productor y el consumidor. A su vez podemos ver en el estado punteado un caso de [interliving] entre los procesos sincronizados. Allí podemos elegir entre darle paso a la acción 'Producir' del productor, o dejar que el consumidor realice la acción 'Consumir'.

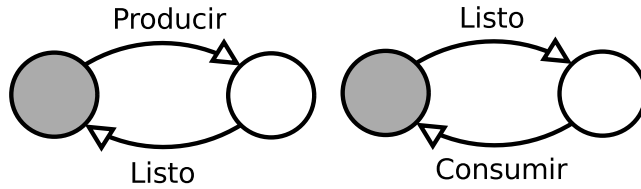


Figura 3.1: El productor (izquierda) y el consumidor (derecha).

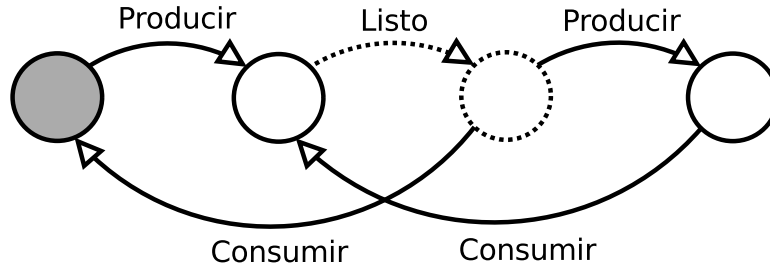


Figura 3.2: productor y consumidor de la figura 3.1 sincronizados.

3.1.2. Estructuras de Kripke

En model checking usamos un tipo de grafos de transición de estados llamados *Estructuras de Kripke* para intuitivamente captar el comportamiento del sistema a modelar. Una *estructura de Kripke* consiste en un conjunto de estados, un conjunto de transiciones entre esos estados, y una función que etiqueta cada estado con un conjunto de propiedades que son verdaderas en este estado. Los caminos en estas estructuras modelan la ejecución del sistema[13]. Estas estructuras son lo suficientemente expresivas como para captar aspectos de lógicas temporales tales como (LTL y CTL) que interesan a la verificación de sistemas vía model checking.

Formalmente podemos definir una estructura de Kripke como sigue[13]:

Sea AP un conjunto de proposiciones atómicas. Una estructura de Kripke M sobre AP es una cuatro-upla (S, S_0, R, L) tal que:

1. S es un conjunto finito de estados.
2. $S_0 \subseteq S$ es un conjunto de estados iniciales.
3. $R \subseteq S \times S$ es una relación de transición que debe ser total, es decir, para cada estado $s \in S$ hay un estado $s' \in S$ tal que $R(s, s')$.
4. $L : S \times 2^{AP}$ es una función que etiqueta cada estado con el conjunto de proposiciones atómicas verdaderas en ese estado.

Una ejecución del sistema desde un estado s es representado en la estructura M como una secuencia infinita $\pi = s_0 s_1 s_2 \dots$ tal que $s_0 = s$ y $R(s_i, s_{i+1})$ vale para todo $i \geq 0$.

Notemos que podemos traducir la representación LTS de un sistema a una representación en Estructuras de Kripke equivalente de la siguiente manera. Sea $M_1 = (S_1, S_{1_0}, R_1, L_1)$ un sistema descrito en LTS, entonces construimos su descripción $M_2 = (S_2, S_{2_0}, R_2, L_2)$ en términos de estructuras de Kripke sobre AP de la siguiente manera:

- $AP = \{action = e \mid e \in L_1 \cup \{null\}\}$
- $S_2 = S_1 \times (L_1 \cup \{null\})$
- $S_{2_0} = S_{1_0} \times \{null\}$
- $R_2 = \{(s, a) \rightarrow (s', b) \mid s \xrightarrow{b} s' \in R_1, a \in L \cup \{null\}\}$
- $L_2(s, a) = (action = a), \forall (s, a) \in S_2$

Lo que hicimos fue entonces construir por cada estado s_i y etiqueta e en el LTS un estado en la estructura de Kripke que represente llegar al estado s_i usando la etiqueta e . Dado que en el inicio de las ejecuciones no realizamos acción alguna para llegar al estado inicial, es que hemos además definido para cada estado $s \in S_{1_0}$ un estado $(s, null)$ que lo represente en S_2 . La función de relación se forma de manera intuitiva. El etiquetado indica qué acción se

llevó a cabo para llegar a cada estado. Esto último, junto con el nombre del estado, dejan en claro la transición llevada a cabo en la ejecución del sistema definido en el LTS original. Vemos un ejemplo de traducción LTS-Kripke en la figura 3.6. Notemos que el sistema traducido puede ser depurado quitando estados no alcanzables como se muestra en la tercera figura de 3.6.

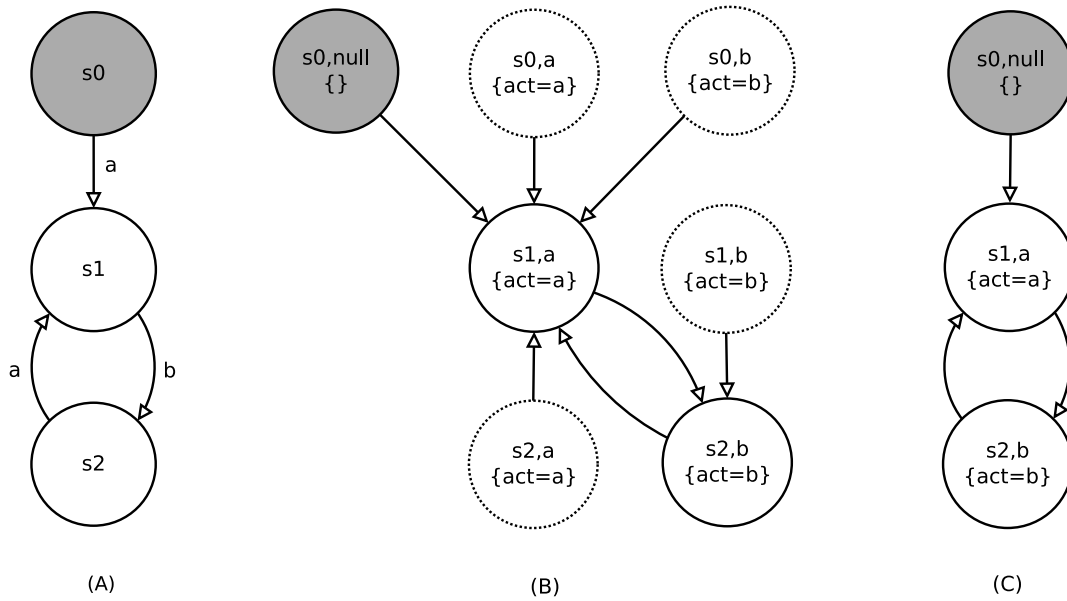


Figura 3.3: Ejemplo de traducción de un sistema LTS a estructuras de Kripke. (A) El sistema en LTS; (B) El sistema en estructuras de Kripke; (C) El sistema en estructuras de Kripke depurado

3.2. De estructuras de Kripke a fórmulas lógicas

Si bien las estructuras de Kripke nos sirven para captar intuitivamente el comportamiento de los sistemas a modelar, los model checkers trabajan

sobre el modelado del sistema en base a la lógica de primer orden. A continuación veremos como lograr la interpretación de estructuras de Kripke usando fórmulas lógicas de primer orden. En lo que a nosotros concierne, la lógica de primer orden estará comprendida por los conectivos lógicos usuales - $\neg, \wedge, \vee, \rightarrow, etc...$ -, y haremos uso también de los cuantificadores \forall y \exists .

Supongamos que queremos modelar un sistema P , y tomemos todas sus variables de sistema $V = v_0, v_1, \dots, v_n$. Consideremos para el caso que todas estas variables toman valores de un dominio finito D . Tenemos que una valuación de V es una función total sobre el dominio, la cual asigna a cada variable en V un valor en D . Notemos que dado que los valores de las variables del sistema son las que definen el estado del mismo en su totalidad, cada valuación estaría definiendo el estado del sistema. Por lo tanto en términos de estructuras de Kripke tenemos que si $M = (S, S_0, R, L)$ sobre AP modela un sistema con variables en V entonces:

- *Usualmente $AP = \{v = d \mid v \in V, d \in D\}$.*
- *Cada estado $s \in S$ es una valuación sobre V .*
- *R explica la relación entre estas valuaciones, vale decir explica la transición entre los cambios de valores en las variables del sistema.*
- *$L(s)$ es el subconjunto de proposiciones en AP que son validas dada la valuación del estado s .*

Dada un estado en la estructura de Kripke, es decir una valuación $s : V \rightarrow D$, podemos escribir una fórmula sobre las variables en V tal que sea válida solo para esta valuación[13]. La fórmula sería:

$$(v_0 = s(v_0)) \& (v_1 = s(v_1)) \& \dots \& (v_n = s(v_n))$$

Dado que en general una fórmula puede ser satisfecha por diferentes valuaciones, podemos a partir de ella definir el conjunto de estados que la satisfacen. Así por ejemplo podemos definir una fórmula cuyos estados que la satisfacen sean solo los estados iniciales del sistema (S_0 en la estructura de Kripke que lo modela).

Además de definir los estados, necesitamos poder especificar también transiciones como fórmulas interpretadas de primer orden. Para ello debemos lograr a partir de una fórmula representar la relación entre una valuación actual y la siguiente (estado actual y estado sucesor). Necesitaremos entonces otro conjunto de variables V' el cual representen las variables en estado sucesor. De esta forma, dada la fórmula de transición F_r sobre el conjunto de variables $V \cup V'$ diremos que s' es estado sucesor de s , es decir que $(s, s') \in R$, si y solo si F_r es válida al valuar todas sus variables en V según s y todas sus variables en V' según s' .

Por último, las proposiciones en AP nos permiten definir propiedades sobre los estados. Recordemos que las proposiciones atómicas en AP son de la forma $v = d$ con $v \in V$ y $d \in D$. Entonces tenemos que una proposición $v = d$ es válida en el estado s si y solo si $d = s(v)$. En tal caso tenemos que $v = d \in L(s)$.

3.3. Representación de funciones booleanas en BDD

Las funciones booleanas son un fuerte formalismo para representar los sistemas de transiciones y razonar acerca de propiedades sobre ellos. Se busca entonces poseer una eficiente representación de estas funciones para poder abarcar sistemas considerablemente complejos. NuSMV, como así también muchos otros model checkers, logra esta representación a partir de *diagramas de búsqueda binaria*. Los BDD presentan muchas ventajas en cuanto a eficiencia en el cálculo y en el espacio de almacenamiento con respecto a otras representaciones como pueden ser las tablas de verdad o subclases de la formula proposicional como la forma normal conjuntiva.

Una función booleana de n argumentos es una función $f : \{0, 1\}^n \rightarrow \{0, 1\}$. Podemos definir a los BDD como un subconjunto de grafos dirigidos acíclicos finitos con las siguientes características [15]:

- Poseen un único nodo inicial (un único nodo al cual no llega ninguna arista).
- Todas sus hojas son etiquetadas ya sea con '0' o con '1'.

- Todos sus nodos que no son hojas están etiquetados con el nombre de una variable booleana.
- Cada nodo (excepto las hojas) posee dos aristas salientes hacia otros nodos del diagrama, una etiquetada con '0' y otra etiquetada con '1'.

Si B es un BDD entonces B define en sus hojas una única función booleana sobre las variables en sus nodos de la siguiente manera: arrancando por el nodo inicial y dada una valuación $V = (v_1, v_2, \dots, v_n)$ sobre el conjunto de variables en los nodos, si v_i es 0 entonces tomo la arista saliente etiquetada con '0', de lo contrario tomo la etiquetada con '1'. Repito este paso en cada nodo hasta llegar a un hoja. El valor de la hoja es el valor, para esa valuación, de la función booleana representada.

Podemos reducir el tamaño de los BDD logrando una mejora de eficiencia en el espacio de memoria necesario para la representación de las funciones booleanas. Para ello usamos los siguientes tres métodos [15]:

- R1– **Remoción de terminales duplicados.** Si el BDD posee más de un nodo terminal '0', entonces redirigimos todas las aristas apuntando a esos nodos a unos solo de ellos y eliminamos el resto. Hacemos lo mismo con los nodos terminales '1'.
- R2– **Remoción de verificaciones innecesarias.** Si ambas aristas salientes de un nodo n apuntan a un mismo nodo m entonces eliminamos el nodo n redirigiendo todas sus arista entrantes al nodo m .
- R3– **Remoción de no terminales duplicados.** Si dos nodos no terminales n y m son raíces de subBDDs estructuralmente idénticos, entonces eliminamos uno de ellos y redirigimos todas sus aristas entrantes al otro.

Estas reducciones no afectan la representación del BDD con respecto a la formula booleana original, y presenta una gran ventaja con respecto al espacio necesario para almacenar tablas de verdad por ejemplo. En la figura 3.4 podemos ver un ejemplo de aplicación de estas reducciones. En la figura A vemos el BDD original, la figura B es el resultado de unificar las hojas según R1, la figura C es el resultado de eliminar uno de los nodos de etiqueta 'y' tal como sugiere R3, y finalmente D es el resultado de aplicar la regla R2 eliminando el nodo de etiqueta 'x'.

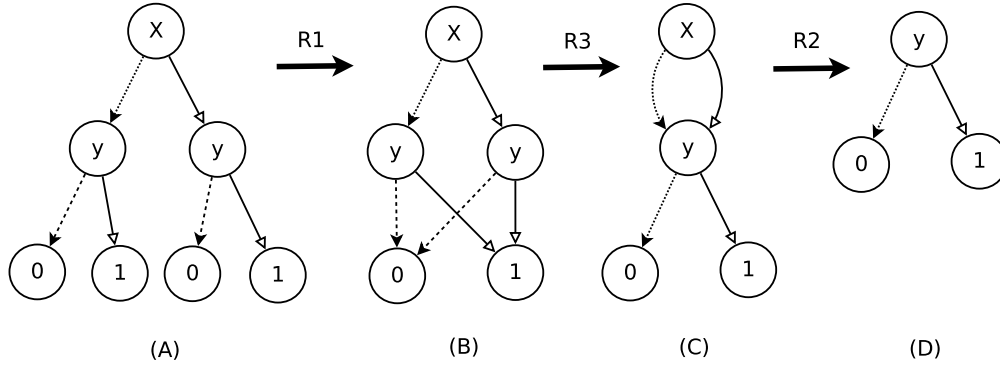


Figura 3.4: Reducción de un BDD según reglas R1,R2 y R3

Si bien se logra con estas reglas reducir en gran proporción cierto conjunto de BDDs, otros BDDs no son tan susceptibles a ser reducidos de esta manera. Un efecto negativo visible en mucho de estos es la reutilización en sus nodos de una misma variable booleana, lo cual implica revisar el valor de aquellas más de una vez. Otro defecto surge de que diferentes BDDs pueden representar una misma función booleana, por lo cual comparar la equidad de las funciones booleanas representadas en BDDs requiere de mucho trabajo.

Todas estas complicaciones logran ser evitadas usando un subconjunto de BDDs llamados *diagramas de decisión binaria ordenados* (OBDD). Los OBDD imponen un orden sobre la aparición de las variables en sus nodos, evitando de este modo los BDDs con más de una aparición de la misma variables. Podemos dar la siguiente definición de un OBDD[15]:

Sea $[x_1, x_2, \dots, x_n]$ una lista ordenada de variables sin duplicados y sea B un BDD cuyas variables pertenecen a la lista. Decimos que B tiene el ordenamiento $[x_1, x_2, \dots, x_n]$ si todas las variables en los nodos de B ocurren en la lista, y para cada ocurrencia de x_i seguida de x_j en cualquier camino sobre B , pasa que $i < j$. Decimos entonces que un OBDD es un BDD que posee un orden para alguna lista de variables.

Notemos que como corolario de la definición obtenemos que una variable

no puede ocurrir más de una vez en el OBDD. Estos diagramas poseen además la cualidad de que para cada función booleana y orden de variables existe un único OBDD reducido que la representa. Osea que si B_1 y B_2 son dos OBDD reducidos con orden de variables compatible que representan a la función booleana f entonces B_1 y B_2 son idénticos. Esto lleva a que la comparación de equidad entre los mismos se reduzca a una simple comparación entre sus nodos. Cuando no podemos seguir reduciendo un OBDD según las reglas R1, R2 y R3, decimos que está en su forma canónica. Son de interés especial las formas canónicas de la figura 3.5 debido a que nos permiten identificar las siguientes situaciones:

- **Validez de una función:** podemos verificar validez de una función booleana (verificar si la función siempre computa 1) de la siguiente manera: reducimos su OBDD a su forma canónica, si el resultado de la reducción es B_1 entonces la función es válida.
- **Implicación:** podemos verificar si la función $f(x_1, x_2, \dots, x_n)$ implica la función $g(x_1, x_2, \dots, x_n)$ (es decir si f computa 1 entonces g también) reduciendo el OBDD obtenido como $f \wedge \neg g$. Si el OBDD canónico es distinto de B_0 entonces la implicancia es verdadera.
- **Satisfactibilidad:** podemos verificar satisfactibilidad de una función $f(x_1, x_2, \dots, x_n)$ (es decir si f computa 1 para alguna asignación de ceros y unos a sus variables) reduciendo su OBDD a forma canónica y verificando que ésta no sea B_0

El orden de variables elegido toma vital importancia, ya que de él depende el tamaño del OBDD. Existen algoritmos que logran un ordenamiento inteligente de las variables para mantener acotado el tamaño de almacenamiento necesario para el OBDD. Así también existen algoritmos que hacen eficiente la reducción de OBDDs a su OBDD canónico, como también algoritmos que permiten computar conjunción, disyunción y negación de OBDDs con considerable eficiencia.

El uso de BDDs produjo un gran salto en el model checking llevando en principios de los noventa a lograr verificar sistemas con espacios de estados mucho más grandes que con métodos anteriores. El model checking usando OBDDs es llamado **Model Checking Simbólico** y debe su nombre a

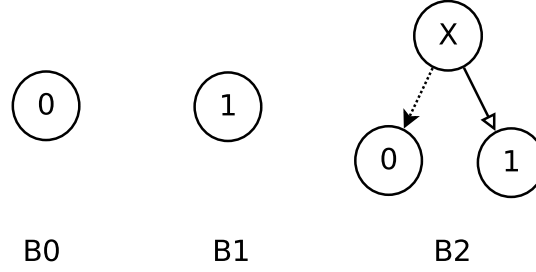


Figura 3.5: OBDDs canónicos de relevancia

que sugiere no representar cada estado por separado, sino que se representa en los OBDDs conjuntos de estados de manera simbólica, más precisamente a aquellos estados que cumplen con la propiedad que esta siendo verificada. Veamos ahora como representar estos conjuntos de estados en OBDDs y como representar la relación de transición entre ellos:

Recordemos que en nuestro modelo de sistema como estructura de Kripke habíamos definido un conjunto de proposiciones atómicas sobre las variables del sistema, que representábamos a cada estado como una valuación sobre las variables del sistema, y que la función de etiquetado L nos proporcionaba el subconjunto de AP que era válido en cada estado. Tomaremos la primicia de que poseemos un orden sobre las proposiciones en AP dado como (x_1, x_2, \dots, x_n) y representaremos ahora cada estado s como un vector (v_1, v_2, \dots, v_3) donde cada $v_i \in 0, 1$ y $v_i = 1$ si y solo si $x_i \in L(s)$. Vemos entonces que los estados son representados por la función característica inducida por L . Es decir, la función booleana que representa un estado es aquella que valuada en (v_1, v_2, \dots, v_3) computa el valor 1, y para cualquier otro valuación de sus variables computa el valor 0. En términos de OBDDs, el OBDD que representa al estado s es aquel que representa la función booleana :

$$l_1 \wedge l_2 \wedge \dots \wedge l_n$$

donde l_i es x_i si $x_i \in L(s)$ y $\neg x_i$ de lo contrario. Luego para un conjunto de estados $S = s_1, s_2, \dots, s_m$ la representación en OBDD esta dada por aquel que representa a la función booleana

$$(l_{11} \wedge l_{12} \wedge \dots \wedge l_{1n}) \vee (l_{21} \wedge l_{22} \wedge \dots \wedge l_{2n}) \vee \dots \vee (l_{m1} \wedge l_{m2} \wedge \dots \wedge l_{mn})$$

donde $(l_{i1} \wedge l_{i2} \wedge \dots \wedge l_{in})$ representa al estado x_i .

Para el caso de la relación de transición recordemos que ésta es un subconjunto sobre $S \times S$. De nuevo podemos inducir la función booleana representante a partir de la función de etiquetado L . De este modo una relación $s \rightarrow s'$ en R es representada por los vectores $(v_1, v_2, \dots, v_n), (v'_1, v'_2, \dots, v'_n)$, donde $v_i = 1$ si $p_i \in L(s)$ y 0 de lo contrario, y $v'_i = 1$ si $p_i \in L(s')$ y 0 de lo contrario. En términos de OBDD, representamos la relación con el OBDD para la función booleana

$$(l_1, l_2, \dots, l_n) \wedge (l'_1, l'_2, \dots, l'_n)$$

y el conjunto representando el total de la relación R se logra a partir de la conjunción de cada una de estas fórmulas.

3.4. Lógicas temporales

Las lógicas temporales son sistemas de reglas y símbolos que nos permiten describir y razonar sobre proposiciones en términos del tiempo. En el caso del model checking, son de gran utilidad para la especificación de las propiedades a verificar sobre el modelo del sistema. A continuación presentaremos dos lógicas temporales de interés para este trabajo. Ambas lógicas difieren en expresividad, por lo que hacer uso de las dos nos permite una mayor versatilidad al momento de especificar las propiedades deseadas.

3.4.1. LTL

La **Lógica de Tiempo Lineal (LTL)** nos permite razonar sobre ejecuciones lineales a través del tiempo. En cada instante de tiempo solo existe una única ejecución real a realizarse. Comúnmente esta ejecución de la que hablamos comienza en este momento y se extiende al infinito. El tiempo es discreto y podemos realizar un paralelismo entre el salto de un momento al otro y cada paso en la ejecución del sistema que se analice. Así, cada momento representa una configuración en el estado del sistema y cada salto en el tiempo representa una transición desde un estado del sistema a uno nuevo. Estas lógicas están compuestas por un conjunto finito de proposiciones atómicas AP, los conectivos booleanos $\neg, \wedge, \vee, \rightarrow, \leftrightarrow$ y los conectivos temporales G, F, X, U, R. Estos últimos conectivos se corresponden con las palabras en idioma inglés **G**lobally, **F**inally, **NeX**t, **U**ntil y **R**elease.

A continuación damos una descripción intuitiva del significado de cada conec-tivo:

- $G \phi$ expresa que en todo momento vale ϕ .
- $F \phi$ expresa que ϕ se cumple en algún momento.
- $X \phi$ expresa que ϕ se cumple en el momento inmediatamente posterior al actual.
- $\phi U \psi$ expresa que ψ vale en algún momento, y para todo momento anterior a aquel ϕ vale.
- $\phi R \psi$ expresa que o bien ϕ no vale nunca y ψ vale siempre, o bien ψ vale en cada momento hasta que ϕ valga.

Usando LTL podemos expresar propiedades de *safety* y *liveness* de nuestro sistema de manera sencilla. Por ejemplo para expresar *En algún momento algo bueno sucederá* usamos \mathbf{F} 'algoBueno', o para expresar *En ningún momento algo malo sucede* usaríamos $\mathbf{G} \neg$ 'algoMalo'.

Es común interpretar las fórmulas LTL sobre estructuras de Kripke. Una fórmula LTL puede ser satisfecha por una serie infinita de valuaciones sobre AP. Podemos ver a esta serie infinita como una palabra sobre una ejecución sobre una estructura de Kripke. De este modo si queremos saber si la fórmula ϕ se satisface en un sistema representado por la estructura de Kripke M , basta con ver que el lenguaje de M (todas las palabras posibles en M) satisfagan ϕ . Definimos la semántica de formulas LTL como sigue:

Sea la palabra $\omega = s_1 s_2 s_3 \dots$ de valuaciones en AP. Definimos la relación de satisfactibilidad \models de una formula LTL con respecto a la palabra ω a partir de las siguientes reglas:

- $\omega \models p$ si $p \in \omega[0]$
- $\omega \models \neg p$ si no $\omega \models p$
- $\omega \models \phi \vee \psi$ si $\omega \models \phi$ or $\omega \models \psi$
- $\omega \models X \phi$ si $\omega[1..] \models \phi$

- $\omega \models \phi U \psi$ si existe $i \geq 0$ tal que $\omega[i...] \models \psi$ y para todo $0 \leq k < i$, $\omega[k...] \models \phi$

Notar que los demás conectivos son derivados de aquellos para los que hemos definido las reglas de satisfactibilidad.

Muchas veces es de interés en model checking definir propiedades bajo **condiciones de equidad**, también llamadas *condiciones de fairness*. Por ejemplo en el contexto del modelado de un planificador de tareas podemos requerir que el mismo atienda equitativamente a los diferentes procesos. LTL a diferencia de CTL nos da la posibilidad de definir estas equidades:

1. Equidad incondicional: $G F p$ (siempre finalmente se cumple p , o a menudo se cumple p)
2. Equidad fuerte: $G F q \rightarrow G F p$ (si a menudo vale q entonces a menudo vale p)
3. Equidad débil: $F G q \rightarrow G F p$ (si finalmente siempre vale q , entonces a menudo vale p)

3.4.2. CTL

A diferencia de LTL, en la **Lógica de Árbol Computacional (CTL)** no existe en cada momento un único camino a seguir. CTL es una lógica de tiempo ramificado, en cada momento consideramos todos los posibles saltos hacia un estado posterior, y por lo tanto consideramos diferentes ejecuciones como posibles a realizarse en el futuro. Además de los conectivos lógicos y temporales introducidos en LTL, CTL implementa el uso de los cuantificadores **A** (para todo camino) y **E** (existe un camino). A su vez establece la regla de estar obligado a usar estos cuantificadores delante de cada conectivo temporal, definiendo así fórmulas sobre estados y no sobre caminos como lo hacen la lógica LTL. CTL, a diferencia de LTL, nos permite hablar sobre la existencia de al menos un camino. Así es que podemos especificar propiedades como $E X p$ y $AG EF p$, las cuales no pueden ser especificadas en LTL ya que en ella no podemos hablar de la existencia de al menos un camino en el futuro en el cual se cumple 'p'.

Los conectivos \neg, \wedge, AX, AU, EU comprenden un conjunto completo de conectivos para la lógica CTL dado que los demás pueden ser derivados a

partir de ellos. Podemos decir que el siguiente es el significado intuitivo de estos conectivos:

- \neg es la negación booleana usual.
- \wedge es la conjunción booleana usual.
- $AX\ q$ se cumple en un estado s si para cualquier ejecución, q vale en el estado que sucede a s .
- $EX\ q$ se cumple en un estado s si existe al menos una ejecución donde q vale en el estado que sucede a s .
- $E[p\ U\ q]$ se cumple en un estado s si existe al menos una ejecución $s_1s_2\dots s_n\dots$ con $s_1 = s$ donde q vale en s_n y p vale para todo estado en $s_1\dots s_{n-1}$.

A continuación, utilizando estructuras de Kripke, definimos la semántica formal de CTL por inducción estructural sobre una fórmula ϕ . Sea la estructura de Kripke $M = (S, S_0, R, L)$ sobre AP, sea ϕ una fórmula CTL bien formada sobre AP, y sean $s \in S$ y $p \in AP$.

- $M, s \models p \iff p \in L(s)$
- $M, s \models \neg\phi \iff \text{no } M, s \models \phi$
- $M, s \models \phi_0 \wedge \phi_1 \iff M, s \models \phi_0 \text{ y } M, s \models \phi_1$
- $M, s \models AX\phi \iff \forall (s, s') \in R, M, s' \models \phi$
- $M, s \models EX\phi \iff \exists (s, s') \in R, M \text{ tal que } s' \models \phi$
- $M, s \models E(\phi_0 U \phi_1) \iff \exists \text{ una ejecución } s_1s_2s_3\dots s_n\dots \text{ definida por } R \text{ tal que } s_0 = s, M, s_n \models \phi_1, \forall 0 < i < n\ M, s_i \models \phi_0$

3.5. Características del Model Checking

Existen diferentes métodos para la verificación de sistemas complejos, entre ellos podemos destacar como principales la simulación, el testing, la verificación deductiva, y el model checking[13]. Tanto la simulación como el testing comprenden realizar experimentos antes de desplegar el sistema en el campo. Mientras que en el caso de la *simulación* se trabaja sobre una abstracción o modelo del sistema, en el *testing* se trabaja sobre el [producto real]. En cuanto a costo-eficiencia, estos métodos pueden ser ventajosos para detectar gran cantidad de errores. Sin embargo, revisar todas las posibles

interacciones y potenciales errores usando simulación y testing es raramente posible.

El término *verificación deductiva* normalmente refiere al uso de axiomas y reglas para probar la correctitud del sistema. Este método si bien posee la ventaja de poder probar correctitud sobre sistemas de estados infinitos no es muy utilizado fuera de casos críticos. Esto se debe a que requiere de gran cantidad de tiempo y de la conducción por parte de expertos en el campo del razonamiento lógico.

Model checking es un método automático para la verificación de propiedades sobre sistemas concurrentes finitos. Trabaja sobre un modelo del sistema y explora exhaustivamente todos sus posibles estados con el fin de verificar si una propiedad especificada sobre el mismo es verdadera o no. Presenta ciertas ventajas sobre los métodos anteriormente mencionados:

- Detecta errores en etapas tempranas de diseño, evitando tener que replantear todo al encontrar estos errores en etapas posteriores.
- Gran parte de su proceso es automático, por lo cual no requiere de personal experto en campos de la matemática para llevar a cabo las tareas de verificación.
- Es exhaustivo con respecto al conjunto de estados del sistema.
- Ofrece clara evidencia del problema en el caso de encontrar que la propiedad deseada sobre el sistema no se cumpla.

Sin embargo model checking sufre del problema de explosión de estados. Esto implica que fácilmente se llegue a sistemas en los que la cantidad de estados es tan grande que supera los límites de memoria física del hardware sobre el que corre el programa de model checking. Muchos algoritmos y optimizaciones sobre los model checkers han ayudado a combatir este efecto, pero sin embargo el mismo persiste. Otra solución a este problema es llevar el modelado a una mayor abstracción con el fin de disminuir la cantidad de estados finales. Al hacer esto debemos tomar en cuenta que la abstracción debe preservar la no satisfactibilidad de las propiedades a verificar, en el caso que esta exista. Como vemos este proceso de abstracción y refinamiento requiere muchas veces de personal experto, y es una de las barreras a superar si se desea lograr que el model checking se convierta enteramente en una

herramienta “push-button”.

Christel Baier y Joost-Pieter Katoen en su libro “Principles of model checking”[14] identifican las siguientes tareas como pasos para realizar el *proceso de model checking* sobre el diseño de un sistema:

1. Fase de modelado:

- Modelar el sistema en consideración usando el lenguaje del model checker que se tenga a mano.
- Realizar algunas simulaciones sobre el modelo como primera revisión y rápida aceptación del mismo.
- Describir las propiedades a verificar sobre el modelo usando el lenguaje específico para esta tarea.

2. Fase de ejecución:

Ejecutar el model checker para verificar la validez de una propiedad sobre el sistema modelado.

3. Fase de análisis:

- Si la propiedad resultó ser válida \rightarrow en el caso de haber más propiedades a verificar, proceder con la verificación de las mismas.
- Si la propiedad fué refutada \rightarrow
 - a) analizar, a partir de simulación, el contraejemplo generado.
 - b) refinar el modelo, diseño o propiedad.
 - c) repetir todo el proceso.
- La computadora se quedó sin memoria \rightarrow intentar reducir el modelo y empezar de nuevo.

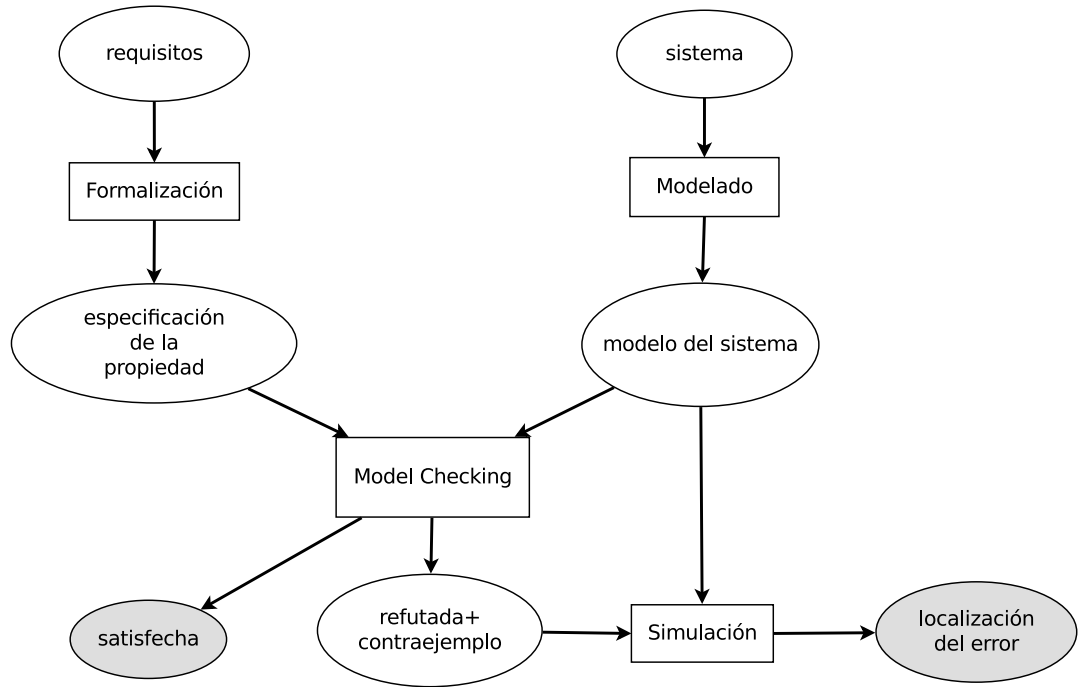


Figura 3.6: El proceso de Model Checking

En la fase de modelado podemos distinguir entonces por un lado el modelado del sistema y por otro la especificación de las propiedades. El modelado del sistema si bien algunas veces suele ser una simple compilación al lenguaje de modelado específico de la herramienta de model checkin, otras veces puede requerir depuración del modelo para eliminar características innecesarias que puedan ocasionar una explosión de estados a tal grado de agotarse la memoria. Por otro lado podemos destacar como asunto importante en la etapa de especificación de propiedades el hecho de lograr completitud sobre las características deseadas del sistema. Es decir que es esencial en esta etapa lograr expresar en las propiedades el conjunto completo de características que se desea que el sistema posea.

La fase de ejecución usualmente es automática y solo consta de proveer al model checker con el modelado del sistema y la especificación de una propiedad para que el mismo decida sobre su validez.

Por último, es en la fase de análisis donde podemos decidir ya sobre el resultado de la verificación. Se pueden presentar varios escenarios: por un lado puede que el proceso de verificación no se haya completado debido al agotamiento de memoria, en tal caso se deberá recurrir al refinamiento del sistema para conseguir disminuir la explosión de estados, o bien se deberá usar un equipo de mayor potencial en el caso de que ya no se logre llegar a un refinamiento significativo. Puede ser el caso de que todas las propiedades hayan sido validadas por el model checker, lo que indicaría que el modelo del sistema cumple con las características expresadas en la especificación de las propiedades. Por último puede suceder que una o más propiedades hayan sido refutadas. En este usualmente un contraejemplo otorgado por la herramienta nos permite identificar el problema, el cual puede haber sido causado por una mal modelado del sistema, una falla en la especificación, o simplemente porque en efecto el sistema no cumple con la característica deseada.

Es importante tomar en cuenta que el éxito de la verificación depende fuertemente de la correctitud en el modelado del sistema y la especificación de las propiedades. El sistema puede tener errores pero haber sido modelado evitando los mismos, lo cual puede llevar a que el model checker entregue falsos positivos. Este efecto también puede ser causa de una especificación incompleta o errónea de las características a verificar.

Capítulo 4

NuSMV

4.1. El model checker NuSMV

NuSMV es un model checker simbólico originado en la reingeniería, reimplimentación y extensión de SMV, el primer model checker basado en BDD. NuSMV fue diseñado para ser una plataforma bien estructurada, de código abierto, flexible, y ampliamente documentada, para el model checking. Con el fin de permitir que NuSMV sea utilizado en proyectos para la transferencia de tecnologías, fue diseñado para ser muy robusto, cercano a los estándares industriales, y para permitir lenguajes de especificación ampliamente expresivos[?].

NuSMV nos permite la verificación de propiedades en los formalismos LTL y CTL, sobre la especificación de sistemas finitos [síncronos y asíncronos], bajo condiciones de fairness.

NuSMV2, el cual es utilizado en este trabajo, integra la verificación en base a *BDD* junto con la verificación acotada de propiedades LTL mediante *SAT-Solving*. Otra particularidad de esta versión es el uso de una licencia *OpenSource* para programación y distribución abierta de su código, lo cual permite, a cualquier persona interesada, usar la herramienta gratuitamente y colaborar con el desarrollo de la misma.

4.2. Lenguaje de modelado de NuSMV

Si bien el lenguaje de modelado de NuSMV es amplio y nos presenta diferentes posibilidades para la definición de la maquina de estados, presentaremos en esta sección solo aquella porción que nos servirá más adelante para compilar los modelos descritos en el lenguaje de Falluto 2.0.

Cada proceso del sistema se describe en NuSMV como un módulo, introducido por la palabra **MODULE**. Al menos uno de estos módulos debe llamarse *main*, y será el primero en ser [...]. Podemos ver cada proceso como una maquina de estados independiente y al conjunto de estos y sus interacciones como la maquina de estados que representa al sistema completo. Veamos entonces como definir la maquina de estado de cada proceso:

VARIABLES

Dentro de cada *módulo*, introduciendo la sección de variables por la palabra **VAR**, definimos las variables del proceso junto con sus dominios. Poseemos tres tipos básicos de variables, las booleanas, las enteras y las enumeradas. Tenemos la posibilidad de declarar una variable como un arreglo de valores de cualquiera de los tipos anteriormente mencionados. Vemos un ejemplo a continuación:

```
MODULE main
  VAR
    var1 : boolean;
    var2 : -2..3;
    var3 : {a1, something, 42};
    var4 : array -1..2 of boolean;
```

Vemos que en el ejemplo la variable *var1* es de tipo booleano (su dominio está formado por los valores *TRUE* y *FALSE*), *var2* es de tipo entero y su dominio se extiende desde el numero -2 al 3 y *var3* es de tipo enumerado y su dominio lo forman las 3 palabras encerradas en llaves. Por último *var4* es un vector de 4 booleanos indexado desde el -1 al 2. Recordemos que las valuaciones sobre las variables representan el estado del proceso y una valuación sobre el conjunto de todas las variables de cada proceso representa el estado del sistema completo.

ESTADO INICIAL

Para definir el conjunto de estados inicial de cada proceso introducimos una nueva sección dentro del módulo usando la palabra clave **INIT**, y hacemos uso de una fórmula proposicional sobre las variables del módulo para restringir el subconjunto de estados que deseamos sea el inicial. Recordemos que según lo visto en la sección ?? para cualquier conjunto de estados podemos definir una fórmula tal que solo ellos la cumplan.

```
MODULE auto
  VAR
    estado: {encendido, apagado}
    nafta: 0..3
  INIT
    estado = apagado & nafta = 3
```

TRANSICIONES

La palabra clave **TRANS** en NuSMV nos permite introducir dentro de los módulos una sección donde definir las transiciones de nuestra máquina de estados. Así como ya hemos planteado anteriormente, las transiciones hablan sobre dos clases de estados: los estados actuales, y los estados posteriores, de manera de definir la relación sobre los mismos. Dada una variable de estado x , tenemos que $next(x)$ representa el estado de la variable en el momento inmediatamente posterior al actual. Una fórmula proposicional establece entonces las características de la relación de transición. Las ambigüedades en esta fórmula con respecto a la máquina de estados representada introducen una elección aleatoria por parte de NuSMV. Esto es útil para representar no determinismo entre saltos de estados.

```
MODULE auto
  VAR
    estado: {encendido, apagado}
    nafta: 0..3
  INIT
    estado = apagado & nafta = 3
```

TRANS

(estado = encendido & nafta <= 0) -> (next(estado) = apagado)

Notemos que en el ejemplo solo definimos condiciones para el caso en que *estado = encendido* y *nafta <= 0*, caso en el que el auto debera apagarse en el prximo estado. En los casos en que se da *estado = apagado* o *nafta > 0* el no-determinismo maneja la eleccin de un estado posterior.

RESTRICCIONES Y FAIRNESS

NuSMV nos permite establecer restricciones de fairness sobre la ejecucin de nuestro sistema. Esto nos permite revisar nuestro sistema bajo ciertos supuestos con respecto a su ejecucin. Tenemos la posibilidad de definir dos tipos de condiciones de fairness sobre nuestro sistema modelado:

- **Fairness incondicional** Dada una frmula q sobre el estado del sistema, escribimos *FAIRNESS* q para establecer una la condicin de fairness incondicional sobre nuestro sistema modelado. Establece que cierta condicin q se cumple frecuentemente durante la ejecucin del sistema. En trminos de lgicas de tiempo lineal, esto correspondera a restringir la ejecucin del sistema a solo aquellas trazas donde se cumpla $G F q$.
- **Weak Fairness** Dadas dos frmulas p y q sobre el estado del sistema, escribimos *COMPASSION*(p, q) para establecer una condicin de fairness fuerte sobre el sistema. Esta condicin restringe a la revisin de aquellas ejecuciones del sistema en donde valga que si p se cumple siempre entonces q se cumple frecuentemente. En trminos de LTL esto correspondera a revisar solo aquellas ejecuciones donde se cumpla $G p \rightarrow G F q$.

PROPIEDADES Y VERIFICACIN

NuSMV nos permite verificar tanto propiedades LTL como CTL sobre nuestro sistema. Para cada una de ellas tenemos su respectiva palabra clave y la precedemos con la frmula que exprese la propiedad a verificar. La verificacin de estas propiedades se realizara bajo las condiciones que establecen

las restricciones de fairness definidas. A continuacin mostramos un ejemplo que ilustra la especificacin de las propiedades:

```
MODULE auto
  VAR
    estado: {encendido, apagado}
    nafta: 0..3
  INIT
    estado = apagado & nafta = 3

  TRANS
    ( estado = encendido & nafta <= 0 ) -> ( next(estado) = apagado )

FAIRNESS nafta > 0

LTLSPEC F nafta = 0

CTLSPEC EG estado = apagado
```


Capítulo 5

La sintaxis de Falluto2.0

En este capítulo repasaremos de manera detallada la sintaxis de Falluto2.0. Comenzaremos explicando como modelar el comportamiento operacional de nuestro sistema. A continuacin mostraremos el mecanismo para la inyección de fallas sobre este sistema, y concluiremos describiendo la sintaxis para la especificación de restricciones y propiedades a verificar sobre el sistema. Para una referencia un ms completa y precisa sobre las reglas sintcticas, en el apndice ?? de este mismo trabajo se puede encontrar una descripción de la sintaxis en trminos de Parsing Expression Grammars.

5.1. Lenguaje de modelado de comportamiento operacional

Para definir el comportamiento de cada proceso involucrado en el funcionamiento de nuestro sistema, usaremos los *Proctypes* de Falluto2.0. Cada *Proctypes* comprende en su totalidad el funcionamiento de una clase de proceso, y los procesos reales pueden ser instanciados a partir del mismo. La declaración de un *Proctype* es introducida mediante la palabra clave *PROCTYPE*. A continuacin se establece un nombre para esta clase de procesos, y se especifica si poseer o no variables de contexto, y acciones de sincronización. Podemos decir que todo esto forma parte del encabezado del *Proctype*:

```
PROCTYPE miProceso ( ctxVar1, ctxVar2 ; sinchroAct1, sinchroAct2 )
```

En el cuerpo del *Proctype* podemos distinguir tres secciones que definen su comportamiento operacional. Las describimos a continuacin:

1. **Declaracin de variables de estado.** Introducido por la palabra clave *VAR*, esta seccin se utiliza para declarar las variables que representan el estado del proceso. Semejante a la sintaxis de NuSMV, podemos declarar tres tipos de variables, sumado a la posibilidad de poder declarar vectores de variables de un tipo determinado. Podemos entonces declarar variables de tipo:

- a) **Booleano.** Corresponden a aquellas variables que solo toman los valores TRUE y FALSE. Las declaramos con la siguiente sintaxis:

```
nombre_de_variable : bool
```

- b) **Entero.** A las variables de tipo entero las declaramos dndoles un nombre y acompandolas con la especificacin del rango entero sobre el cual pueden tomar valor. Por ejemplo una variable declarada como sigue, solo podr tomar valores enteros entre -5 y 7:

```
nombre_de_variable : -5..7
```

- c) **Enumerado.** Corresponden a las variables de tipo enumerado. Los valores que toman estas variables son definidos como un conjunto de palabras elegidas por el usuario. La sintaxis declarativa de este tipo de variables se asemeja al ejemplo que sigue:

```
nombre_de_variable : {a, casa, 34, a2}
```

- d) **Vector.** Podemos declarar variables de tipo vector, eligiendo alguno de los anteriores como subtipo. El subtipo es el tipo de cada valor perteneciente al vector. De este modo podemos declarar vectores de booleanos, o vectores de enteros o de tipo enumerado. Se [contribuye] a la declaracin de los vectores con un rango indicando la indexacin del vector. El ejemplo que sigue es un vector de subtipo enumerado, y se indexa desde el -1 al 2:

```
nombre_de_variable : array -1..2 of {a,b,c}
```

2. **Declaracin de estados iniciales.** Esta seccin es introducida por la palabra clave *INIT*, y define el conjunto de estados iniciales de los procesos de este tipo mediante una formula proposicional sobre las variables de estado del proceso. Similar a la seccin INIT de los mdulos de NuSMV, la frmula que se describe aqu busca restringir o no los valores que puede adoptar cada variables de estado en el estado inicial

de la ejecucin del proceso. Se permite aqu el uso de conectivos lgicos y proposicionales como \rightarrow , $|$, $\&$, \leftrightarrow , *etc*, adems de conectivos matemticos, valores booleanos y otros elementos. La restriccin mas importante es que la frmula final sea de tipo booleano.

3. **Definicin de las transiciones.** Para definir la relacin de transicin de nuestros procesos, tomaremos en cuenta cada transicin por separado. Podremos etiquetar las transiciones con un nombre. y de esta manera podernos referir a la misma en el momento de la verificacin. Llamaremos accin al nombre de la transicin. La sintaxis general para la declaracin de una transicin es la que sigue:

```
[accion] condicin_de_habilitacin => postcondicin ;
```

Como ya dijimos *accion* es el nombre de la transicin (representa a la accin que lleva a cabo el sistema para pasar a un nuevo estado), la *condicin de habilitacin* es una frmula booleana sobre el estado actual del sistema, que restringe los estados de partida de la transicin a aquellos que la cumplan. La postcondicin es un lista de asignaciones a las variables en el estado de llegada. Estas asignaciones definen las caractersticas de los estados de destino de esta accin. Para indicar que estamos asignando un valor a una variable en el prximo estado usamos el apostrofe al final del nombre de la variable, por ejemplo si x es una variable en el estado actual entonces x' es una variables en el estado inmediatamente prximo. Por ende el siguiente es un ejemplo de postcondicin vlido para cierto proceso:

```
x'=3, y' in {a,b,c}
```


Capítulo 6

Casos de estudio

- 6.1. Commit atómico
- 6.2. Ejércitos bizantinos ?
- 6.3. Filósofos comensales ?
- 6.4. Falla bizantina ?
- 6.5. Elección de líder ?
- 6.6. Protocolos lamport
- 6.7. Feedback de contacto de Naza
- 6.8. Red satelital ultra secreta?

Capítulo 7

Conclusión

Capítulo 8

Apéndice A - Manual de Falluto2.0

Capítulo 9

Apéndice B - Sintáxis formal de Falluto2.0

Capítulo 10

Apéndice C - Ejemplo paradigmático de compilación.

Capítulo 11

extra

- falencias de falluto??? - fallas por omisión de input. - recuperación de fallas por parte del usuario.

Bibliografía

- [1] Fault injection: a method for validating computer-system dependability
Clarke, J.A.; Pradhan, D.K. June.1995
- [2] Steiner-et al:DSN04; Wilfried Steiner and John Rushby and Maria Sorea
and Holger Pfeifer; Model Checking a Fault-Tolerant Startup Algorithm:
From Design Exploration To Exhaustive Fault Simulation; The Interna-
tional Conference on Dependable Systems and Networks, IEEE Com-
puter Society, Florence, Italy, june, 2004
- [3] Model Checking: Verification or Debugging?; Theo C. Ruys and Ed
Brinksma; Faculty of Computer Science, University of Twente. P.O. Box
217, 7500 AE Enschede, The Netherlands.
- [4] NuSMV 2.5 User Manual. Roberto Cavada, Alessandro Cimatti,
Charles Arthur Jochim, Gavin Keighren, Emanuele Olivetti,
Marco Pistore, Marco Roveri and Andrei Tchaltev.
<http://nusmv.fbk.eu/NuSMV/userman/v25/nusmv.pdf>
- [5] Falluto: Un model checker para la verificación de sistemas tolerantes a
fallas; Edgardo E. Hames; Facultad de Matemática, Astronomía y Física,
Universidad Nacional de Córdoba; Córdoba, 14 de diciembre de 2009.
- [6] Offbeat: Una extensión de PRISM para el análisis de sistemas tem-
porizados tolerantes a fallas; Nicolás Emilio Bordenabe; Facultad de
Matemática, Astronomía y Física, Universidad Nacional de Córdoba;
28 de Marzo de 2011
- [7] Python; [http://en.wikipedia.org/wiki/Python_\(programming_language\)](http://en.wikipedia.org/wiki/Python_(programming_language))

- [8] Parsing Expression Grammars: A Recognition-Based Syntactic Foundation. Bryan Ford. Massachusetts Institute of Technology; Cambridge, MA
- [9] Fundamentals of Fault-Tolerant Distributed Computing in Asynchronous Environments. FELIX C. GRTNER, Darmstadt University of Technology. ACM Computing Surveys, Vol. 31, No. 1, March 1999
- [10] Fault Injection. A Method For Validating Fomputer-System Dependability. Jeffrey A. Clarke Mitre Corporation, Dhiraj K. Pradhan Texas A&M University. June 1995
- [11] Understanding fault tolerant distributed systems. Flavin Cristian. COMMUNICATIONS OF THE ACM, February 1991, Vol.34, No.2
- [12] Principles of model checking. Christel Baier and Joost-Pieter Katoen. The MIT Press Cambridge, Massachusetts London, England
- [13] Edmund M. Clarke, Orna Grumberg, David E. Long: Model checking. NATO ASI DPD 1996: 305-349
- [14] Christel Baier and Joost-Pieter Katoen. 2008. Principles of Model Checking (Representation and Mind Series). The MIT Press.
- [15] Michael R A Huth, Mark D Ryan. Logic in Computer Science, Modeling and reasoning about systems. Cambridge University Press. 2000.