# ประมวลรายวิชา (Course Syllabus)

รหัสวิชา
จำนวนหน่วยกิต (course Credit) 3 หน่วยกิต

3. ชื่อวิชา (Course Title) ตรรกศาสตร์ของดิจิทัลคอมพิวเตอร์

(Digital Computer Logic)

4. **คณะ/ภาควิชา** วิศวกรรมคอมพิวเตอร์

ภาคการศึกษา ภาคต้น
ปีการศึกษา 2563

7. ชื่อผู้สอน รศ.ดร.เศรษฐา ปานงาม

อ.ดร.พิชญะ สิทธิ์อมรอ.ดร.พรรณราย ศิริเจริญ

8. เงื่อนไขรายวิชา

วิชาที่ต้องเรียนมาก่อน ----

9. **สถานภาพของวิชา** วิชาบังคับ

10. ชื่อหลักสูตร วิศวกรรมศาสตร์บัณฑิต

11. **วิชาระดับ** ปริญญาตรี

12. **จำนวนชั่วโมงที่สอน/สัปดาห์** 3 ชั่วโมง (จันทร์ พุธ 11.00-12.30 น. ทาง <mark>Zoom</mark>)

ลิงค์ (<mark>นิสิตต้องใช้ อีเมลจุฬาฯในการเข้าห้อง</mark>)

ตอนเรียนที่ 1 (อ.เศรษฐา)https://chula.zoom.us/j/99818603551ตอนเรียนที่ 2 (อ.พรรณราย)https://chula.zoom.us/j/93354593287ตอนเรียนที่ 33 (อ.พิชณะ)https://chula.zoom.us/i/98808070317

13. เนื้อหารายวิชา

ระบบตัวเลข เกตเชิงตรรก และนิพจน์เชิงตรรก พีชคณิตแบบบูล ผังคาร์โนห์ วิธีการใช้ตาราง วง จรตรรกแบบรวมและการใช้งาน วงจรบวก วงจรลบ วงจรแสดงผลพหุคูณ วงจรถอดรหัส มัลติเพล็ก เซอร์ การใช้งานของเกตไตรสเตด ความเร็วและเวลาของวงจรเชิงตรรก วงจรเชิงลำดับ และการ ออกแบบ ฟลิปฟลอป เคาน์เตอร์ รีจิสเตอร์

#### 14. ประมวลการเรียนรายวิชา

- 14.1. วัตถุประสงค์ทั่วไปและ/หรือวัตถุประสงค์เชิงพฤติกรรมเพื่อให้ผู้เรียนได้มี
  - 14.1.1. พื้นฐานคณิตศาสตร์เชิงบูล
  - 14.1.2. ความสามารถและประสบการณ์ในการออกแบบวงจรเชิงตรรกทั้ง แบบ Combinational และ Sequential
- 14.2. เนื้อหารายวิชาต่อสัปดาห์ ดูรายละเอียดที่ต่อท้าย
- 14.3. วิธีจัดการเรียนการสอน
  - 14.3.1. บรรยายโดยผู้สอน
  - 14.3.2. การออกแบบคู่ไปกับวิชาปฏิบัติการ (2110263)
- 14.4. สื่อการสอน
  - 14.4.1. แผ่นสไลด์
  - 14.4.2. Courseville Zoom
- 14.5. การวัดผลการเรียน
  - 14.5.1. สอบย่อย 3 ครั้ง <mark>(สอบที่จุฬาฯ)</mark> รวม

60%

14.5.2. สอบกลางภาค	<mark>(สอบที่จุฬาฯ)</mark>	30%
14.5.3. การบ้าน 2 ครั้ง ร	เวม	5%
14.5.4. เข้าร่วมกิจกรรมในห้องเรียน		5%

## 15. รายชื่อหนังสืออ่านประกอบ

- 15.1. หนังสือบังคับ
  - 15.1.1. Katz, Randy H./ Borriello, Gaetano; "Contemporary Logic Design 2<sup>nd</sup> edition"; Pearson Prentice Hall.
- 15.2. หนังสือเพิ่มเติม
  - 15.2.1. Prosser, Franklin P. / Winkel, David E.; "The Art of Digital Design : An Introduction to Top-Down Design"; Prentice Hall.
  - 15.2.2. Mano, M.; "Digital Design"; Prentice-Hall International Editions.
  - 15.2.3. Roth Jr., C. H.; "Fundamentals of Logics Design"; West Publishing Company.
  - 15.2.4. Kohavi, Z; "Switching and Finite Automata Theory"; McGraw-Hill Book Company.

#### ข้อตกลง

- 1. การสอบทุกครั้ง อนุญาตให้นำกระดาษ A4 1 แผ่นจดย่อหน้าหลังด้วยลายมือตนเองเข้าห้องสอบได้
- 2. วิชานี้ใช้ประเมินผลตามเกณฑ์คะแนน โดยจะประกาศคะแนนให้ทราบต่อไป

### Tentative Schedule

August 10	Course Introduction and Overview	
August 12		
August 17	Holiday	
August 17	Chapter 2 Combinational Logic	
	AND, OR, NAND, NOR, XOR, XNOR;	
A 140	Laws of Boolean Algebra	
August 19	Chapter 2: Two Level Logic and	
	Simplification	
August 24	Chapter 2: Two Level Logic and	
	Simplification	
August 26	Chapter 3 Multi-Level Combinational Logic	
	Multilevel Logic	
August 31	Time Response in Combinational Networks	
September 2	Quiz 1 มาสอบที่จุฬา <mark>ๆ</mark>	
September 7	Chapter 4 Programmable and Steering Logic	
	PALs and PLAs	
September 9	Chapter 4 (2) Non-Gate Logic	
September 14	Chapter 5 (3) Combinational Logic Word	
	Problems	
September 16	Chapter 5 Arithmetic Circuits	
September 21	Chapter 5 (1): Binary Addition	
	ALU Design	
September 23	Chapter 5 (2): BCD Circuits Multipier	
September 28	Chapter 6 Sequential Logic Design (1)	
September 30	ทบทวน	
October 5-9	<mark>สอบกลางภาค มาสอบที่จุฬาฯ</mark>	
	เนื่องจากรอการจัดสรรห้องจากคณะ จึงจะประกาศ	
	วัน-เวลาให้ทราบภายหลัง	
October 12	Chapter 6 Sequential Logic Design (2)	
	Latches/Flipflops Timing Methodologies	
October 14	Chapter 7 (1) Sequential Logic Case Studies	
October 19	Chapter 7 (2) Sequential Logic Case Studies	
October 21	Chapter 8 (1) Working with Finite State	
	Machines	
October 26	Chapter 8 (2) Moore and Mealy Machines	
October 28	Chapter 8 (3) Moore and Mealy Machines	
November 2	Quiz 2 มาสอบที่จุฬาฯ	
November 4	ASM Chart	

November 9	Chapter 9 (1) Finite State Machine	
	Optimization	
	State Minimization/Reduction	
	State Assignment	
	FSM Partitioning	
November 11	Chapter 9 (1) State Assignment FSM	
	Partitioning	
November 16	Chapter 9 (2) Finite State Machine	
	Optimization	
	State Minimization/Reduction	
November 18	Chapter 9 (3) State Assignment FSM Partition	
November 23	ทบทวน	
November 25	Quiz 3 มาสอบที่จุฬาฯ	