

## C8051F单片机使用注意事项

由于C8051F单片机是3.3V低功耗、高速单片机，与大家过去应用传统的5V供电低速单片机在引脚处理与PCB布板方面会有一些区别，我们总结了这方面的经验，提供给大家，以避免在应用设计上走弯路。

### 一、电源和地线方面的处理

1、模拟电源和数字电源要分别供电，可以使用两个稳压源分别供电，但是两个电源之间的电压差必须满足数据手册中的规定(<0.5V，小于0.3V是比较理想的)。实际应用中模拟电源和数字电源可以来自同一个稳压器的输出，只在AV+与VDD之间接简单的滤波器也是很有有效的。这里要加一个小电感，也可以用低阻值的电阻(通常2欧姆,电阻要有足够的寄生电感。)这种方式既能降低成本又能减少体积。(关于这一点可以参考C8051F各种目标板的原理图的电源部分)。

2、在地线方面，模拟地和数字地要分开布线，然后在一点通过磁珠连接，在实际应用中也可以使用0欧姆绕线电阻连接的。该绕线电阻要有寄生电感，另外，在布线时一定要注意地线应该尽可能的粗，或者采用大面积覆地，电源线也要尽量粗，并且在单片机所有电源和地之间以及每个外围集成电路的VDD和GND间加去耦合电容。

3、如果所使用的器件上有模拟电源，模拟地，数字电源和数字地，所有这些引脚不可以悬空，必须连接。

### 二、在严酷环境下使用C8051F器件时，在PCB设计时应注意那些问题？

在严酷条件下使用C8051F器件时，我们提供给您的一般性建议如下：

1) 在器件的每个电源引脚处放置0.1  $\mu$ F和1.0  $\mu$ F的去耦电容，而且要尽可能地靠近芯片。这一点适用于板上所有的IC（集成电路）。\*

2) 尽可能将板上不使用的空间接地，即所谓的大面积覆铜。

3) 在靠近器件外部振荡器引脚处放置外部晶体和其他振荡器元件（如果可行的话）。

4) 使用最短的连线以避免产生“天线”，尤其在下列引脚处：/RST，MONEN，XTAL1，XTAL2，TMS，TCK，TDI和TDO。

5) 应使用一个1k - 4.7k 的电阻将/RST拉为高电平。且应该在/RST走线和地之间设一个0.1 $\mu$ F的去耦电容\*

6) 应将MONEN直接接至片上的VDD（首选）或接地。\*

7) 将TMS、TCK、TDI 和接固定电平。\*

8) 连接至系统电缆或其他电路板上的信号应在PCB的连接点处适当地滤波。

\* 避免使这些连接在板上形成大的回路。

### 三、对JTAG引脚的处理

在电路设计时，JTAG口的TCK要加3.3V上拉。上拉电阻值取4.7K。另外，要考虑到在成品阶段(此时已不需要通过JTAG编程)，将TCK、TMS、TDI引脚接地，这样更能提高系统的抗干扰能力，对于提高系统的稳定性是非常主要的。

#### 四、对未用到的IO口 / 模拟输入口的处理

对未用到的IO口建议：设置为漏极开路；并加固定电平；或设置为推挽方式；未用的模拟输入也要接地(接模拟地)。

#### 五、在电路设计时的IO口 / 模拟输入口的保护

1、在可能对IO口有瞬态冲击的情况下，一定要对IO口进行保护，如可能会有瞬间大电流，就要在IO口上串接限流电阻，建议取值100欧姆。如有瞬态大电压，就要在IO口上接TVS或快速反应二极管。

2、对在产品中使用的模拟输入引脚的输入电平，要在器件的允许范围值内(具体的参数见数据手册)。一般的ADC的输入电压范围是0V~VREF。同时不可以超过器件的极限参数(见数据手册)，否则可能造成永久性损坏。具体的做法可以加两个肖特基二极管到电源和地。

#### 六、对复位引脚 / MONEN（电源监视）引脚的处理

1、为了提高系统的抗干扰能力和可靠性，建议不要将复位引脚悬空，推荐电路为：在复位引脚加强上拉，电阻可以选择2~10K，还要加一个0.1uF~10uF的去耦电容。

2、如果接有外部看门狗电路，在调试及下载程序的过程中要将看门狗电路断开

3、如果所使用的芯片上有MONEN引脚，此引脚不要悬空，建议直接接电源(使能MONEN)。

#### 七、外接晶振的注意事项

1、选择质量好的晶振、选择损耗小的晶振电容。

2、XTAL1和XTAL2口不要接入5V电压，在接入CMOS时钟输入时，要注意。

3、晶体振荡电路部分对在PCB的板上布局非常敏感，应将晶体尽可能地靠近器件XTAL引脚，并在晶体引脚接上微调(10PF~33PF)电容。布线应尽可能地短并用地线屏蔽，防止其它引线引入噪声或干扰。

4、晶体外壳最好接地。

5、对于C8051F3XX器件，在外接晶体时，一定不要忘记在晶体两端接10MW的电阻。

6、晶体微调电容的地要接模拟地。