

Arhitectura sistemelor de calcul

Instrucțiuni aritmetice

ADC

adc EDX, EBX: $EDX \leftarrow EDX + EBX + CF$

adc AX, [var]

adc [var], AX

adc EAX, 123456h

adc BYTE [var], 10

Restricții: Cei doi operanzi ai adunării trebuie să aibă același tip. Cel mult un operand poate fi o locație de memorie.

SBB

sbb EDX, EBX: $EDX \leftarrow EDX - EBX - CF$

sbb AX, [var]

sbb [var], AX

sbb EAX, 123456h

sbb BYTE [var], 10

Restricții: Cei doi operanzi ai scăderii trebuie să aibă același tip. Cel mult un operand poate fi o locație de memorie.

IMUL

imul **DH**; $AX \leftarrow AL * DH$

imul **DX**; $DX:AX \leftarrow AX * DX$

imul **EBX**; $EDX:EAX \leftarrow EAX * EBX$

Restricții:

Restricții: Lungimea operației de înmulțire se păstrează pe o lungime dublă față de lungimea operandilor.

Instrucțiunea IMUL efectuează operația de înmulțire pentru întregi cu semn.

Se impune ca primul operand și rezultatul să se păstreze în registre.

Operandul explicit poate fi un registru sau o variabilă, dar nu poate fi o valoare imediată (constantă).

IDIV

idiv **CL**; $AL \leftarrow AX / CL, AH \leftarrow AX \% CL$

idiv **SI**; $AX \leftarrow DX:AX / SI, DX \leftarrow DX:AX \% SI$

idiv **EBX**; $EAX \leftarrow EDX:EAX / EBX, EDX \leftarrow EDX:EAX \% EBX$

idiv **DWORD[var]**; $EAX \leftarrow EDX:EAX / \text{DWORD}[var], EDX \leftarrow EDX:EAX \% \text{DWORD}[var]$

Restricții Instrucțiunea IDIV efectuează operația de împărțire pentru întregi cu semn.

Se impune ca primul operand și rezultatul să se păstreze în registre. Primul operand nu se specifică și are o lungime dublă față de al doilea operand.

Operandul explicit poate fi un registru sau o variabilă dar nu poate fi o valoare imediată (constantă).

Prin împărțirea unui număr mare la un număr mic, există posibilitatea ca rezultatul să depășească capacitatea de reprezentare. În acest caz, se va declanșa aceeași eroare ca și la împărțirea cu 0.

Instrucțiuni de conversie cu semn

CBW (AL → AX)

cbw; dacă $AL = 01110111b$ atunci $AX \leftarrow 0000000001110111b$

; dacă $AL = 11110111b$ atunci $AX \leftarrow 1111111111110111b$

Restricții: convertește cu semn BYTE-ul din AL în WORD-ul AX.

conversia se referă la extinderea reprezentării prin completarea cu bitul de semn.

CWD ($AX \rightarrow DX:AX$)

cwd

Restricții: convertește cu semn WORD-ul din AX în ΔWORD-ul DX:AX.

conversia se referă la extinderea reprezentării prin completarea cu bitul de semn.

CWDE

cwde

Restricții: convertește cu semn WORD-ul din AL în ΔWORD-ul EAX.

conversia se referă la extinderea reprezentării prin completarea cu bitul de semn.

CDQ

cdq

Restricții: convertește cu semn DWORD-ul din EAX în QWORD-ul EDX:EAX.

conversia se referă la extinderea reprezentării prin completarea cu bitul de semn.

Conversia înă se face prin „zerorizare”:

```
mov AH, 0; AL → AX
```

```
mov DX, 0; AX → DX:AX
```

```
mov EDX, 0; EAX → EAX:EDX
```

Little endian representation

Each byte has an address. x86 processors store data using little endian order (the byte representing the „end” of the number will be stored at the „little”-st address).

For example:

a db 12h

b dw 3456h

c dd 7890abcdh

d dq 1122334455667788h

Registers (FPU)

Register	Value
EAX	0019FFCC
ECX	00402000
EDX	00402000
ESI	00402000
EDI	00402000
EIP	00402000

Stack (0019FF70):0

Address	Hex dump
00401000	12 34 56 78 90 AB CD EF
00401010	00 00 00 00 00 00 00 00
00401020	00 00 00 00 00 00 00 00
00401030	00 00 00 00 00 00 00 00
00401040	00 00 00 00 00 00 00 00
00401050	00 00 00 00 00 00 00 00
00401060	00 00 00 00 00 00 00 00
00401070	00 00 00 00 00 00 00 00
00401080	00 00 00 00 00 00 00 00
00401090	00 00 00 00 00 00 00 00

Data representation in memory

byte	(in data segment) a db 12h
word	(in data segment) b dw 3456h
doubleword	(in data segment) c dd 7890ABCDh
quadword	(in data segment) d dq 1122334455667788h