



# Práctica 1 (parte avanzada)

- Utilización de la herramienta Xilinx ISE con VHDL
- Diseño y simulación de circuitos sencillos



## Práctica 1.c

- Utilizando los módulos sumador y registro implementados anteriormente, **desarrollar un contador módulo 16 de manera estructural.**
  - Estos dos módulos se instanciarán como componentes.
  - El contador debe funcionar en la FPGA. Para ello, tendréis que utilizar el divisor de frecuencias.



# Práctica 1.d

- Utilizando una sentencia de tipo *with-select-when*, transformar este contador en un generador de secuencia.
  - La secuencia a realizar será:  
4-8-15-16-23-42-4-8-15-16-23-42-.....
  - Quizá tengáis que cambiar la longitud del vector de salida de vuestro nuevo módulo...