FIR Filter Design Based on VHDL

# 第一阶段：查阅资料，熟悉FIR滤波器的架构

彭瑞迪：查阅资料，复习DSP有关知识

蔡平易：阅读文献，理解DSP有关知识

# 第二阶段：理解与优化FIR滤波器的算法

彭瑞迪：理解算法

蔡平易：优化算法

# 第三阶段：划分FIR的总体设计以及各个子模块

彭瑞迪：功能优化

蔡平易：功能实现

# 第四阶段：优化性能

彭瑞迪：优化性能

蔡平易：优化性能

# 目前进展：

已完成第一和第二阶段的任务, 计划两周内完成剩下内容

# 保障制度：

每周沟通并记录一次，一边做一边写报告，完成时两人互换代码与报告