单相 AC-DC 变换电路

摘要:系统以 FPGA 和 MSP430F6638 为控制核心,设计制作了 36V 单相 AC-DC 变换系统。系统主要包括功率因数调整电路、Buck 降压电路、辅助电源电路、电压电流采样电路和输出过流保护电路。系统首先由以 UC3854 为核心的功率因数校正电路将输入交流电压转换为 44V 直流电压,同时利用 FPGA 控制 DA 输出交流反馈电压将输入侧功率因数调整至设定参数。然后由 FPGA 产生 PWM 波控制同步降压电路将 44V 直流电压降为恒定的 36VDC。经测试,在题目指定条件下,系统的负载调整率 $S_{V} \leq 0.028\%$,电压调整率 $S_{U} \leq 0.028\%$,功率因数 $PF \geq 0.991$,PF 测量误差 $\delta \leq 0.001$,AC-DC 变换电路效率 $\delta \leq 0.002$ 之 为率因数可通过按键在 $\delta \leq 0.001$ 。 是 我是这个对值不大于 $\delta \leq 0.002$ 。 是 我们是 $\delta \leq 0.002$ 。 我们是 $\delta \leq 0.002$ 。 是 $\delta \leq 0.002$ 。

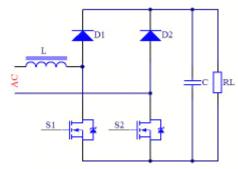
关键词: PFC、PWM、PID 算法、Buck 电路

一、方案论证

1. 比较与选择

(1) 功率因数校正及步进调整

方案一: DBPFC。如图 1, 当输入处于 正半周期时, L、S1和 D1组成 Boost 电路; 当输入处于负半周时, L、S2和 D2组成 Boost 电路。随着输入电压的交替变化, 两种 情况交替出现。该方案结构简单、驱动方 便,效率很高,但电磁干扰很强,电路不够 稳定。



方案二:基于 UC3854 的 Boost 变换器。 该方案采用平均电流模型,只要结合 DA 即可

图 1 DBPFC 拓扑结构图

通过脉宽调制输出的一连串脉冲信号来控制电路中开关晶体管的导通与截止,从 而将输入电流与输出电压的相位调整到相应相位的状态,最终达到功率因数校正的目的。该方案结构简单,适应范围广,效率也较高。

故本系统选择方案二。

(2) 功率因数的测量

方案一:先通过过零比较得到交流电压与交流电流的相差 $\Delta\theta$,然后由公式 $PF = \cos \Delta\theta$ 算出功率因数。该方案的硬件和软件都比较简单,但由于交流信号容易失真,所以测出的功率因数误差较大。

方案二:通过高速 AD 对交流电压电流信号实时采样,同时分别对采样到的电压、电流以及电压与电流乘积的瞬时值进行积分,即可得到电压电流的有效值 V_{RMS} 、 I_{RMS} 和有功功率 P,最后由公式 $PF = P|(V_{RMS} \times I_{RMS})$ 算出功率因数。

故本系统选择方案二。

2. 总体方案描述

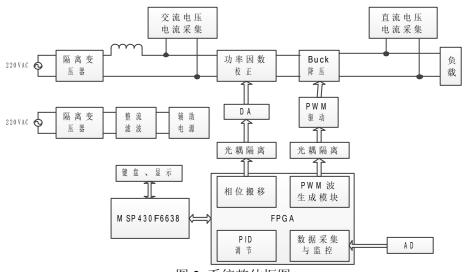


图 2 系统整体框图

如图 2,系统整体方案如下:市电(220VAC)经过隔离变压器降为20V~30V,再利用桥式整流模块得到相应直流电压。该电压经过以UC3854为核

心的功率因数校正电路升至 44V 左右,最后由 Buck 电路降至 36V。系统实时监测输入交流电压电流和输出直流电压电流,并根据预置功率因数自动做出相应调整。当输出过流时系统自动关闭 FPGA 的 PWM 波输出,并可在 LCD 上实时显示工作状态。

二、理论分析与计算

1. 提高效率的方法

- 1) 选用多个低压降二极管并联构成全桥整流电路,降低管耗。
- 2)减小开关管的栅极串联电阻,可改变控制脉冲的前后沿陡度、防止震荡,减小开关管的漏极的冲击电压;同时在开关管的栅级和源级之间并联较大阻值电阻,减小开关管断开时的静态电流。
 - 3) 选择导通压降较小的肖特基二极管,导通压降越小损耗越小。
- 4)根据电路具体需求来绕制合适的电感,结合理论公式与经验,合理选择 磁芯和绕线规格,避免磁饱和并降低铜损和磁损。
- 5)选择合适的 PWM 波频率。开关管的开关损耗会随着系统的工作频率的增高而增大,而输出电压纹波又随工作频率的减小而增大,兼顾纹波与开关损耗,故选取 PFC 的开关频率为 50kHz,Buck 电路的开关频率为 20kHz。

2. 功率因数的调整方法

UC3854 是一种典型的功率因数校正芯片,图 3 给出了这种芯片构成的简单 PFC 电路框图。UC3854 有两个反馈环,一个是强迫输入电网电流为正弦波的高带宽内部环(EA2),另一个是保持输出电压恒定的低带宽外环(EA1)。

UC3854 5 脚的输出电流是连续的正向正弦半波,幅值在任何瞬时都与 A 点直流电压和输入 6 脚的电流值成比例。UC3854 6 脚的输入是与整流桥输出的正弦半波电压同相位的连续正弦半波曲线,幅值与误差运放 EA1 的输出电压成比例。在每个正弦半波的所有时刻上,通过使 Rs 的压降与 R2 的升压近似相等来使电网电流波形成为正弦波。又因为电网电流等于 Q1 导通时流过 Q1 的电流和 Q1 关断时流过 D1 的电流的和,所以一个开关周期内 Rs 的平均电流等于同一周期内的电网输入平均电流,故当使 Rs 的压降等于 R2 的升压时,电网电流波形也会与整流桥输出的电压波形同相位,即电路 PF=1。

为使 AC-DC 变换电路交流输入侧功率因数在 0.80~1.00 可调,可用软件反馈替代一部分硬件反馈。系统实时采样输入交流电压和电流,再通过 DA 延迟UC3854 6 脚电压(即交流反馈电压)的输入时间,使 AC-DC 变换电路输入侧电压与电流产生相应相移,即可得到对应。

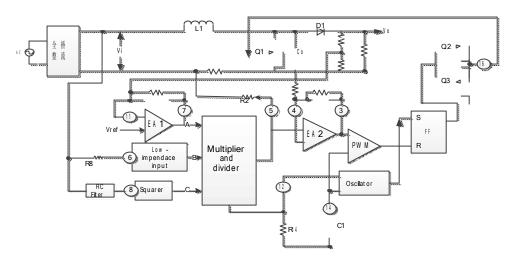


图 3 UC3854 构成的功率因数校正器电路框图

3. 稳压的控制方法

本系统通过功率因数校正电路和 Buck 电路确保输出电压稳定为 36V。首先如图 3, UC3854 3 脚的误差电压信号控制的导通时间是几个开关周期导通时间的平均值。当 5 脚乃至 3 脚的误差电压突然发生变化时,芯片

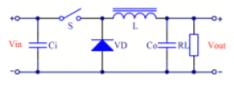


图 4 Buck 拓扑结构图

内部 PWM 比较器会立即改变导通时间,使流过 Rs 的阶梯斜坡电流产生的电压等于 R2 的电压,如此即可得到一个恒定的直流输出电压。

由于 UC3854 构成的功率因数校正电路输出电压较高且不够稳定,故系统又采用 Buck 电路来得到稳定的 36VDC。如图 4,Buck 电路的输出电压由 PWM 波调 节 开 关 管 的 导 通 和 截 止 时 间 来 控 制 , 输 入 输 出 电 压 的 关 系 为 $V_{out}=V_{in}\times t_{on}/(t_{on}+t_{off})$,其中 t_{on} 和 t_{off} 分别为开关管的导通和截止时间。

三、电路与程序设计

1. AC-DC 变换主回路设计与器件选择

(1) 基于 UC3854 的功率因数校正电路

确定开关频率: 令开关频率 $F=50 \mathrm{kHz}$,取 $C_T=1 n F$,由 $F=\frac{1.25}{R_{SET} \times C_T}$ 可得出 $R_{SET}=25 k$ 。

电感的选择: 令电感电流纹波 r=0.026, $V_o=44V$, $I_{O(\max)}=3A$, 电感

$$L = \frac{(V_O - \sqrt{2}V_{\min})/V_O}{(FrV_O I_{O(\max)})/(\sqrt{2}V_{\min})} = \frac{\left(44 - \sqrt{2} \times 20\right)/44}{50000 \times 0.026 \times 44 \times 3/(\sqrt{2} \times 20)} = 0.83 mH , \quad \text{$\stackrel{\circ}{\cancel{\times}}$ $\stackrel{\circ}{\cancel{\times}}$ $$$

输出电容的选择: 令输出维持时间 t=50ms,最小输出电压 $V_{O(\min)}=25V$,输出滤波电容 $C=\frac{2V_OI_{O(\max)}t}{V_O^2-V_{O(\min)}^2}=\frac{2\times44\times3\times0.05}{44^2-25^2}=10068.65uF$,实际取 C=10000uF。

开关场效应管的选择:输入电压 20~30V,最大输出电流为 3A,为降低系统

损耗,选择 TI 公司的 CSD18533 作为 PFC 的开关场效应管。 CSD18533 的 $I_{D(\max)}$ =114A, $V_{DS(\max)}$ =60V,导通电阻 $R_{DS(on)}$ =4.7 $m\Omega$,上升时间为 5.5ns,下降时间为 2.0ns;二极管 MBR10L60 的 $I_{F(\max)}$ =20A,导通电压 $V_F \le 0.85V$ 。二者均能很好地满足设计要求。

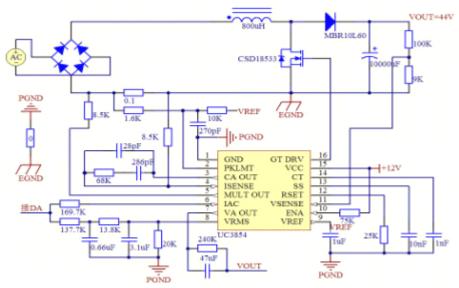


图 5 基于 UC3854 的功率因数校正电路

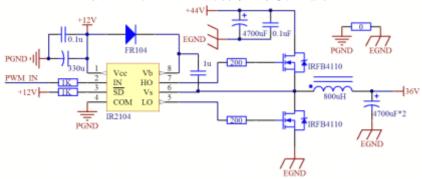


图 6 Buck 降压电路

(2) Buck 降压电路

Buck 降压电路按电感电流 I_L 周期开始时是否从零开始,可分为电感电流连续工作模式和电感电流不连续模式两种。要使电路工作于连续状态,则电感 $L \geq L_C = \frac{V_o^2(1-D)}{2P_of_s}$,输出纹波电压 $\Delta V_o = \frac{V_oDT_s^2}{8LC}$ 。

MOS 管及驱动芯片的选择: 输入电压为 44V,最大输出电流为 3A,为降低系统损耗,选择 IR 公司的 IRFB4110 和 IR2104 作为 Buck 电路的开关场效应管和驱动。IRFB4110 的 $V_{DS(max)}$ =100V, $I_{D(max)}$ =120A,导通电阻 $R_{DS(on)}$ =3.7 $m\Omega$,上升时间为 67ns,下降时间为 88ns;IR2104 的 $V_{OFFSEZ(max)}$ =600V,上升时间为 100ns,下降时间为 50ns。二者均能很好地满足设计要求。

电感的选择: 取 D=0.5,Po=72W, $f_s = 20kHz$,由上述公式知系统要工作在连续模式,则电感的取值 $L \ge 225uH$,实际取 L=800uH。

输出滤波电容选择: 取 ΔV_0 <1mV,则输出滤波电容 C = 7000 uH。实际取两个 4700uF 的电容并联,等效电阻小,输出稳态特性好。

3. 过流保护电路

如附图 2 所示,本系统采用软件控制过流保护。INA282 是一种高精度、宽共模范围、双向电流分流监控器。该芯片可将电流信号转换为电压信号并将电压信号放大 50 倍。系统实时监控输出电流,当输出电流超过 2.5A 时自动关闭 Buck电路的 PWM 波输入。

4. AD 采样电路

如附图 1 所示,本系统采用 12 位、四通道低功耗串行 A/D 转换器 TLC3574 进行采样,该芯片可采样-10V~+10V 的模拟电压,完全满足本系统的要求。

5. 交流电压电流取样电路

如附图 3 所示,本系统先采用电压互感器 TV1013-1H 和电流互感器 TA12-200 实现强电与弱电的隔离,再通过 TI 公司的 OPA604 对互感器的输出小信号进行精密放大后供给 AD 采样。

6. 控制电路与控制程序的设计

如图 7,由于本系统需要完成采样、滤波、移相及 PWM 波调制等复杂运算,故选用 FPGA作为控制器外围接口,选用MSP430F6638作为系统控制器。

软件采用 ucos 操作系统,让 LCD_TSK,KEY_TSK, BUCK_PID_TSK,

PF PID TSK,

等任务并行运行,通过对公共变量区变量读写,实现定时刷新,定时显示,定时过流监测,定时PID的运行。

MSP430 通过中线读写FPGA配置的寄存器,实现对FPGA模块的操作。

FPGA 中有 AD 采样模块,

电压移相模块,PWM模块。AD 采样模块采样 4 路信号:交流输入电流、电压,直流输出电流、电压。对采样信号中值滤波,滤除高频毛刺,然后进行积分运算。AD 模块输出采样电压存入双口RAM,进行移相操作,再经 DA放出,产生移相电压。软件配置PWM 寄存器,产生 PWM 波控制同步降压电路。

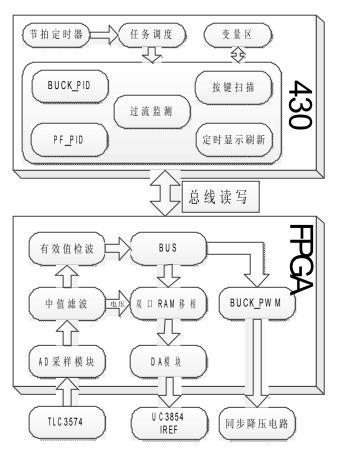


图 7 程序框图

四、测试方案与测试结果

4. 测试仪器

60M 数字存储示波器, 型号 Tektronix TDS1002; 20MHz 手持示波器, 型号 FLUKE-123; 万用表 2 个, 型号 FLUKE-17B; 数字式单相电参数测量仪, 型号 QINGZHI-8713B1。

5. 测试条件与测试结果

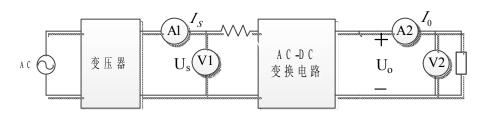


图 8 测试框图

(1) 输出直流电压 U_0 测试: 在输入交流电压 U_s =24V、输出直流电 I_0 =2A 时,用万用表测量输出直流电压 U_0 ,测试结果如表 1。

表 1	输出直流电压	Uo ($(U_s=24V)$

	测试 1	测试 2	测试 3	测试 4	测试 5
I _O /A	2.010	2.010	2.009	2.005	2.008
U _O /V	36.00	36.00	36.00	36.00	36.00

(2)负载调整率 S_I 测试: 当 $U_{S=24V}$, I_{O} 在 $0.2A\sim 2.0A$ 范围内变化时,按公式 $S_{I}=\left|\frac{U_{O2}-U_{O1}}{U_{O1}}\right|\times 100\%$ 计算负载调整率,其中 U_{O1} 为 $I_{O}=0.2A$ 时的直流输出电

压, U_{02} 为 $I_{0}=2.0A$ 时的直流输出电压,测试结果如表 2。

表 2 负载调整率 S_I (Us=24V)

	测试 1	测试 2	测试3	测试 4	测试 5
Io/A	0.202	0.332	1.002	1.502	2.015
U _O /V	36.00	36.00	36.00	36.00	36.01

故本系统负载调整率 $S_r \leq 0.028\%$, 完全符合题目要求。

(3)电压调整率 S_U 测试: 当 Io=2A,Us 在 $20V\sim30V$ 范围内变化时,按公式 $S_U = \left|\frac{U_{O2}-U_{O1}}{36}\right| \times 100\%$ 计算电压调整率,其中 U_{O1} 为 $U_S=20V$ 时的直流输出电

压, U₀₂ 为 U_s=30V 时的直流输出电压,测试结果如表 3。

表 3 电压调整率 SII

	测试 1	测试 2	测试 3	测试 4	测试 5
U _S /V	20	22	24	26	28
Io/A	2.023	2.030	2.031	2.030	2.029

U _O /V	36.01	36.00	36.00	36.00	36.00
00/1	50.01	50.00	50.00	50.00	50.00

故本系统电压调整率 $S_{\!\scriptscriptstyle \mathrm{U}} \leq 0.028\%$, 完全符合题目要求。

(4)高功率因数校正及 AC-DC 变换电路效率测试:在 Us=24V,Io=2A,Uo=36V 条件下,用数字式电参数测量仪测出电路交流输入侧功率因数,并根据公式 $\delta = \left| PF_{\text{gp}} - PF_{\text{gp}} \right| / PF_{\text{gp}}$ 计算其测量误差;AC-DC 变换电路效率则更据公式 $\eta = \frac{P_o}{P_c} \times 100\%$ 计算,其中 $P_o = U_o I_o$, $P_s = U_s I_s$ 。测试结果如表 4。

表 4 高功率因数及 AC-DC 变换电路效率 (Us=24V, Io=2A, Uo=36V)

	测试 1	测试 2	测试 3	测试 4	测试 5
PF _{显示}	0.992	0.992	0.993	0.993	0.993
PF _{yk}	0.991	0.991	0.992	0.992	0.992
δ	0.001	0.001	0.001	0.001	0.001
I_S	3.308	3.305	3.303	3.303	3.302
η/%	90.69	90.77	90.83	90.83	90.85

故本系统高功率因数 $PF \ge 0.991$,测量误差 $\delta \le 0.001$, AC-DC 变换电路效率 $\eta \ge 90.6\%$ 。

(5) 设定自动调整功率因数及其稳态误差绝对值测试: 依次在 $0.64\sim1.00$ 内设置 PF,根据公式 $\delta=\left|PF_{\text{gr}}-PF_{\text{gr}}\right|/PF_{\text{gr}}$ 计算稳态误差,测试结果如表 5。

表 5 自动调整功率因数及稳态误差绝对值测试表

			· · · · · · · · · · · · · · · · · · ·		3.13 / 1			
	测试 1	测试 2	测试 3	测试 4	测试 5	测试 6	测试 7	测试 8
PF _{设置}	0.64	0.70	0.75	0.80	0.84	0.88	0.96	1.00
PF _{实际}	0.637	0.696	0.745	0.801	0.838	0.882	0.962	0.991
δ	0.005	0.006	0.007	0.001	0.002	0.002	0.002	0.009

故本系统自动调整功率因数的稳态误差绝对值 $\delta \leq 0.009$,完全符合题目要求。

(6) 过流保护动作电流测试: 在 20V~30V 范围内随意改变 Us,减小负载电阻至输出电流 Io 恰开始下降,此时的 Io 值即过流保护动作电流,测试结果如表 6.

表 6 过流保护动作电流测试表

	测试 1	测试 2	测试 3	测试 4	测试 5
Us/V	20	24	26	28	30
动作电流/A	2.493	2.497	2.497	2.495	2.492

故本系统具有输出过流保护功能,动作电流为 2.5A±0.008A,完全符合题目要求。

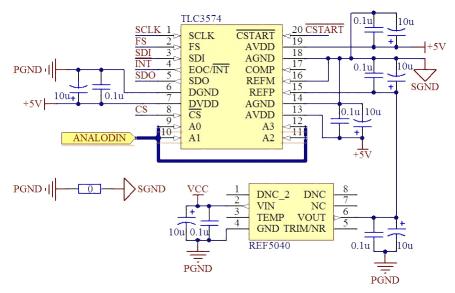
6. 测试结果分析

通过对测试数据分析可知,在输入交流电压 Us=24V、输出直流电流 Io=2A 条件下,系统输出直流电压 Uo 稳定为 36V±0.01V。系统的负载调整率和电压调整率极低,在各关键部分使用光耦隔离,所有数字地与模拟地均严格区分,故抗

干扰能力很强,稳定性也较高。软件部分采用 ucosII 操作系统使各任务可并行运行,简化了 PID 调节,部分高速高精度的逻辑时序采用 FPGA 来实现,接口灵活,便于控制。但由于开关损耗、电感储能损耗和整流二极管损耗等功率损耗无法避免,本系统的 AC-DC 转换器效率还不够高。若采用同步整流技术,可进一步提高系统效率。

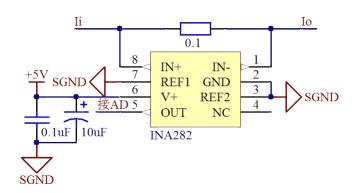
附录:

1. AD 采样电路



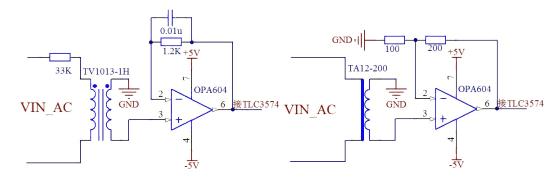
附图 1 AD 采样电路

2. 过流保护电路



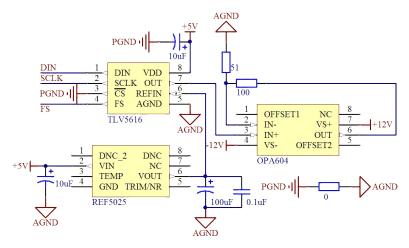
附图 2 过流保护电路

3. 交流电压电流取样电路



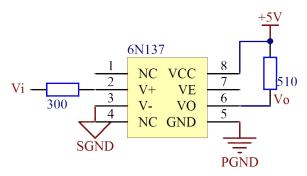
附图 3 交流电压电流取样电路

4. DA 输出电路



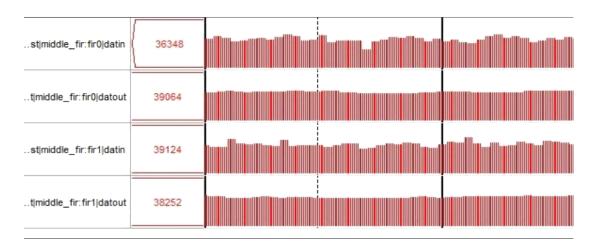
附图 4 DA 输出电路

5. 光耦隔离电路



附图 5 光耦隔离电路

6. FPGA 中值滤波图



附图 6 中值滤波图