

连线精简原则

连线要精简，尽可能短，尽量少拐弯，力求线条简单明了，特别是在高频回路中，当然为了达到阻抗匹配而需要进行特殊延长的线就例外了，例如蛇行走线等。

安全载流原则

铜线的宽度应以自己所能承载的电流为基础进行设计，铜线的载流能力取决于以下因素：线宽、线厚（铜铂厚度）、允许温升等，下表给出了铜导线的宽度和导线面积以及导电电流的关系（军品标准），可以根据这个基本的关系对导线宽度进行适当的考虑。

印制导线最大允许工作电流（导线厚 50um，允许温升 10 ）

| 导线宽度（Mil） | 导线电流（A） |
|-----------|---------|
| 10 | 1 |
| 15 | 1.2 |
| 20 | 1.3 |
| 25 | 1.7 |
| 30 | 1.9 |
| 50 | 2.6 |
| 75 | 3.5 |
| 100 | 4.2 |
| 200 | 7.0 |
| 250 | 8.3 |

相关的计算公式为：

$$I=KT^{0.44}A^{0.75}$$

其中:

K 为修正系数，一般覆铜线在内层时取 0.024，在外层时取 0.048；

T 为最大温升，单位为 ；

A 为覆铜线的截面积，单位为 mil（不是 mm，注意）；

I 为允许的最大电流，单位是 A。

电磁抗干扰原则

电磁抗干扰原则涉及的知识点比较多，例如铜膜线的拐弯处应为圆角或斜角（因为高频时直角或者尖角的拐弯会影响电气性能）双面板两面的导线应互相垂直、斜交或者弯曲走线，尽量避免平行走线，减小寄生耦合等。

- 一、
- 通常一个电子系统中有各种不同的地线，如数字地、逻辑地、系统地、机壳地等，地线的设计原则如下：

1、 正确的单点和多点接地

在低频电路中，信号的工作频率小于 1MHz，它的布线和器件间的电感影响较小，而接地电路形成的环流对干扰影响较大，因而应采用一点接地。当信号工作频率大于 10MHz 时，如果采用一点接地，其地线的长度不应超过波长的 $1/20$ ，否则应采用多点接地法。

2、 数字地与模拟地分开

若线路板上既有逻辑电路又有线性电路，应尽量使它们分开。

一般数字电路的抗干扰能力比较强，例如 TTL 电路的噪声容限为 0.4~0.6V，CMOS 电路的噪声容限为电源电压的 0.3~0.45 倍，而模拟电路只要有很小的噪声就足以使其工作不正常，所以这两类电路应该分开布局布线。

3、 接地线应尽量加粗

若接地线用很细的线条，则接地电位会随电流的变化而变化，使抗噪性能降低。因此应将地线加粗，使它能通过三倍于印制板上的允许电流。如有可能，接地线应在 2~3mm 以上。

4、 接地线构成闭环路

只由数字电路组成的印制板，其接地电路布成环路大多能提高抗噪声能力。因为环形地线可以减小接地电阻，从而减小接地电位差。

二、 配置退藕电容

PCB 设计的常规做法之一是在印刷板的各个关键部位配置适当的退藕电容，退藕电容的一般配置原则是：

- 电源的输入端跨接 10~100uf 的电解电容器，如果印制电路板的位置允许，采用 100uf 以上的电解电容器抗干扰效果会更好。
- 原则上每个集成电路芯片都应布置一个 0.01uf~`0.1uf 的瓷片电容，如遇印制板空隙不够，可每 4~8 个芯片布置一个 1~10uf 的钽电容(最好不用电解电容，电解电容是两层薄膜卷起来的，这种卷起来的结构在高频时表现为电感，最好使用钽电容或聚碳酸酯电容)。
- 对于抗噪能力弱、关断时电源变化大的器件，如 RAM、ROM 存储器件，应在芯片的电源线和地线之间直接接入退藕电容。
- 电容引线不能太长，尤其是高频旁路电容不能有引线。

三、过孔设计

在高速 PCB 设计中，看似简单的过孔也往往会给电路的设计带来很大的负面效应，为了减小过孔的寄生效应带来的不利影响，在设计中可以尽量做到：

- 从成本和信号质量两方面来考虑，选择合理尺寸的过孔大小。例如对 6- 10 层的内存模块 PCB 设计来说，选用 10/20mil (钻孔/焊盘) 的过孔较好，对于一些高密度的小尺寸的板子，也可以尝试使用 8/18Mil 的过孔。在目前技术条件下，很难使用更小尺寸的过孔了（当孔的深度超过钻孔直径的 6 倍时，就无法保证孔壁能均匀镀铜）；对于电源或地线的过孔则可以考虑使用较大尺寸，以减小阻抗。

- 使用较薄的 PCB 板有利于减小过孔的两种寄生参数。
- PCB 板上的信号走线尽量不换层，即尽量不要使用不必要的过孔。
- 电源和地的管脚要就近打过孔，过孔和管脚之间的引线越短越好。
- 在信号换层的过孔附近放置一些接地的过孔，以便为信号提供最近的回路。甚至可以在 PCB 板上大量放置一些多余的接地过孔。

四、降低噪声与电磁干扰的一些经验

- ☺ 能用低速芯片就不用高速的，高速芯片用在关键地方。
- ☺ 可用串一个电阻的方法，降低控制电路上下沿跳变速率。
- ☺ 尽量为继电器等提供某种形式的阻尼，如 RC 设置电流阻尼。
- ☺ 使用满足系统要求的最低频率时钟。
- ☺ 时钟应尽量靠近到用该时钟的器件，石英晶体振荡器的外壳要接地。
- ☺ 用地线将时钟区圈起来，时钟线尽量短。
- ☺ 石英晶体下面以及对噪声敏感的器件下面不要走线。
- ☺ 时钟、总线、片选信号要远离 I/O 线和接插件。
- ☺ 时钟线垂直于 I/O 线比平行于 I/O 线干扰小。

- ☺ I/O 驱动电路尽量靠近 PCB 板边，让其尽快离开 PCB。
对进入 PCB 的信号要加滤波，从高噪声区来的信号也要加滤波，同时用串终端电阻的办法，减小信号反射。
- ☺ MCU 无用端要接高，或接地，或定义成输出端，集成电路上该接电源、地的端都要接，不要悬空。
- ☺ 闲置不用的门电路输入端不要悬空，闲置不用的运放正输入端接地，负输入端接输出端。
- ☺ 印制板尽量使用 45 折线而不用 90 折线布线，以减小高频信号对外的发射与耦合。
- ☺ 印制板按频率和电流开关特性分区，噪声元件与非噪声元件呀距离再远一些。
- ☺ 单面板和双面板用单点接电源和单点接地、电源线、地线尽量粗。
- ☺ 模拟电压输入线、参考电压端要尽量远离数字电路信号线，特别是时钟。
- ☺ 对 A/D 类器件，数字部分与模拟部分不要交叉。
- ☺ 元件引脚尽量短，去藕电容引脚尽量短。
- ☺ 关键的线要尽量粗，并在两边加上保护地，高速线要短要直。
- ☺ 对噪声敏感的线不要与大电流，高速开关线并行。
- ☺ 弱信号电路，低频电路周围不要形成电流环路。
- ☺ 任何信号都不要形成环路，如不可避免，让环路区尽量小。

- ☺ 每个集成电路有一个去藕电容。每个电解电容边上都要加一个小的低频旁路电容。
- ☺ 用大容量的钽电容或聚酷电容而不用电解电容做电路充放电储能电容，使用管状电容时，外壳要接地。
- ☺ 对干扰十分敏感的信号线要设置包地，可以有效地抑制串扰。
- ☺ 信号在印刷板上传输，其延迟时间不应大于所有器件的标称延迟时间。

环境效应原则

要注意所应用的环境，例如在一个振动或者其他容易使板子变形的环境中采用过细的铜膜导线很容易起皮拉断等。

安全工作原则

要保证安全工作，例如要保证两线最小间距要承受所加电压峰值，高压线应圆滑，不得有尖锐的倒角，否则容易造成板路击穿等。

组装方便、规范原则

走线设计要考虑组装是否方便，例如印制板上有大面积地线和电源线区时（面积超过 500 平方毫米），应局部开窗口以方便腐蚀等。

此外还要考虑组装规范设计，例如元件的焊接点用焊盘来表示，这些焊盘（包括过孔）均会自动不上阻焊油，但是如用填充块当表贴焊盘或用线段当金手指插头，而又不做特别处理，（在阻焊层画出无阻焊油的区域），阻焊油将掩盖这些焊盘和金手指，容易造成误解性错误；SMD 器件的引脚与大面积覆铜连接时，要进行热隔离处理，一般是做一个 Track 到铜箔，以防止受热不均造成的应力集中

而导致虚焊；PCB 上如果有 12 或方形 12mm 以上的过孔时，必须做一个孔盖，以防止焊锡流出等。

经济原则

遵循该原则要求设计者要对加工，组装的工艺有足够的认识 and 了解，例如 5mil 的线做腐蚀要比 8mil 难，所以价格要高，过孔越小越贵等

热效应原则

在印制板设计时可考虑用以下几种方法：均匀分布热负载、给零件装散热器，局部或全局强迫风冷。

从有利于散热的角度出发，印制板最好是直立安装，板与板的距离一般不应小于 2cm，而且器件在印制板上的排列方式应遵循一定的规则：

同一印制板上的器件应尽可能按其发热量大小及散热程度分区排列，发热量小或耐热性差的器件（如小信号晶体管、小规模集成电路、电解电容等）放在冷却气流的最上（入口处），发热量大或耐热性好的器件（如功率晶体管、大规模集成电路等）放在冷却气流最下。

在水平方向上，大功率器件尽量靠近印刷板的边沿布置，以便缩短传热路径；在垂直方向上，大功率器件尽量靠近印刷板上方布置，以便减少这些器件在工作时对其他器件温度的影响。

对温度比较敏感的器件最好安置在温度最低的区域（如设备的底部），千万不要将它放在发热器件的正上方，多个器件最好是在水平面上交错布局。

设备内印制板的散热主要依靠空气流动，所以在设计时要研究空气流动的路径，合理配置器件或印制电路板。采用合理的器件排列方式，可以有效地降低印制电路的温升。

此外通过降额使用，做等温处理等方法也是热设计中经常使用的手段。