

3.1 存储器组织

- **寻址空间**
 - 存储单元：字节，每个单元有一个地址，是一个整数编码。
 - 存储器地址允许的最大范围，即CPU能访问多大范围的地址。
 - 当存储器按字节编址时，若地址总线为n位，CPU寻址范围是 2^n 字节。
 - 例如：8086CPU有地址总线20位，寻址能力为 $2^{20}=1\text{M}$ 字节。
- **8086存储器的组织及寻址**
 - 20位地址线，可寻址的地址范围为 00000H ~ 0FFFFFFH， $2^{20}=1\text{M}$ 字节

十六进制地址	二进制地址	存储器
00000H	0000,0000,0000,0000,0000B	
00001H	0000,0000,0000,0000,0001B	
:	:	
0FFFFFFH	1111,1111,1111,1111,1110B	
0FFFFFFH	1111,1111,1111,1111,1111B	

存储器分段结构

~

逻辑地址由两个**16**位数构成，其形式为：

段的起始地址 ： 段内的偏移地址
(**16**位段地址) ： (**16**位偏移量)

逻辑地址=起始地址： 偏移地址

- **物理地址**

- 每个存储单元都有一个唯一物理地址（00000H ~ 0FFFFFFH），20位二进制数，该地址在指令执行时由地址加法器形成，并进行硬件寻址。
- 生成物理地址：段地址左移4位，然后加上偏移地址就得到20位物理地址。

物理地址计算：段地址左移4位+偏移地址

分段结构

代码段、数据段、堆栈段、附加数据段

代码段：存放程序代码

数据段：存放程序数据

堆栈段：存放程序运行时的临时数据

附加数据段：存放程序运行时的附加数据

3.2 8086内部结构

BIU：总线接口单元，从内存中取指令和数据

EU：执行单元，执行指令

两个单元可以并行工作，提高效率

寄存器结构

3.2.2 8086CPU寄存器结构

AX	AH	AL	累加器	通用数据寄存器
BX	BH	BL	基址寄存器	
CX	CH	CL	计数器	
DX	DH	DL	数据寄存器	
15	8	7	0	
	SP		堆栈指针	指针和变址寄存器
	BP		基址指针	
	SI		源变址	
	DI		目的变址	
15			0	
	IP		指令指针	控制寄存器
	FLAGS		标志寄存器	
15			0	
	CS		代码段	段寄存器
	DS		数据段	
	SS		堆栈段	
	ES		附加段	

通用寄存器

- **数据寄存器（16位）**
 - 既可作为16位数据寄存器使用，也可作为两个8位数据寄存器使用。
 - 当用作16位时，称为AX、BX、CX、DX。当用作8位时，AH、BH、CH、DH存放高字节，AL、BL、CL、DL存放低字节，并且可独立寻址。
- **AX (Accoumulator)**：累加器，多用于存放中间运算结果；所有I/O指令用AX与外设传送信息。
- **BX (Base)**：基址寄存器，常用于存放访问内存时的偏移地址。
- **CX (Count)**：用于在循环或串操作指令中存放循环次数或重复次数。
- **DX (Data)**：与AX联合使用。双字运算时，AX放低字，DX放高字；在间接寻址的I/O指令中存放I/O端口地址。

● 指针及变址寄存器（16位）

- 只能以字为单位单独使用，提供段内的偏移地址。
- **SP (Stack pointer)**: 堆栈指针寄存器，用于指示栈顶的偏移地址。
- **BP (Base pointer)**: 基址指针寄存器，存放堆栈中的一个基地址。
- **SI (Source Index)**: 源变址寄存器，与DS联用时，确定数据段的某一存储单元地址；在串处理指令中，SI放隐含的源变址。
- **DI (Desitination Index)**: 目的变址寄存器，同SI。

BX与BP在应用上的区别

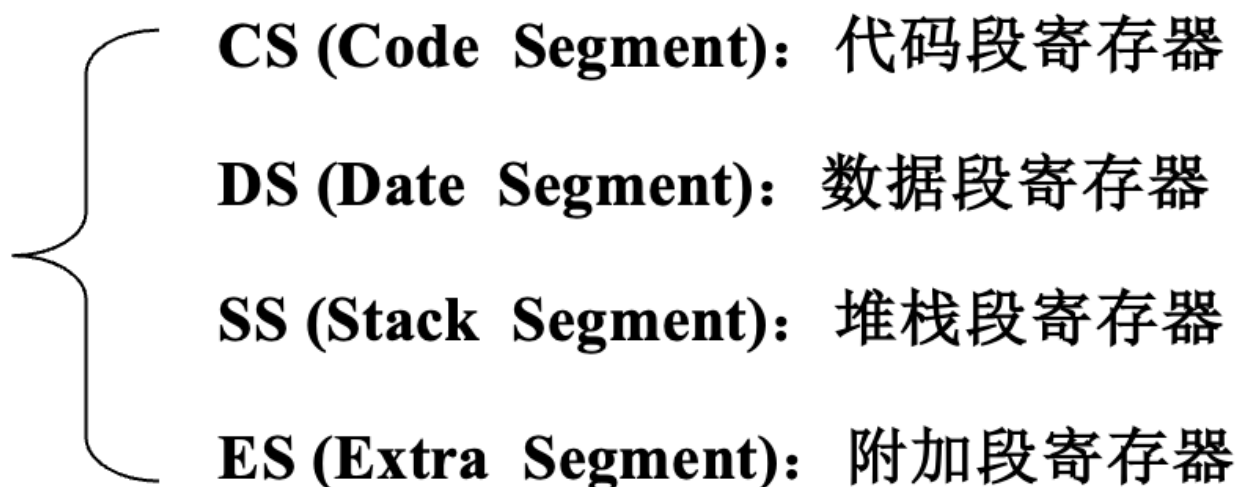
作为通用寄存器，二者均可用于**存放数据**；

作为基址寄存器，**BX**通常用于数据段，一般与**DS或ES**搭配使用；

BP则通常用于堆栈段，与**SS**搭配使用。

□ 段寄存器 (16位)

- 存储器分段管理，段地址+段内偏移地址
- 用于存放各个段的起始地址(又称段基址)
- 8086的指令能直接访问这4个段寄存器。



□ 控制寄存器

- **IP (Instruction Pointer): 指令指针寄存器。**
 - 存放的是BIU要取的下一条指令的偏移地址。
- **Flags: 标志寄存器。** 也称程序状态字PSW寄存器。
 - 16位标志寄存器，用来存放运算结果的特征，其中7位没有定义。
 - **状态标志**表示运算后结果的状态特征它影响后面的操作，有6位：CF、PF、AF、ZF、SF和OF。
 - **控制标志**用来控制CPU操作，有3个：TF、IF和DF。

CF(carry flag): 进位标志,算术运算有进位时为1, 否则为0

PF(parity flag): 奇偶标志, 运算结果低8位中1的个数为偶数时为1, 否则为0

AF(adjust flag): 辅助进位标志, 运算结果低4位有进位时为1, 否则为0

ZF(zero flag): 零标志, 运算结果为0时为1, 否则为0

SF(sign flag): 符号标志, 运算结果为负数时为1, 否则为0

OF(overflow flag): 溢出标志, 运算结果超出寄存器位数时为1, 否则为0

IF(interrupt flag): 中断标志, 为1时允许中断, 为0时禁止中断

DF(direction flag): 方向标志, 为1时串行指令执行方向为减, 为0时为加1

TF(trace flag): 跟踪标志, 为1时单步执行, 为0时正常执行

3.3 总线工作周期

1. 时钟周期

- 系统主时钟频率的倒数, 它是CPU基本时间计量单位。一般用T表示。
- 例如, **8086的主频为5MHz, 则其一个时钟周期就是200ns。**

2. 总线周期

- 通过外部总线对存储器或I/O端口进行一次读/写操作过程称总线周期。
- 一个基本的总线周期由4个时钟周期组成。

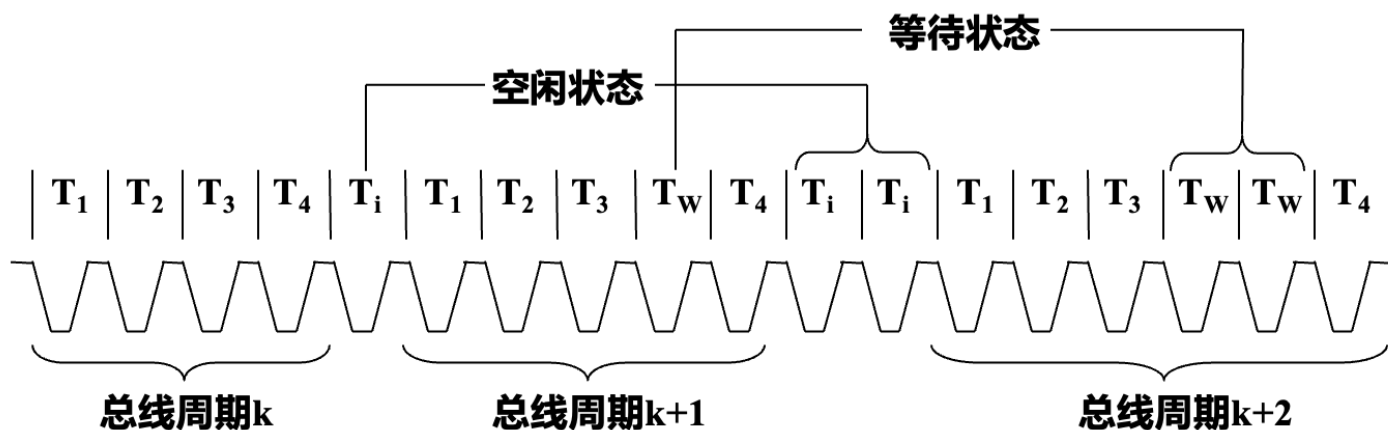
3. 指令周期

- CPU执行一条指令的时间称为一个指令周期。包括取指令和执行完该指令所需的全部时间。
- 一个指令周期由若干个总线周期组成。

大彻大悟, 那我的i5-13500H的主频是3.5GHz, 最大睿频的意思就是可以加速到这个频率, 所以频率越高, 基本时间单位越小, 所以速度越快。

• 总线周期时序

- 1个总线周期**正常情况下**由4个**时钟周期** (T_1 - T_4) 组成
- 空闲周期 T_i 和等待周期 T_w
- 等待时钟周期 T_w ，在总线周期的 T_3 和 T_4 之间插入
- 空闲时钟周期 T_i ，在两个总线周期之间插入
- 读、写、中断响应，总线保持与响应等的总线周期时序

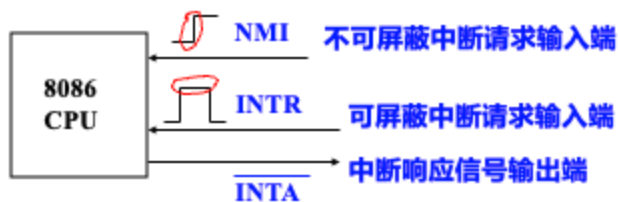


3.4 8086中断

两类：硬件中断（外部中断）、软件中断（内部中断）

• 外部中断

8086CPU提供两条引脚 INTR、NMI 接受中断请求信号



优先顺序（高到低）：软件中断（除单步中断外），非屏蔽中断，屏蔽中断，单步中断

中断向量在IBT中的存放地址：4*中断号

每个中断向量占4个字节，前两个字节存放中断处理程序的段地址，后两个字节存放中断处理程序的偏移地址