

证券研究报告
半导体行业
2020年6月9日

EDA行业研究框架

——专题报告

分析师： 陈杭 执业证书编号： S1220519110008
联系人： 李萌

方正证券（601901.SH）是行业领先的大型综合类证券公司，致力于为客户提供交易、投融资、财富管理等全方位金融服务。
Founder Securities (601901.SH), an industry-leading large comprehensive securities company, is committed to providing its clients with full services in stock transactions, investment & financing, wealth management, among others.

一、EDA行业投资逻辑框架



投资地图：星星之火，可以燎原



产业变迁：后摩尔时代的产业发展动力



科技代际：科技革命对EDA的系统性影响



市占率模型：产业链加持下国产替代机遇

二、EDA：芯片产业链创新源泉

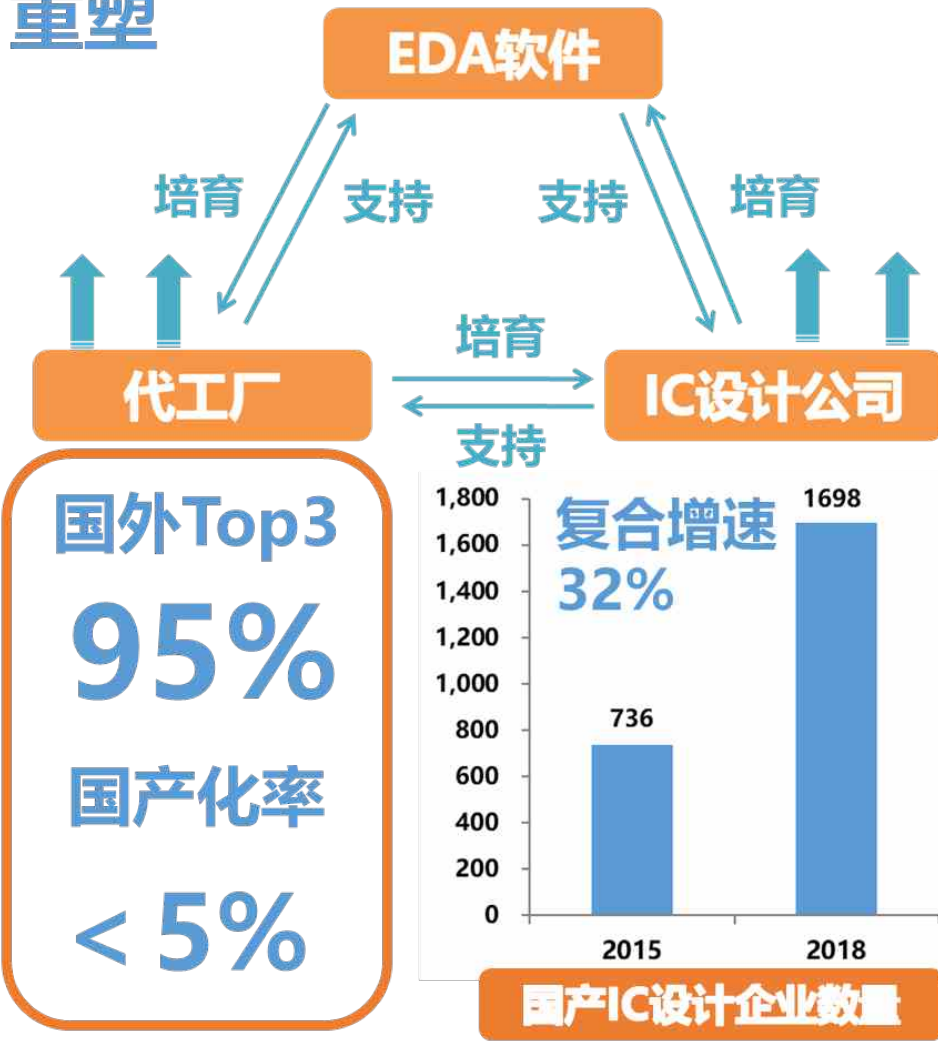
三、从巨头崛起看产业发展特点

四、国产EDA路在何方

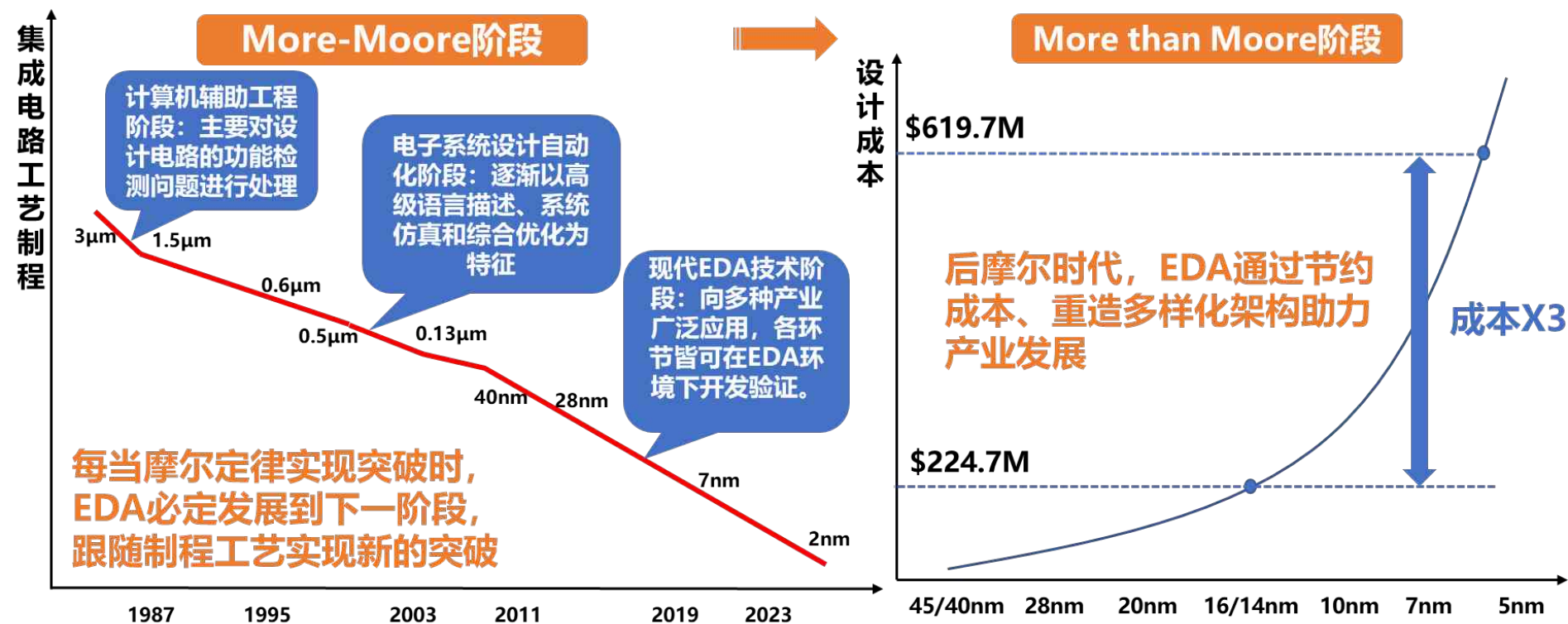
EDA中国市场公司地图

← 重塑

EDA发展的产业生态

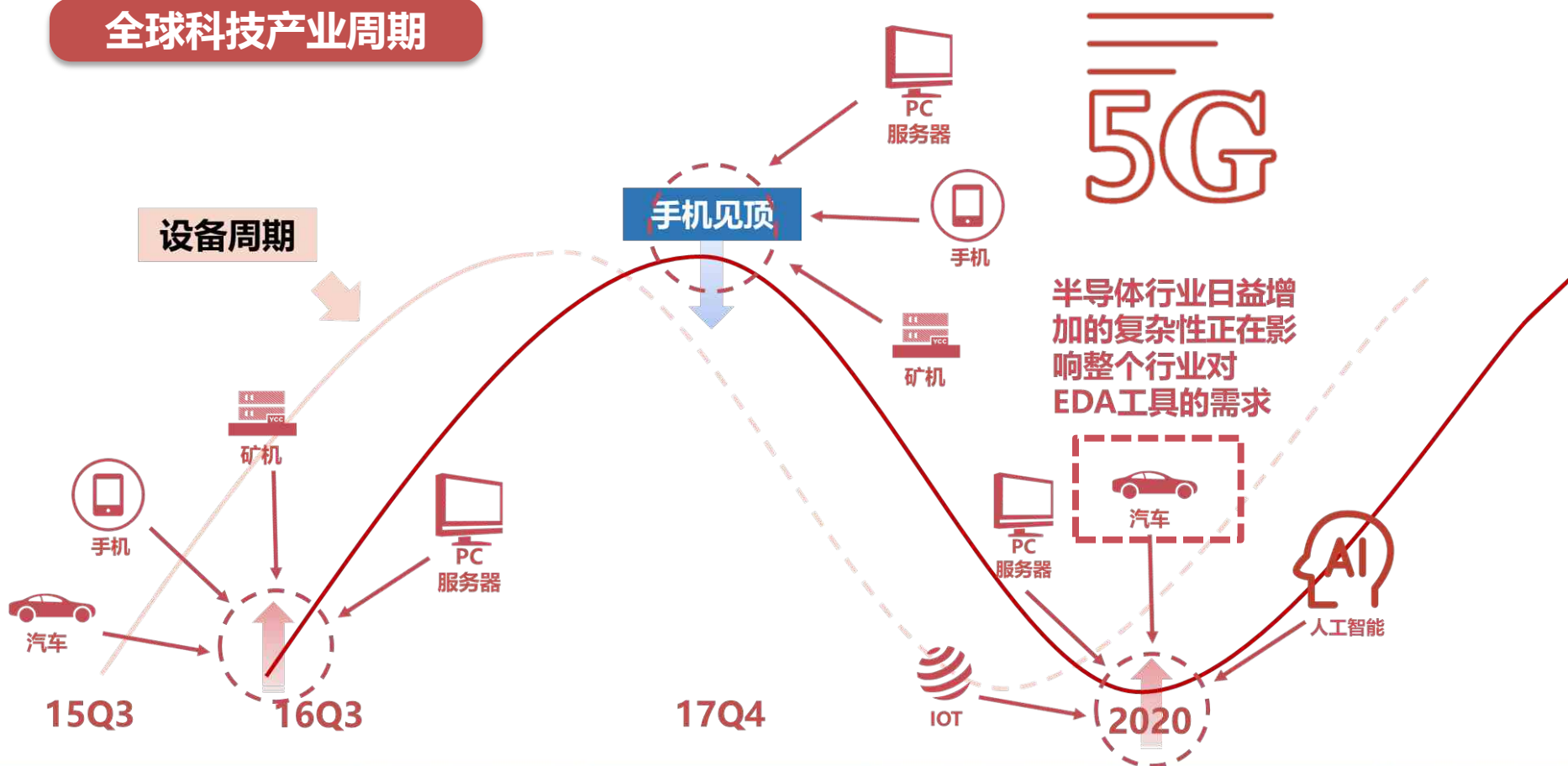


- 摩尔定律作为集成电路领域的圣经，迫使整个芯片产业的上下游必须以同样的速度完成演化。EDA软件作为芯片设计和生产的必备工具，也在摩尔定律的推动下不断更新迭代。
- 随着摩尔定律逐渐走向物理极限，2-3nm的限制凸显，后摩尔时代终将到来。对具有复杂设计的先进电子设备的需求不断增长，以及在提高集成电路性能的同时减小尺寸的需求，正促使IC制造商增加研发投入并采用EDA工具，**EDA成为后摩尔时代的产业发展动力。**



- 从全球科技产业周期的角度来看，目前处于5G应用周期的前夜，物联网，人工智能和虚拟/增强现实领域的新机遇使得整个集成电路生产周期各阶段的半导体公司都能受益。**具备AI特性的EDA工具也可以帮助客户设计出更好的芯片，并快速推向市场。**
- 尤其地，**在智能汽车领域**，创新和高端IC的需求与日俱增，设计复杂度以及对可靠性的要求也更胜以往，客户越来越多且越来越高的要求，导致了**EDA工具和服务的重要性愈发突出。**

全球科技产业周期

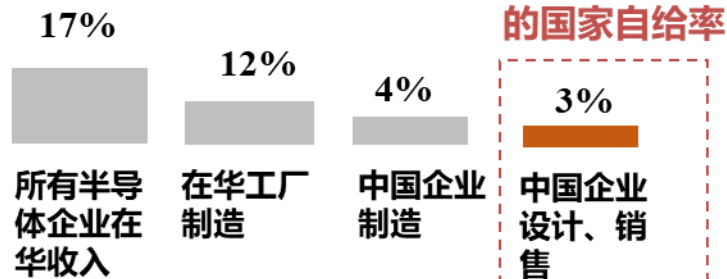


市占率模型：产业链加持下国产替代机遇

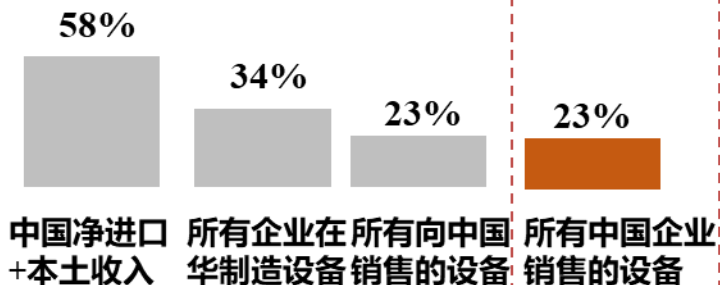
- 在当前局面下，随着不断意识到国产替代的重要性，**中国半导体的自给率将迎来较快增长。**
- 中国半导体的崛起，给发展EDA软件带来新的希望。截止到2019年，中国大陆光晶圆厂，就达到86座。同时还有全球最大的半导体消费市场，达到了60%。这样的一种制造和消费格局，**使得中国的EDA企业正在追求快速增长，来满足巨大的国内需求。**

中国半导体自给率模型

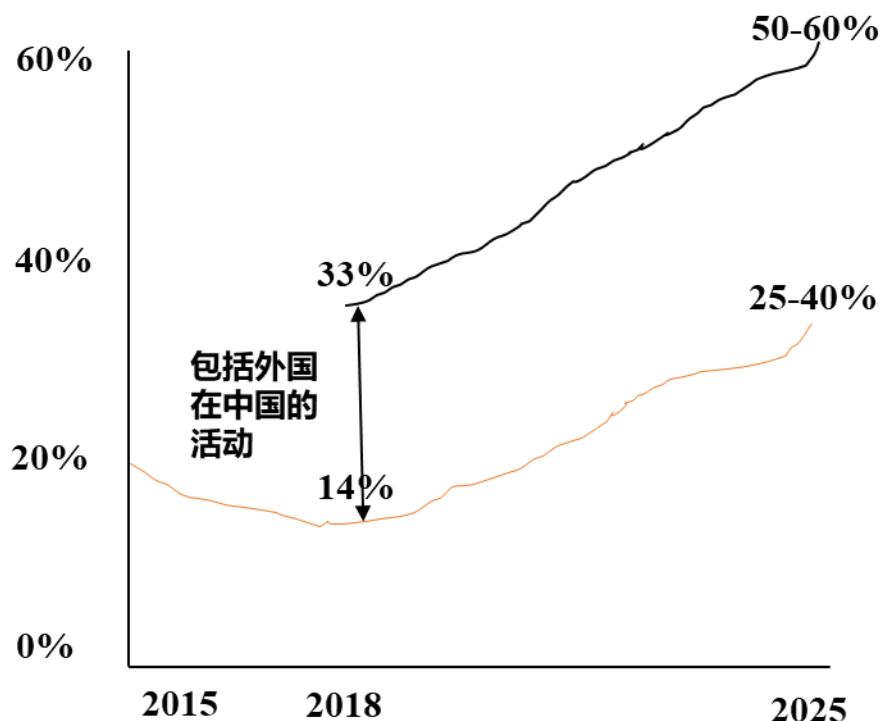
中国在全球半导体供应中所占份额（%，2018年）



中国在全球半导体需求中所占份额（%，2018年）



中国半导体自给率60%
(供应占需求的百分比)



一、EDA行业投资逻辑框架

二、EDA：芯片产业链创新源泉



EDA：芯片产业链上游的最上游环节



EDA的分类及发展简史



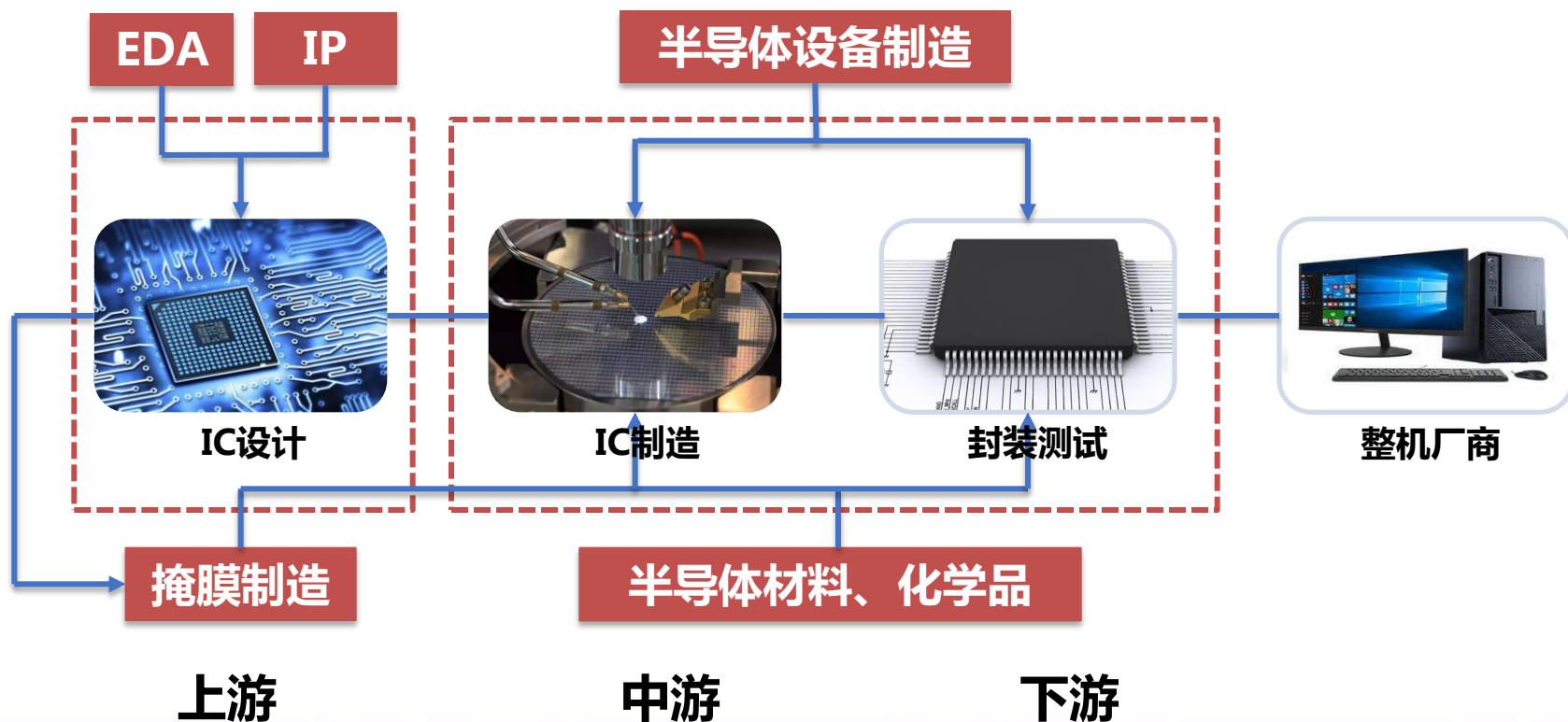
EDA+IP的生态圈

三、从巨头崛起看产业发展特点

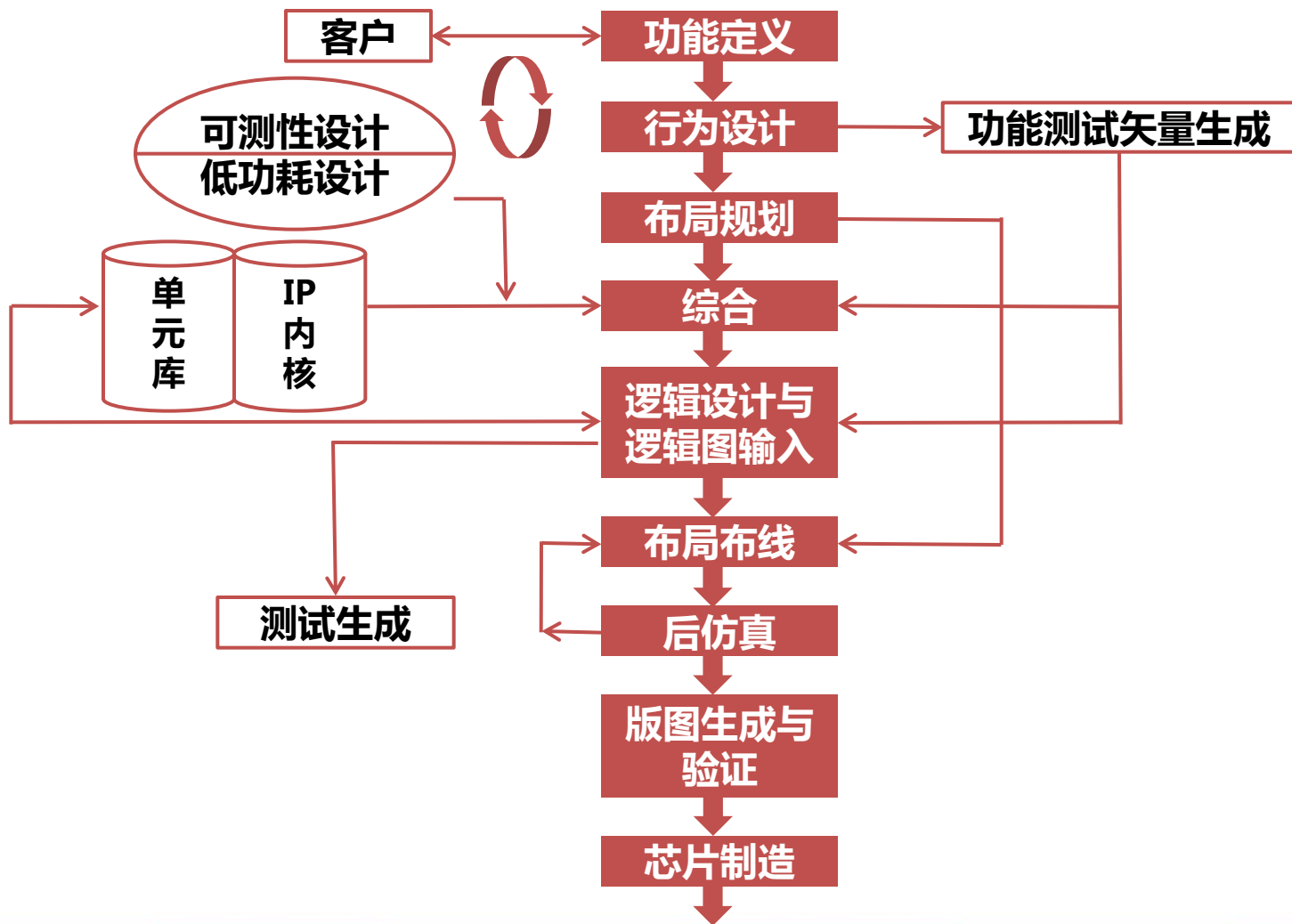
四、国产EDA路在何方

- 集成电路作为半导体产业的核心，由于其技术复杂性，产业结构高度专业化。随着产业规模的迅速扩张，产业竞争加剧，分工模式进一步细化，**由原来的IDM为主逐渐转变为Fabless+Foundry+OSAT**。目前市场产业链为IC设计、IC制造和IC封装测试。
- 在核心环节中，**IC设计处于产业链上游**，IC制造为中游环节，IC封装为下游环节。

集成电路产业链概况

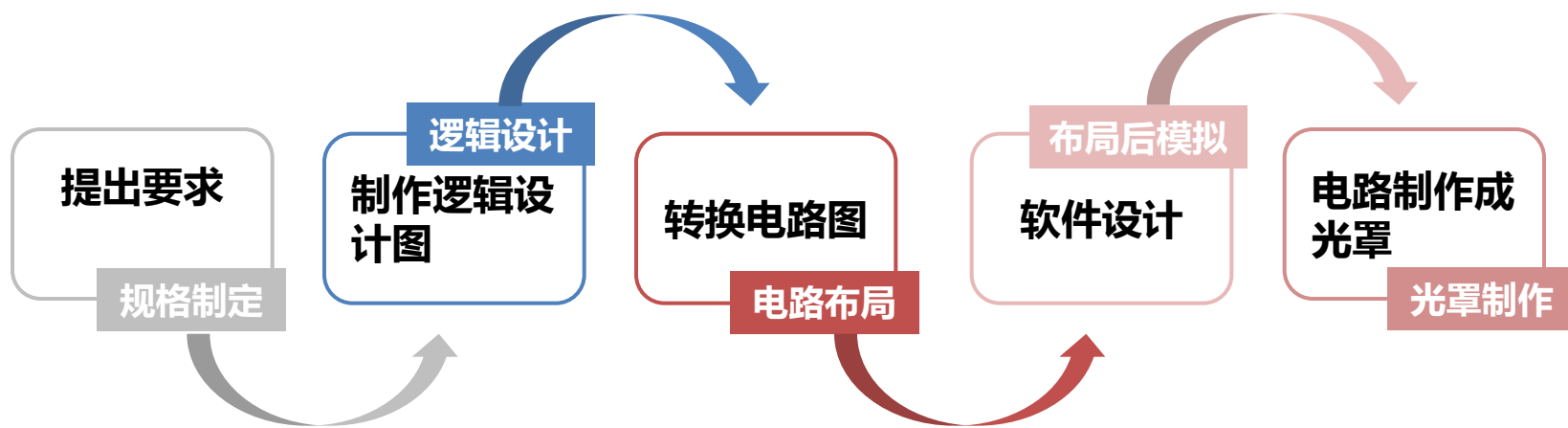


- # 芯片设计流程



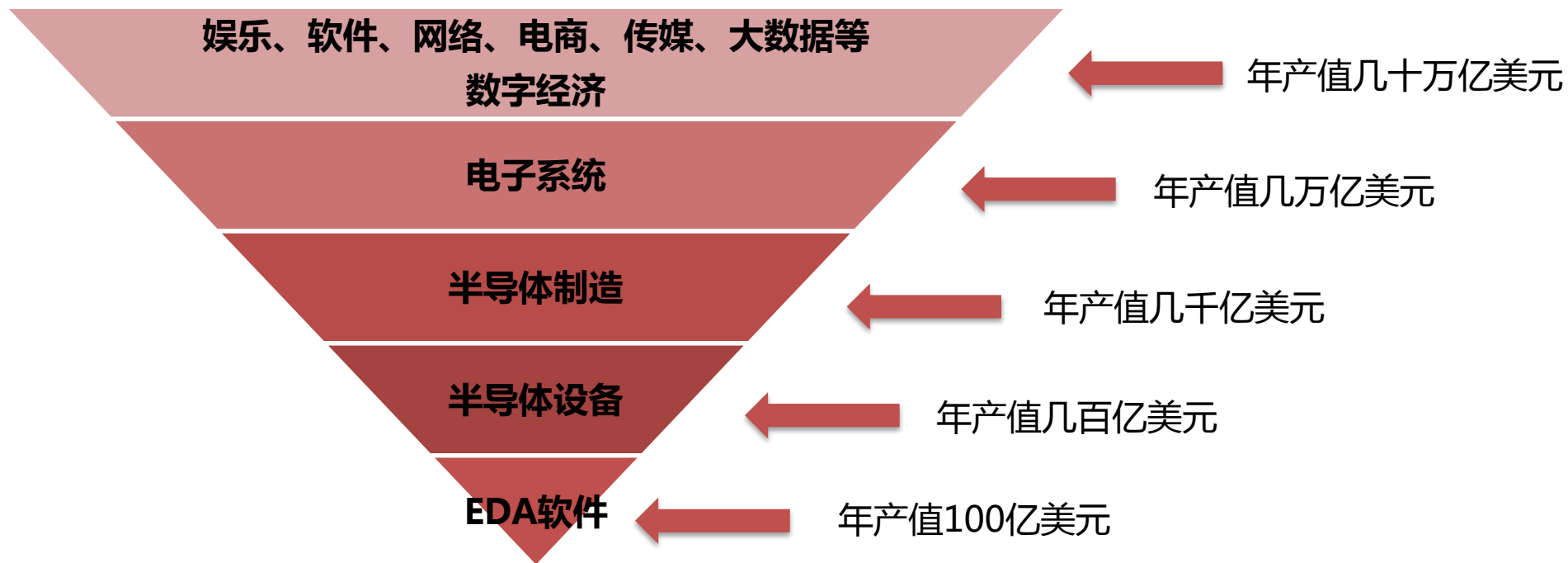
- EDA，是指电子设计自动化（Electronic Design Automation）用于芯片设计时的重要工具，设计时工程师会用程式码规划芯片功能，再透过EDA 工具让程式码转换成实际的电路设计图。
- 在 IC 设计中，逻辑合成这个步骤便是将确定无误的 HDL code，放入电子设计自动化工具（EDA tool），让电脑将 HDL code 转换成逻辑电路，产生电路图。之后，反复的确定此逻辑闸设计图是否符合规格并修改，直到功能正确为止。
- EDA是芯片设计最上游、最高端的产业，同时也是国内芯片产业链最为薄弱的环节。

芯片设计流程



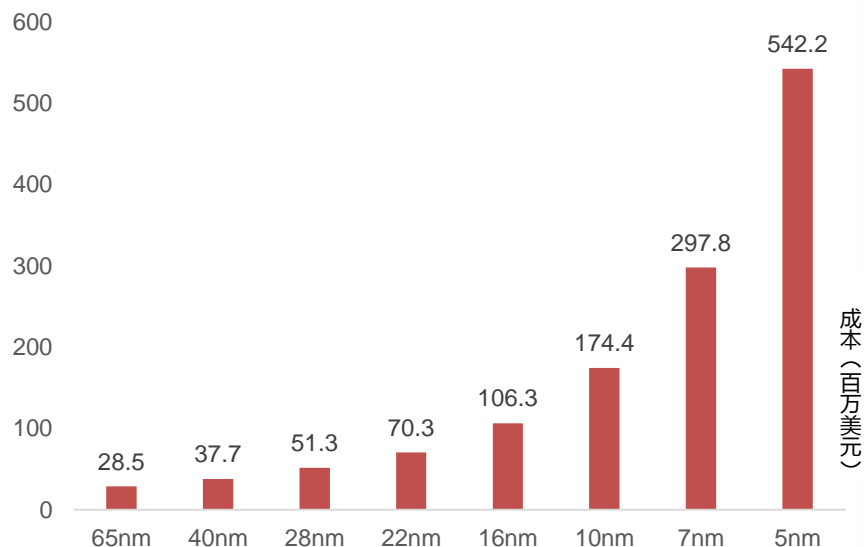
- 由于摩尔定理的存在，半导体整个行业都在不停地更新升级，行业壁垒越来越高。每一代芯片的更新，复杂度往往是前一代的两倍。作为芯片设计不可或缺的一环，EDA软件自身也在不断地进行更新迭代来跟上行业的发展。
- 从市场价值来看，整个EDA软件的**全球市场规模不足一百亿美元，却撬动了5000亿美元的半导体产业**。如果没有了这颗基石，全球所有的芯片设计公司都会直接停摆，半导体金字塔就会坍塌。

芯片/集成电路产业倒金字塔

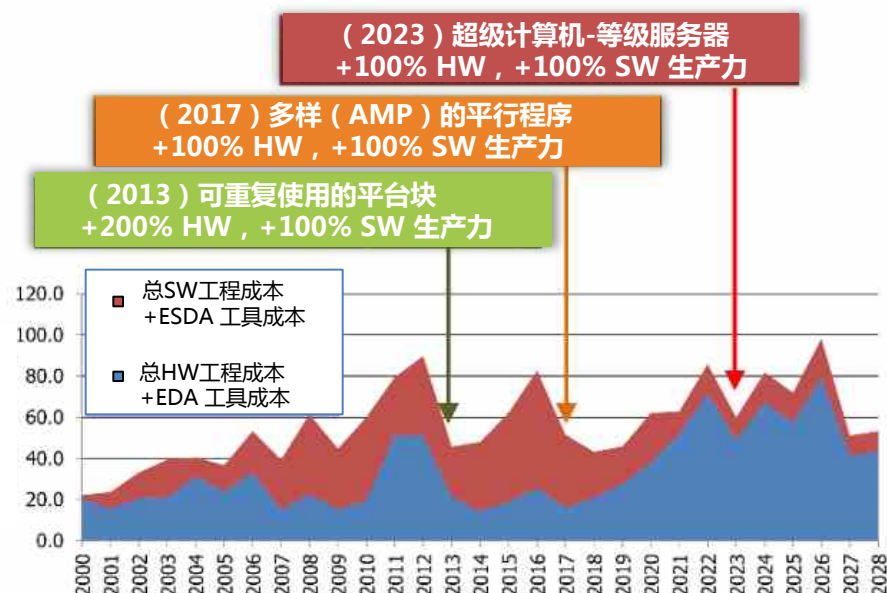


- 逻辑综合工具以及之后发展起来的EDA技术，让更大规模的集成电路成为可能。随着现在的芯片越来越复杂，目前最常用的SOC的晶体管个数更是动辄就是几亿，甚至上十亿，**其设计的复杂度决定了必须要由EDA完成。**
- 一般来说制程越先进，制造和研发费用愈来愈昂贵，多次流片失败直接倒闭的公司数不胜数，所以在芯片设计环节不允许有丝毫差错。根据加州大学Kahng教授的计算分析，在2011年一片芯上系统SoC的设计费大约是4000万美元。如果没有EDA技术进步，这笔费用会上升至77亿美元，**EDA软件让设计费用整整降低了200倍。**

SoC芯片的流片成本与制程的关系

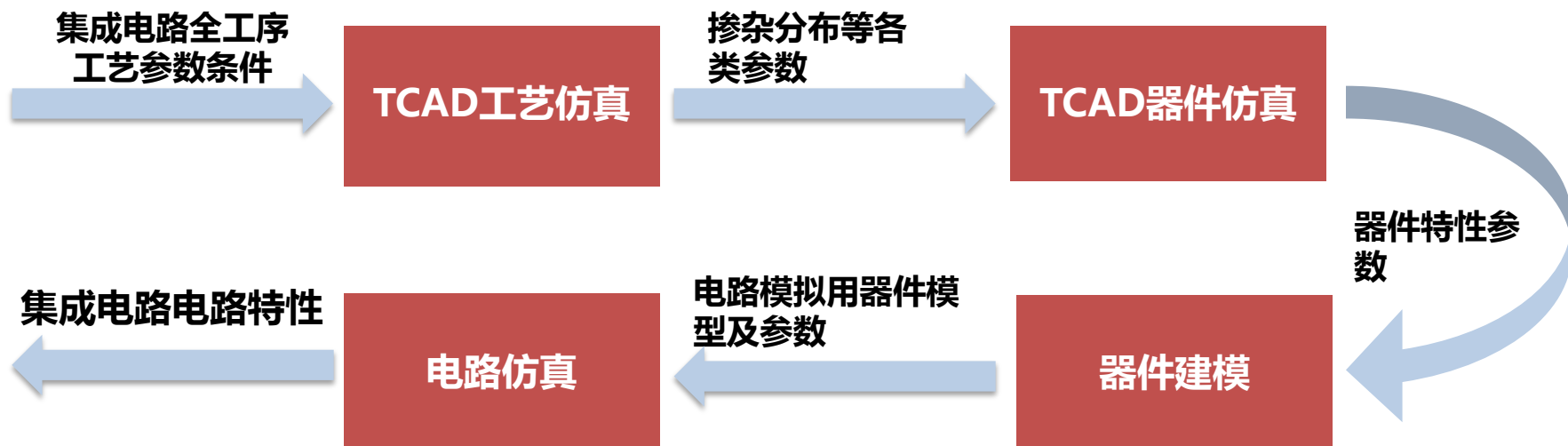


Eda软件极大降低了设计成本



- TCAD (Technology Computer Aided Design) 全称是半导体工艺和器件仿真软件。
- 在整个EDA软件中，TCAD在器件设计和工艺开发环节中发挥着至关重要的作用，是集成电路设计和制造中不可缺少的重要组成部分，**是EDA软件系统中的核心底层。**
- **TCAD通过减少实验次数和缩短研发时间，将生产成本降低40%。**
- 目前全球TCAD（传统TCAD）仿真工具主要被两家美国公司Synopsys和Silvaco垄断，两者市场份额总和超过90%。
- 但是随着集成电路技术的发展，其先进制造技术逐渐逼近3-5nm技术节点，传统的TCAD将面临巨大的困难和挑战。

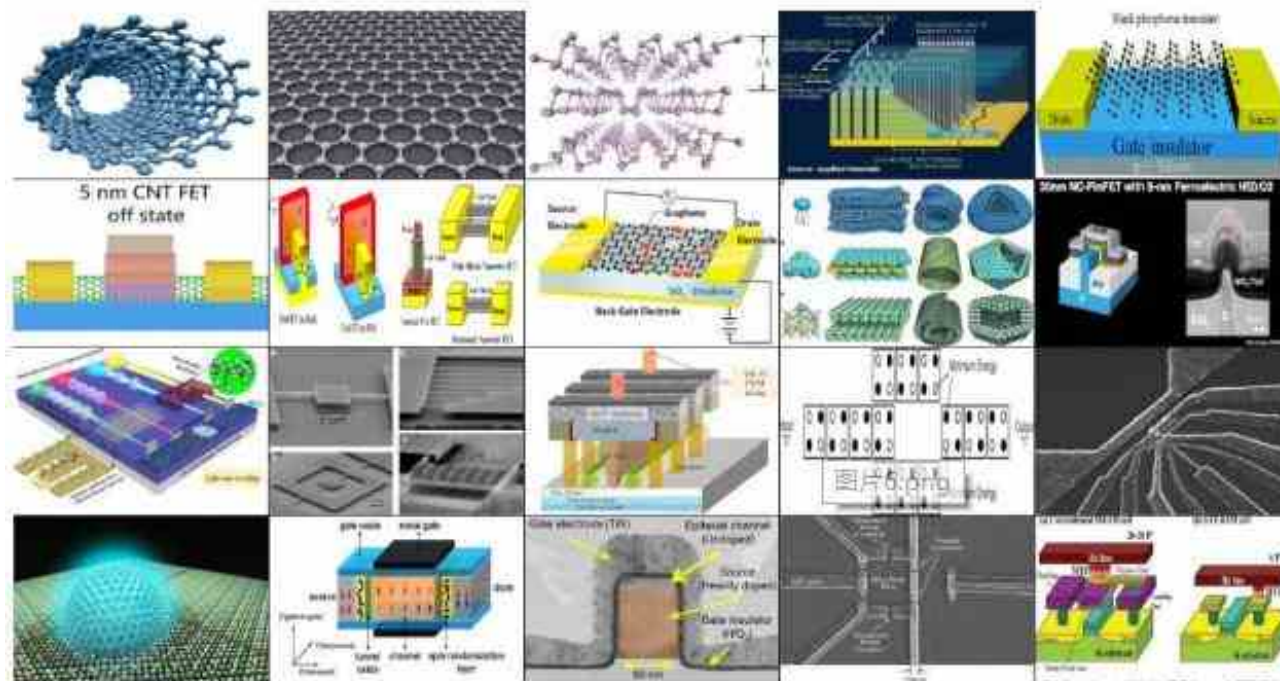
传统TCAD整体工作流程



传统TCAD面临的困境

- 随着集成电路技术的发展，其先进制造技术逐渐逼近3-5nm技术节点，新材料、新工艺、新器件不断涌入到实际的设计、制造等环节。
- 新技术对**集成电路所涉及的工艺、材料、器件结构都形成了巨大的挑战**，传统的TCAD软件将无法承担3-14nm电子器件的设计问题。主要的困难有3点：
 - I. 当器件到达深纳米尺度甚至原子尺度时，量子效应将起重要作用，而传统的模型没有完备地包含量子效应。
 - II. 当器件达到纳米尺度后，通过实验手段获得可靠的参数变得越来越困难和费时费力。
 - III. 诸多新型电子器件和电子材料的不断问世，完全超出了传统TCAD方法的应用范围。

新材料和新器件结构的涌现已经超越了传统硅基TCAD的能力范畴



- Atomistic TCAD是目前全球最先进和最准确的从原子尺度进行仿真，用来设计原子尺度电子器件的TCAD工具，完美的解决了传统TCAD面临的三大问题，包括量子效应、实验参数和新型器件。
- 与传统的工艺建模技术相比，Atomistic TCAD是原子级的计算机辅助设计软件，通过对纳米级半导体电子器件进行建模和仿真，无需进行大量实验测量便可以准确地获得过程技术参数。它可以有效地缓解纳米级半导体行业设计与制造中常见的难题，并有助于半导体制造商加快半导体工艺的开发，提高良率。
- 此外，Atomistic TCAD可以扩展到对任何新型材料进行仿真，并具有广泛的行业应用。

传统TCAD与Atomistic TCAD模型的对比

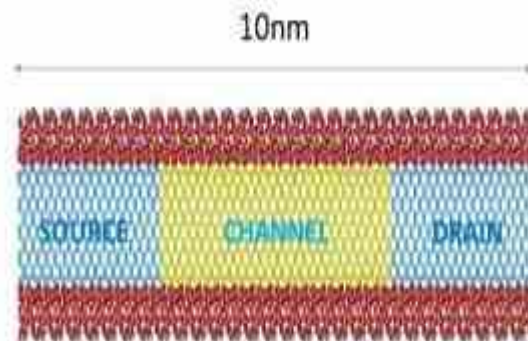
传统TCAD

需要依赖大量的实验参数



Atomistic TCAD

不需要参数



- 中国在20nm以上技术节点的EDA技术赛道上面临着重重挑战，其技术与国际先进水平仍然有较大的差距。
- 但是在TCAD领域，随着集成电路制造工艺水平到达3纳米，集成电路制造工艺控制问题、新的物理效应和器件架构等成为全球集成电路行业所面临的新问题。如此看来，我国企业和国外集成电路企业处在同一起点水平。
- 中国科学家以及相关的企业和研究所在若干器件物理和基础数学的研究已经走在世界前列。Atomistic TCAD的开发需要协同材料科学与工程、微电子、IT、物理、化学等多领域的协同，也是中国借此提升人才培养、多学科协同发展的绝佳契机。

基础科研推动工程技术发展

基础科研



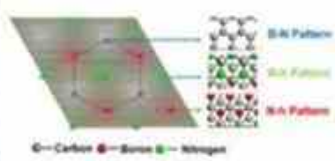
量子力学



器件模型



数学、物理

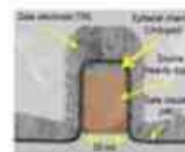


计算材料学及原子尺度模拟

工程技术



半经验器件模型



基于器件参数的TCAD

- EDA工具分为三部分：**前端**（Verilog数字描述、以及数模混合）；**后端**（Place&Routing布局与布线）；**验证**（DRC / LVS等）。
- 具体来说，在芯片的前端设计中，包含了芯片规格的制定和详细设计、HDL编码、仿真验证、逻辑综合、静态时序分析（SAT）以及形式验证；而后端设计中，包含了可测性设计（DFT）、布局规划（FloorPlan）、时钟树综合（CTS）、布线（Place & Route）、寄生参数提取以及版图物理验证等等.....这些工具主要还是掌握在国外EDA软件三巨头公司手里。

EDA设计流程所使用的工具

RTL设计

仿真

逻辑综合
DFT嵌入

形式验证

定时/功率/噪声

物理综合

布局验证

Verilog

VHDL

Cadence NCSim

Synopsys VCS

Mentor ModelSim

Synopsys Design Compiler

Cadence Encounter RTL Compiler

Synopsys Formality

Cadence Encounter Conformal

Synopsys PremeTime

Cadence Encounter Timing/power

Cadence Encounter

Synopsys Astro(Apollo)/ICC

Mentor Calibre

Cadence Assura(Dracular)

Synopsys Hercules

- EDA今天在计算机、通信、航天航空等领域的作用已不可置疑。EDA作为集成电路设计的基础工具，大致经历了以下几个发展阶段：

EDA发展历程

20世纪70年代 CAD时代

设计人员依靠**手工**完成电路图的输入、布局和布线。到了70年代中期，可编程逻辑技术出现了，开发人员尝试将整个设计工程自动化，不再仅仅满足于完成光刻掩模版的出图。这是EDA的雏形时期。

20世纪80年代 EDA走向商业 化

可编程逻辑器件开始成熟，硬件描述语言VHDL和Verilog产生了，这为EDA的商业化打下非常好的基础。

20世纪90年代 系统设计阶段

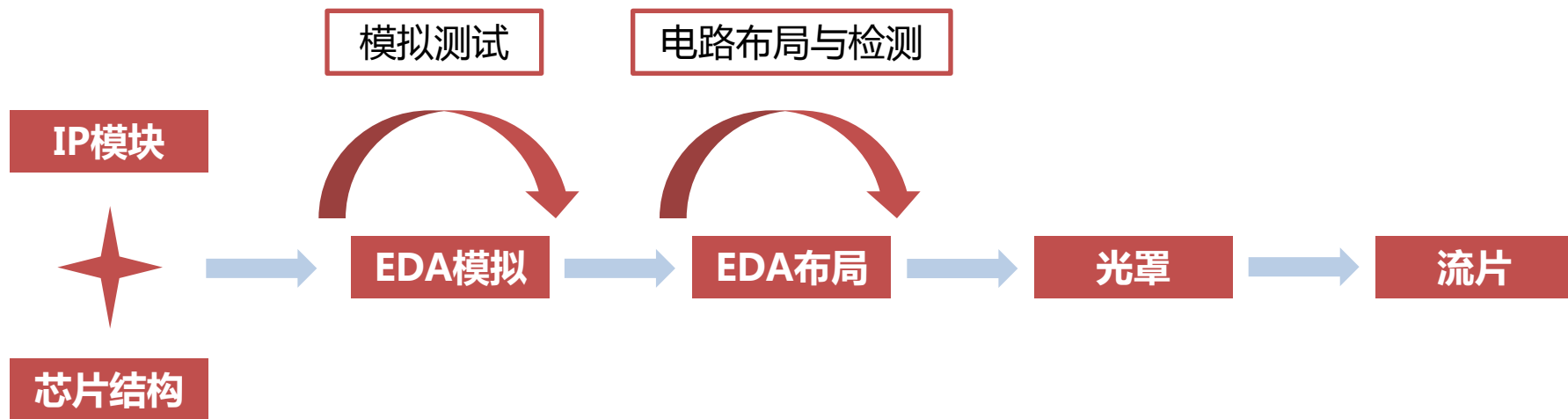
随着硬件语言的标准化和集成电路设计方法的不断发展，推动了EDA设计工具的普及和发展。这个时期的EDA技术特征是高级语言描述、系统级仿真和综合技术。

21世纪后 快速发展阶段

在仿真验证和设计两个层面支持标准硬件语言的EDA软件工具功能更加强大，更大规模的可编程逻辑器件不断推出，系统级、行为级硬件描述语言趋于更加高效和简单。

- IP核 (Intellectual Property Core) 是指在半导体集成电路设计中那些可以重复使用的、具有自主知识产权功能的设计模块，设计公司无需对芯片每个细节进行设计，通过购买成熟可靠的IP方案，实现某个特定功能，这种类似搭积木的开发模式，**缩短了芯片开发的时间，提高了芯片的可靠性。**
- 多数SoC厂商依赖IP设计SoC芯片的过程，其本质就是寻找验证及整合IP核的过程。IP核变成了SoC设计的基础，深刻的影响着SoC的设计。随着需求端的快速变化，上市时间越来越短，**SoC设计公司对成熟IP的依赖程度日益增加。**
- 根据imagination2015统计，设计一款处理器需要3~4年，平均成本1~2亿美元，**IP授权将成本削减到1000万元到5000万美元，同时减少一半的时间。**

芯片设计流程



三类IP内核	三种不同的存在形式	特点
软核	HDL语言形式	用VHDL等硬件描述语言描述的功能块，并不涉及用什么具体电路元件实现这些功能，优点是设计周期短，设计投入少，布局 and 布线灵活，缺点是一定程度上使后续工序无法适应整体设计，性能上也不可能获得全面的优化，软核通常以加密形式提供，实际的 RTL 对用户不可见。
固核	网表形式	对软核进行了参数化，用户可通过头文件或图形用户接口(GUI)方便地对参数进行操作，由于内核的建立(setup)、保持时间和握手信号都可能是固定的，因此其它电路的设计时都必须考虑与该内核进行正确地接口。
硬核	版图形式	提供设计阶段最终阶段产品——掩膜，以经过完全的布局布线的网表形式提供，同时还可以针对特定工艺或购买商进行功耗和尺寸上的优化，尽管硬核由于缺乏灵活性而可移植性差，但由于无须提供寄存器转移级(RTL)文件，因而更易于实现 IP 保护。

半导体IP行业的竞争格局

- 半导体IP行业的客户积累，是一个较长期的过程，且客户黏性较强，其原因主要包括以下三点：
 - I. IP技术护城河的形成，无论硬件、基础软件和应用软件，都需要长时间研发投入的积累。
 - II. 由于IP模块和芯片设计企业客户的研发体系是深度耦合的，IC设计企业的技术积累，全都基于所采用的IP，因此迁移成本较高。
 - III. 上下游生态网络的建立，对于IP授权企业来说，本身就是护城河。这是由于客户在选择芯片设计提供商时，极为谨慎，会重点关注其是否有相应的成功案例。
- 以上三点，决定了IP授权行业，往往形成**赢家通吃的竞争格局**，新近厂家，较难在短时间内超越竞争对手。

排名	公司	2018年营收 (百万美元)	2019年营收 (百万美元)	增长率	2019年市占率
1	ARM (Softbank)	1610.0	1608.0	-0.1%	40.8%
2	Synopsys	629.8	716.9	13.8%	18.2%
3	Cadence	188.8	232.0	22.9%	5.9%
4	SST	104.8	115.0	9.7%	2.9%
5	Imagination Technologies	124.6	101.1	-18.9%	2.6%
6	Ceva	77.9	87.2	11.9%	2.2%
7	Verisilicon	66.3	69.8	5.3%	1.8%
8	Achronix	52.5	50.0	-4.8%	1.3%
9	Rambus	49.9	48.8	-2.2%	1.2%
10	eMemory Technology	47.9	46.8	-2.3%	1.2%
	Others	790.2	862.4	9.1%	21.9%
	Total	3742.7	3938.0	5.2%	100%

- 常规的IP设计过程费时费力，而自动IP生成则是希望能通过直接把顶层架构设计（对于数字IP）或模块指标（模拟IP）映射到电路。这样一来，**就能大大节省设计的时间和成本，同时可以做更多的设计探索，最终收敛到最优设计。**

传统的数字电路IP设计与自动IP生成的对比

传统数字电路IP设计环节



数字领域的自动IP生成环节

使用①中高级语言设计，跳过②③直接生成

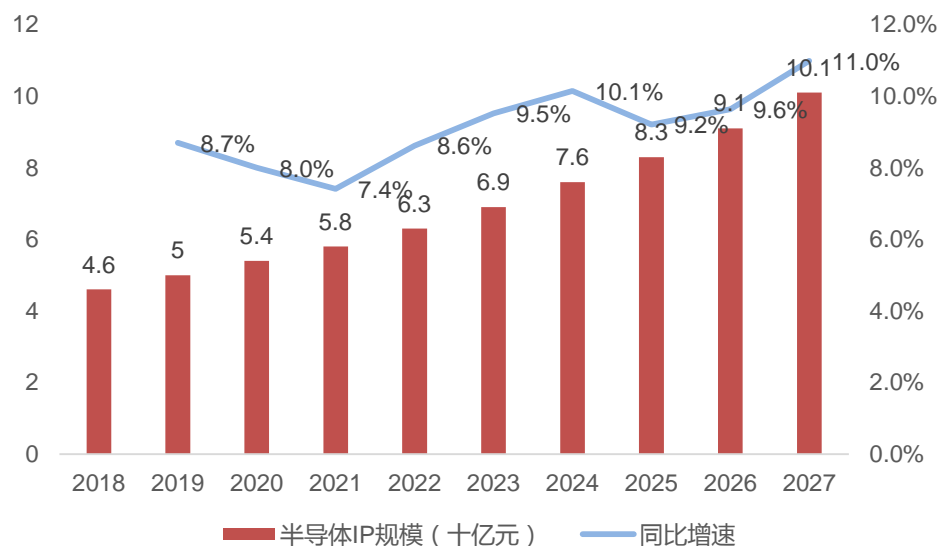
RTL

门级网表

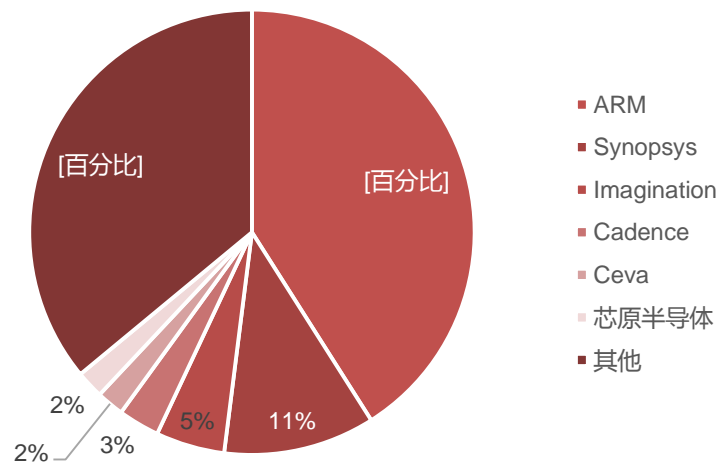
版图GDS

- 半导体IP市场将从2018年的46亿美元增长至2027年的101亿美元，年均复合增长率为9.13%，市场前景广阔。其中处理器IP市场年均复合增长率预计为10.15%，数模混合IP市场年均复合增长率预计为6.99%，射频IP市场年均复合增长率预计为8.44%。
- 自动IP生成领域对于中国的半导体行业有重要价值，中国距离全球先进的差距也并不大，因此，如果得到足够支持的话有机会能在未来数年内达到全球领先水平。
- 对于模拟IP自动生成来说，发展时间还不长，中国和国外巨头尚处于同一起跑线。而拥有下一代的自动模拟IP生成工具，也有利于巩固中国模拟IP设计强国的地位。

全球半导体IP市场规模



2018年全球主要IP授权企业市场份额



一、EDA行业投资逻辑框架

二、EDA：芯片产业链创新源泉

三、从巨头崛起看产业发展特点



EDA的全球市场格局

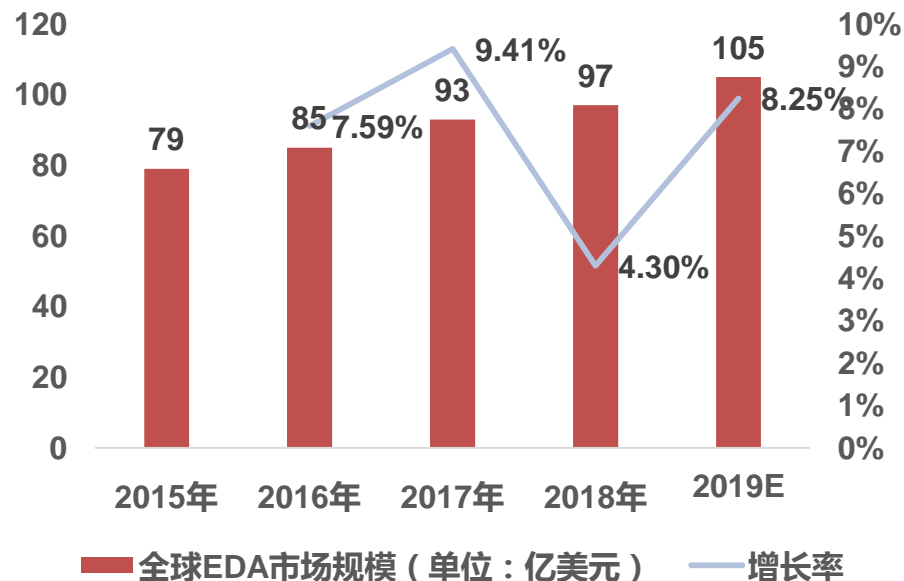


EDA产业的五大特点

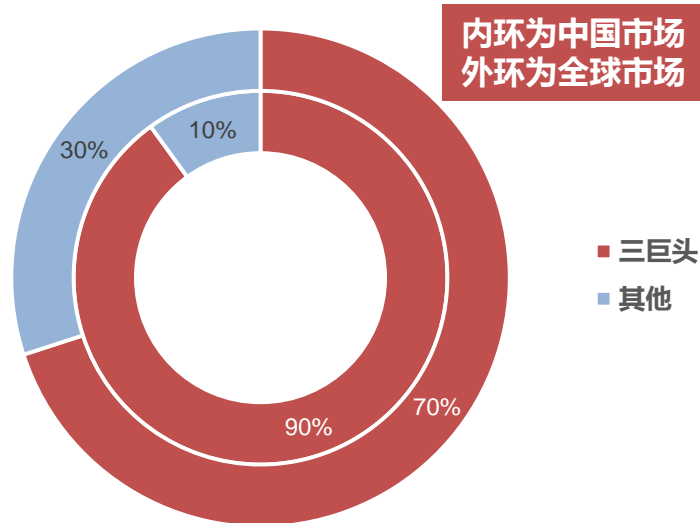
四、国产EDA路在何方

- 全球EDA市场现状：**行业规模增大，整体增速较低。**
- 随着EDA行业的发展，相关软件产品逐渐增多，再加上全球芯片制造中对EDA产品的需求加大，使得EDA行业市场规模不断提高，但整体增速不高。据统计，2018年全球EDA行业市场规模为97.04亿美元，较2017年同比增长4.30%。预计2019年年收入为105亿美元，同比增长8.25%。
- 经过不断的市场洗牌，EDA行业已经从上世纪的百家争鸣缩减到目前三大巨头，成为一个高度垄断的行业。

2015-2019全球EDA行业市场规模和增长情况



EDA产业竞争格局



分产品

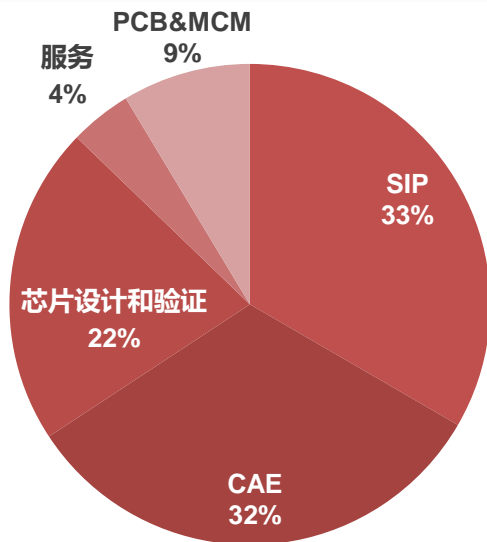
EDA特点：**工具和服务的销售增长通常落后于芯片的销售增长情况。**

2019年第一季度资料显示，SIP市场规模约为8.66亿美元，占行业总收入约33.36%；CAE市场规模约为8.41亿元，占比约为32.38%；PCB&MCM（印刷电路板和多芯片模块）市场规模2.24亿美元，占比约为8.63%。

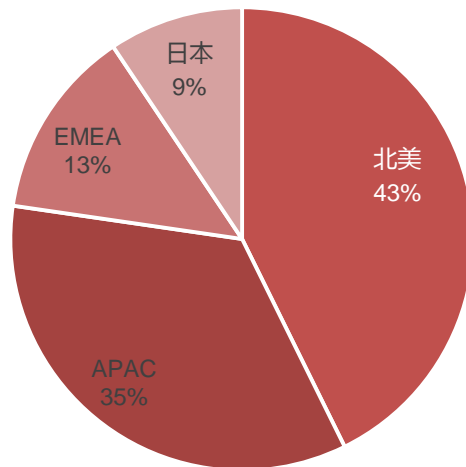
分区域

从区域来看，北美地区是EDA软件行业发展最好的地区，在全球市场占比高达42.7%；其次是**APAC地区（亚太地区）**，**近年来需求上升较快，占据了34.6%的市场份额**；最后是EMEA地区（欧洲、中东和非洲地区）和日本地区，占比相对较小，分别占据13.3%和9.4%的市场份额。

2019年Q1全球EDA行业分产品规模占比



2019年全球EDA行业分区域规模占比



SYNOPSYS®

cadence®

Mentor
Graphics®

- 拥有具备总体优势的**完整的全流程产品**
- 在部分领域**绝对优势**
- **约占全球市场80% (三巨头)**
- Revenue > \$1B

ANSYS®

PDF/SOLUTIONS® Emyrean 华大九天

SILVACO

- 拥有特定领域全流程
- 在局部领域技术领先
- **约占全球市场15%**
- Revenue: \$20M-\$200M

Semitronix XPEEDIC
ACCELERATE YOUR IC DESIGN

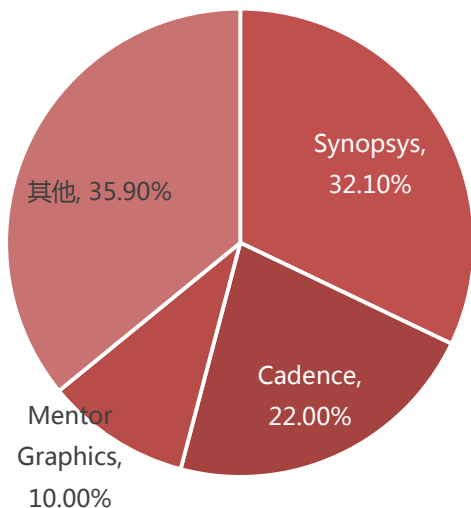
JEDAT®
Japan EDA Technologies

- **点工具**为主 (约50家)
- Revenue < \$20M

.....

- 目前，全球EDA软件供应者主要是**国际三巨头Synopsys、Cadence和Mentor Graphic**，三大EDA企业占全球市场的份额超过60%。2018年，Synopsys全球市场份额领先，占比达到32.10%；Cadence次之，占比为22.00%；Mentor Graphic占比为10.00%。

2018年全球EDA市场份额占比



EDA三巨头公司概况

公司	Synopsys	Cadence	Mentor
成立时间	1986	1988	1981
公司总部	美国硅谷	美国加州	美国俄勒冈州
全球员工数	13200+	7600左右	6000左右
营业额	>\$30亿	>\$21亿	>\$12亿
特色产品	Polaris DesignWare IP Fusion	TensilicaDSP IP Virtuoso	Calibre Hyperlynx

- Synopsys（新思科技）致力于创新改变世界，在芯片到软件的众多领域，新思科技始终引领技术趋势，与全球科技公司紧密合作，共同开发人们所依赖的电子产品和软件应用。
- 新思科技是**全球排名第一的芯片自动化设计解决方案提供商**，**全球排名第一的芯片接口IP供应商**，同时也是信息安全和软件质量的全球领导者。



No.1芯片自动化设计
解决方案提供商



No.1芯片接口IP提供商



信息安全和软件质量
的全球领导者

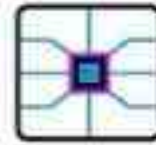
新思科技5大产品集群



Design设计
卓越的芯片设计实
现EDA解决方案



Verification验证
完整的系统验证一
体化解决方案



IP硅智核
世界一流的芯片IP
供应商



Silicon制造
支持前沿工艺开发
和制造的解决方案



Software软件
确保应用软件品质及
安全的软件解决方案

自1986年成立以来，Synopsys通过发起80项并购交易，收购产业链上下游的一些对于公司发展有利的厂商和业务，达到了扩大业务规模、进行技术整合的目的。2002年，Synopsys通过收购Avanti公司，成为**EDA历史上第一家可以提供顶级前后端完整IC设计方案的领先EDA工具供应商**，并在**2008年**超越Cadence成为**全球最大的EDA工具厂商**。

Synopsys收购史上重大事件

1986年以Aart de Geus为首的团队创办了Optimal Solutions, Inc.，1987年重新命名为Synopsys，公司开创了一个由自上而下的设计定义的时代。凭借逻辑综合工具，公司取得了良好的效益。

1990年Synopsys收购了Zycad公司的VHDL仿真业务，并推出了**测试综合产品**

1995年收购了**Silicon Architects**，原因在于Silicon Architects开创性地参与了下一代门阵列技术（基于单元阵列）的开发。

1997年收购深亚微米分析的**Epic Design Technology**和开发高级仿真产品的**Viewlogic Systems**。

2002年以8.3亿美元收购与Cadence结束专利诉讼的**Avanti**公司，自此Synopsys成为**EDA历史上第一家可以提供顶级前后端完整IC设计方案的领先EDA工具供应商**。

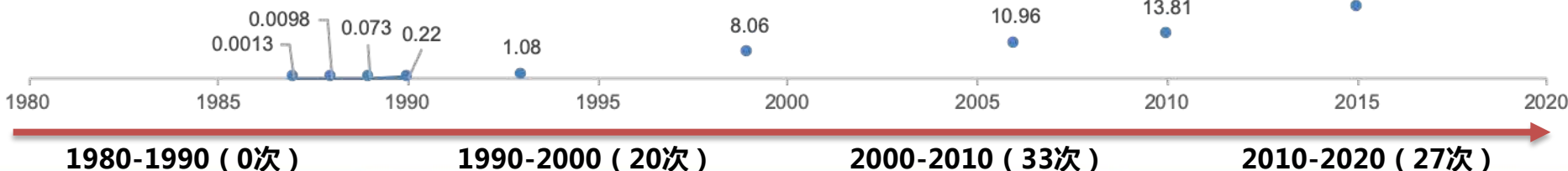
2008年兼并**FPGA实现和调试领域**领导者**Synplicity**，Synopsys进入了FPGA和快速增长的原型市场。

2010年收购**ORA**公司，成立Synopsys-OSG部门以加强**半导体制造方面光学技术**的最新突破，开发下一代半导体芯片。

2012年收购当时全球第四大EDA工具商**Magma**。因为Magma的创始人对于**复杂时序约束**有着精确的认知。

2012年后期收购**思源科技 SpringSoft**，以完善纠错与全定制技术组合。

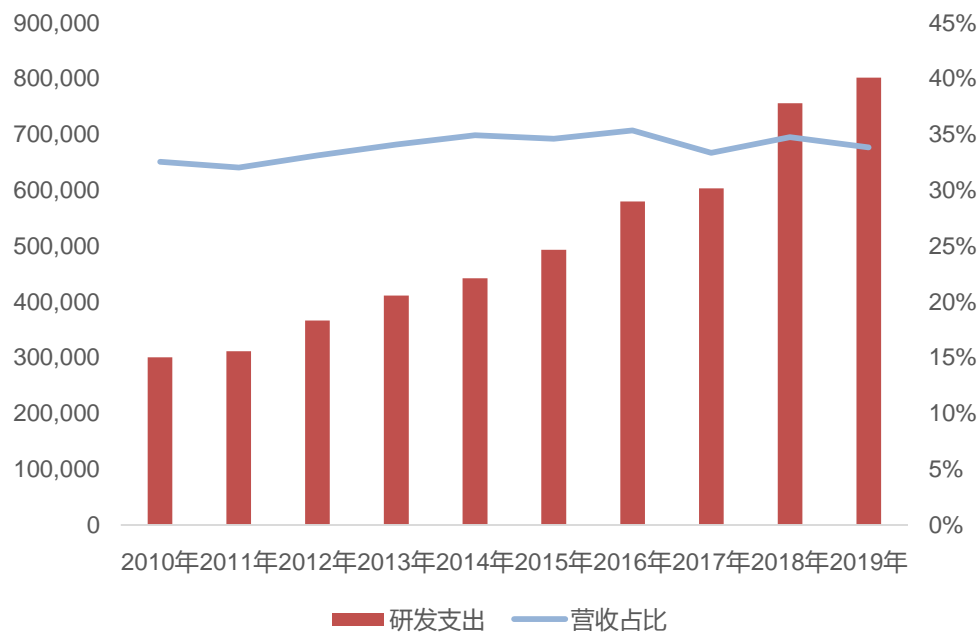
营收（亿美元）



Synopsys成功的其他要素

Synopsys成为全球最大的EDA工具厂商，除了公司不断的并购完善自己的产品体系外，还离不开持续增长的研发支出，研发费用作为公司营运开支中占比最大的部分，高达30%，2019年Synopsys的研发费用为80.19亿元人民币。除此之外，还有美国政府对于EDA公司的政策扶持，也是Synopsys成功的原因之一。

2010-2019年Synopsys研发支出及占比(单位：万元)



美国国防部ERI补贴项目



美国国防部在电子复兴计划 (ERI) 第一批项目中对EDA龙头公司的补贴

公司名称

SYNOPSYS®

项目名称

POSH (开源硬件)

项目内容

将开源的文化和能力，代入硬件设计领域，实现超复杂SoC的低成本设计

补助资金

\$610万美元

- Cadence（铿腾电子）为EDA业界第二厂商，在1988年由SDA与ECAD两家公司兼并而成，到1992年已占据EDA行业龙头地位，但到2008年被Synopsys超越。
- Cadence工具集中在**模拟电路，PCB电路，FPGA工具**。Cadence也有一套完整的ASIC设计工具，但不及Synopsys。在全定制设计中Cadence的Virtuoso工具仍然非常强大，强大的模拟电路设计工具奠定了Cadence在EDA行业全球第二的地位。

Cadence公司产品&平台

分类	卓越设计	系统创新	普遍智能	CADENCE云
产品	Digital Design and Signoff	System Analysis		CADENCE CLOUD
	Custom IC/Analog/RF Design		AI/Machine Learning	
	System Design and Verification	Embedded Software		
	IP		AI IP Portfolio	
	IC Package Design and Analysis	PCB Design and Analysis		
平台	Virtuoso平台	Encounter数字集成电路设计平台	Incisive功能验证平台	Allegro系统互联平台

Cadence公司在1982—2020年的时间里，经过了大大小小、多达62次的并购事件，最终奠定了EDA行业第二的位置，这也说明了它的成功离不开不断的并购扩张。

Cadence收购史上重大事件

1988年6月1日，最早的两家软件EDA公司——ECAD和SDA合并，宣告Cadence的诞生。

1989年收购Tangent Systems，并推出时序驱动ASIC布局和布线工具。

1990年收购Gateway Design Automation，将Verilog语言引入公开应用领域，促进了原理图设计到硬件描述语言的转变。

1994年收购Comdisco Systems和Redwood Design Automation，普及了业内首批系统级设计技术。

1998年收购Quickturn，成功立足仿真硬件和软件市场，后来逐渐演变成今天的Palladium产品。

1999年收购OrCAD，收获EDA行业PCB板设计软件及服务的最大客户群。

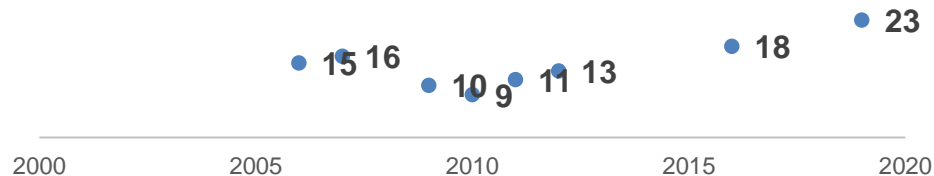
2001-2002年多项战略性收购最新的IC设计技术，包括CadMOS串扰噪声分析技术、Silicon Perspective硅片虚拟原型技术、Plato的NanoRoute技术和Simplex的信号与电源完整性技术。

2010年收购Denali Software，获得其著名的存储IP和VIP。

2013年收购Evatronix、Cosmic Circuits和Tensilica，分别扩展其在高速接口、模拟/混合信号和DSP领域的IP产品。

2014年收购形式验证领域的市场领袖Japer Design Automation和高阶综合工具供应商Forte Design Systems。

营收（亿美元）



1980-1990（8次）

1990-2000（19次）

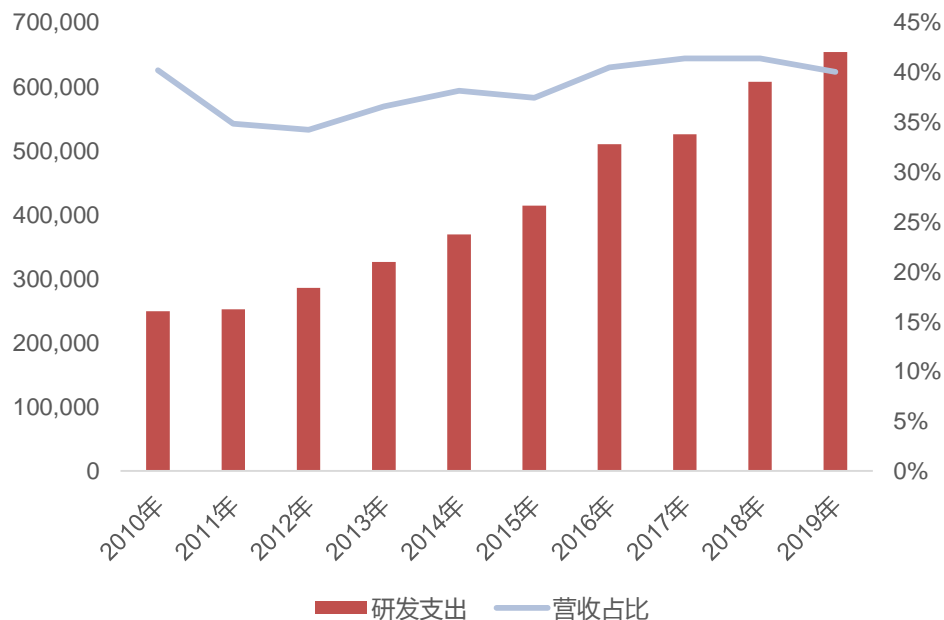
2000-2010（25次）

2010-2020（10次）

Cadence成功的其他要素

Cadence作为全球第二大的EDA工具厂商，近两年研发支出占总营收的比例**超过40%**，2019年Cadence的研发费用为65.40亿元人民币。除此之外，Cadence同样收到了来自于国防部的政策扶持。

2010-2019年Cadence研发支出及占比（单位：万元）



美国国防部ERI补贴项目



美国国防部在电子复兴计划（ERI）第一批项目中对EDA龙头公司的补贴

公司名称

cadence®

项目名称

IDEA（电子装置智能设计）

项目内容

创建一个“无需人工参与”的芯片布局规划（layout）生成器，使用机器学习技术来进行芯片设计等

补助资金

\$2410万美元

- Mentor是一家EDA软件和硬件公司，也是电路板解决方案的市场领导者，主要提供**电子设计自动化先进系统电脑软件与模拟硬件系统**。Mento的工具虽没有前两家全面，没有涵盖整个芯片设计和生产环节，但在**PCB设计工具**等方面占据优势。综合来看，Mentor在全球EDA市场中排名第三。

Mentor公司主要软件&客户

EDA公司	主要EDA软件	客户
Mentor Graphics	Expedition	索尼、中兴、通用电气、艾默生电气、伟创力、天弘电子、爱立信
	PADS	联想、通用电气、艾默生电气、TCL、迈瑞医疗、朗科、创维、清华同方、斯达康
	Mentor DMS	惠普
	BoardstationPCB	摩托罗拉、诺西、宏基、纬创资通
	DxDesigner	华为

Mentor Graphics的并购史

同样地，Mentor公司也在过去的几十年的时间里，在66次不断的并购和被并购中，集聚了行业的优势和力量，在被西门子收购之后，仍然保持着行业的龙头地位。

Mentor收购史上重大事件

1981年，一帮年轻人离开美国俄勒冈州当时最大的电子制造公司Tektronix公司，创立了 Mentor Graphics。

1983年Mentor第一次出手收购了CADI（加州自动化设计公司），并发布交互式模拟仿真软件MSPICE。

1988年以500万美元兼并了老东家Tektronix公司的CAE业务。

1990年收购Silicon Compiler Systems公司，并尽力将8.0版本的研发拖回正轨，公司因此分成3个研发团队。

1990，Mentor 收购 Silicon Compiler Systems 公司，并尽力将8.0 版本的研发拖回正轨，公司因此分成 3 个研发团队。

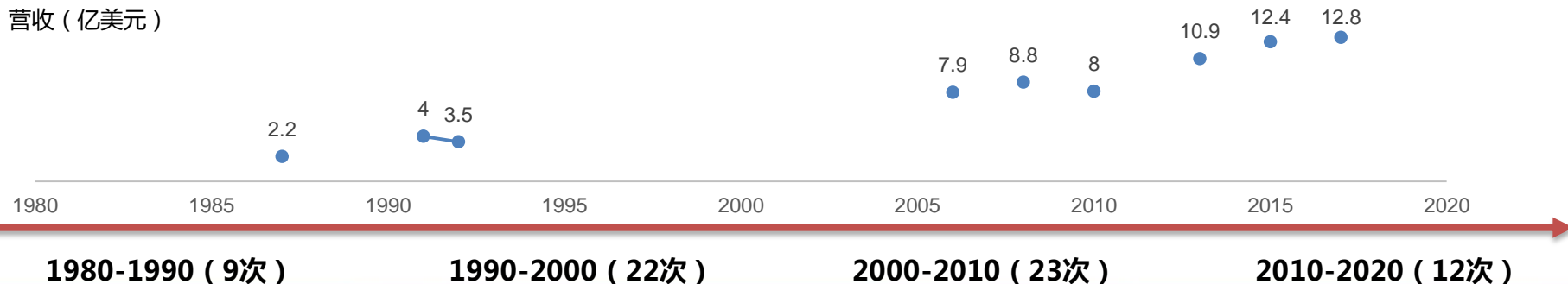
2008年以6000万美元现金收购Flomerics PLC公司。

2009年以1300万美元股票方式收购硅材料制造测试公司LogicVision。

2010年以5000万美元收购Valor Computerized Systems公司。

2016年西门子以45亿美元收购Mentor Graphics。Mentor Graphics成为西门子数字工厂DF集团的一部分。

营收（亿美元）



通过分析三大巨头的崛起之路，发现存在以下五大特点：

➤ 1、寡头垄断

国际三巨头所占国际市场份额超过60%，在国内市场寡头垄断的现象更加严重，三巨头所占比例高达95%，可以看出EDA产业为寡头垄断的状态。



采购软件和服务

涵盖整个芯片设计和生产环节的EDA供应商



➤ 2、EDA行业并购频繁

EDA国际三巨头在过去的30多年里，经过了60+次数的并购，才最终奠定了如今在行业内的寡头垄断地位，其中Synopsys的并购次数更是高达80次，这说明EDA产业的发展是离不开并购扩张的。

80次
并购事件



66次
并购事件

SIEMENS

Mentor
A Siemens Business

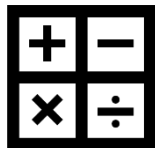
62次
并购事件

cadence

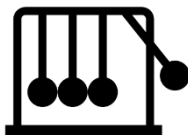
➤ 3、产业投资周期长、技术积累

EDA行业的产品和服务需要长时间的技术积累，内容涵括了众多基础科学，是整个工业软件的智慧结晶。

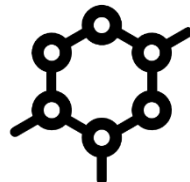
基础科学



数学



物理



化学



生物

通过分析三大巨头的崛起之路，发现存在以下五大特点：

➤ 4、需建立产业生态圈，产业链上下游联动支持

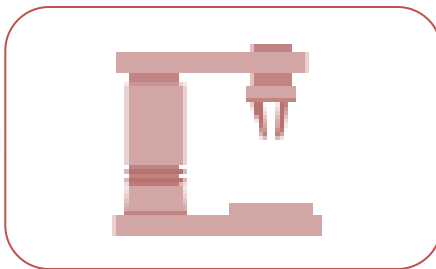
EDA作为半导体行业的第一个环节，是制造和设计的纽带。EDA与工艺设计强相关，既要跟着工艺跑，又需要用户的信任去验证，所以必须获得产业链上下游支持，建立产业生态圈，才能更好的发展。

集成电路产业链

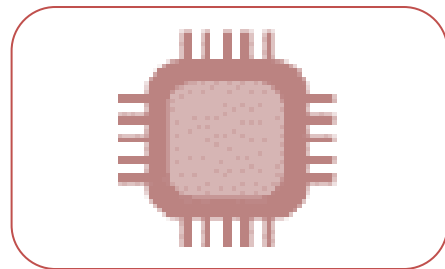
上游支撑



中游制造



下游应用



- **各类技术服务**：电路分析、布图分析、IP授权等
- **软件工具**：EDA等
- **设备**：光刻机、涂胶显影机、CVD、PVD、测试机、探针台、划刻机等
- **材料**：硅片、光刻胶，掩膜板、抛光材料、特种电子气体、化学试剂等

- **设计**：包括规格定制、电路布局与环绕等
- **生产**：利用一系列标准加工工艺将版图结构转移到晶圆上，形成立体化电路
- **封装**：后端工艺，对IC进行封装保护，形成芯片产品
- **测试**：贯穿IC制造全流程，主要包括设计验证等

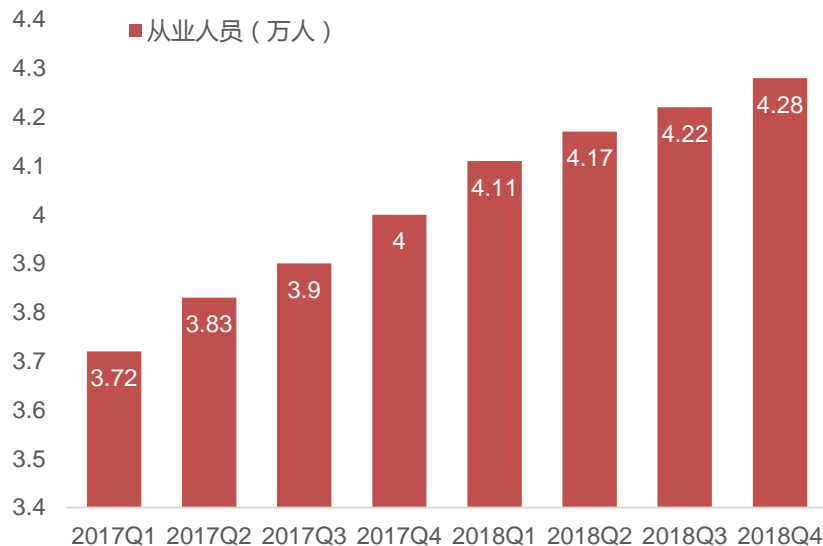
- **工业产品**：机器人、工控设备、汽车电子、生物医药，航空航天等
- **消费电子产品**：可穿戴设备、无人机、人工智能、智能家居、电源等
- **计算机相关产品**：CPU、GPU存储、显示、网络设备等
- **通信周边产品**：卫星、基站、手机、线缆等

通过分析三大巨头的崛起之路，发现存在以下五大特点：

➤ 5、对人才的需求强烈

EDA行业需求的人才主要是工具软件开发人才，工艺及器件背景的工程师、熟悉IC设计流程的工程师、数学专业人才、应用及技术支持人和销售类人才，就业面相对窄。

2017-2018全球EDA市场从业情况



Cadence部分高校合作项目

时间	高校	合作项目
2013年	苏州大学	微电子科学与工程专业校内实践基地
2014年	合肥工业大学	合肥工业大学-Cadence联合实验室
2016年	西安电子科技大学	集成电路设计培训中心
2018年	华南理工大学	华南理工大学-CadenceOrCAD联合实验室

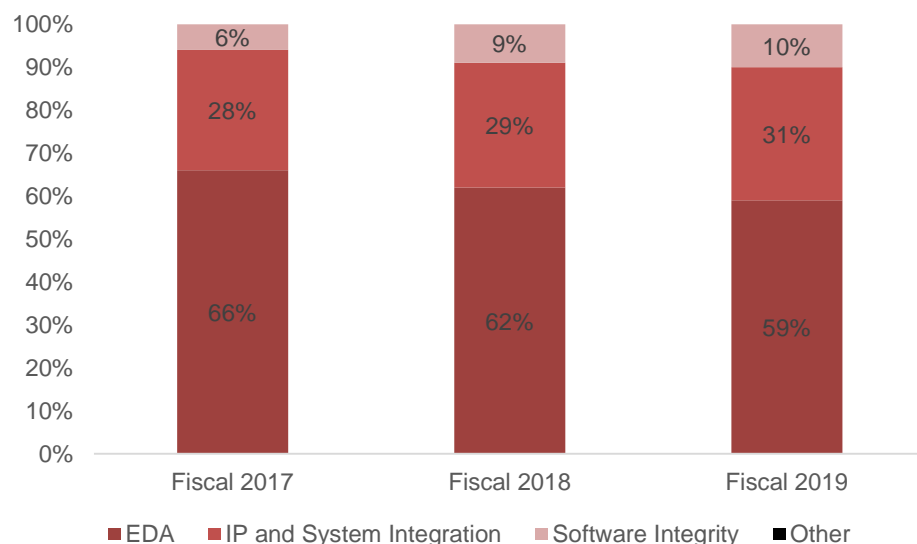
● 平台化发展：

Synopsys和Cadence采取的发展战略是平台性发展，前端设计-前端仿真/验证-后端设计-后端仿真/验证-流片，全流程覆盖，并形成设计的闭环。而他们的客户则会更加倾向于平台化的EDA采购。

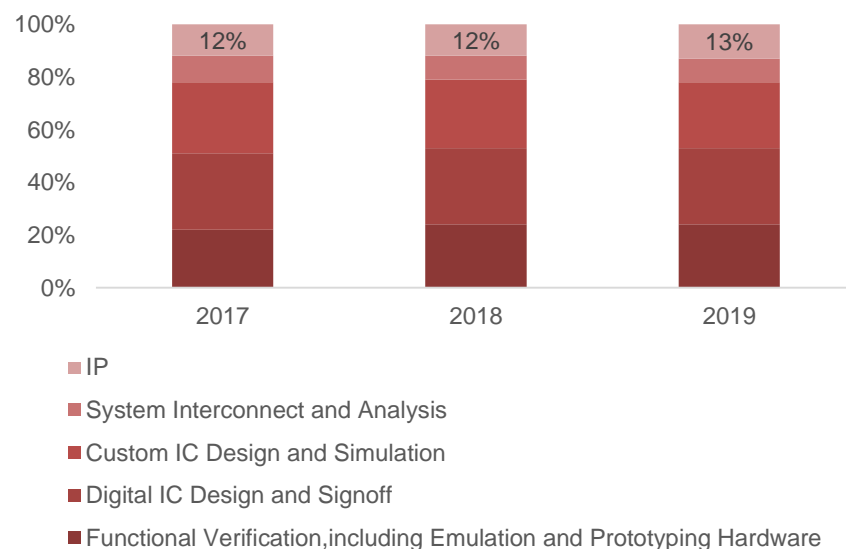
● EDA与IP绑定：

IP授权的出现源自半导体设计行业的分工，设计公司无需对芯片每个细节进行设计，通过购买成熟可靠的IP方案，实现某个特定功能。目前EDA设计软件领域集中度较高，Synopsys、Cadence等公司将自己的软IP集成在设计软件中，进一步增加了用户黏性，从而达到知识IP和EDA工具锁定在一家企业的目的，近几年，Synopsys IP营收占比节节攀升。

Synopsys收入构成



Cadence收入构成



一、EDA行业投资逻辑框架

二、EDA：芯片产业链创新源泉

三、从巨头崛起看产业发展特点

四、国产EDA路在何方



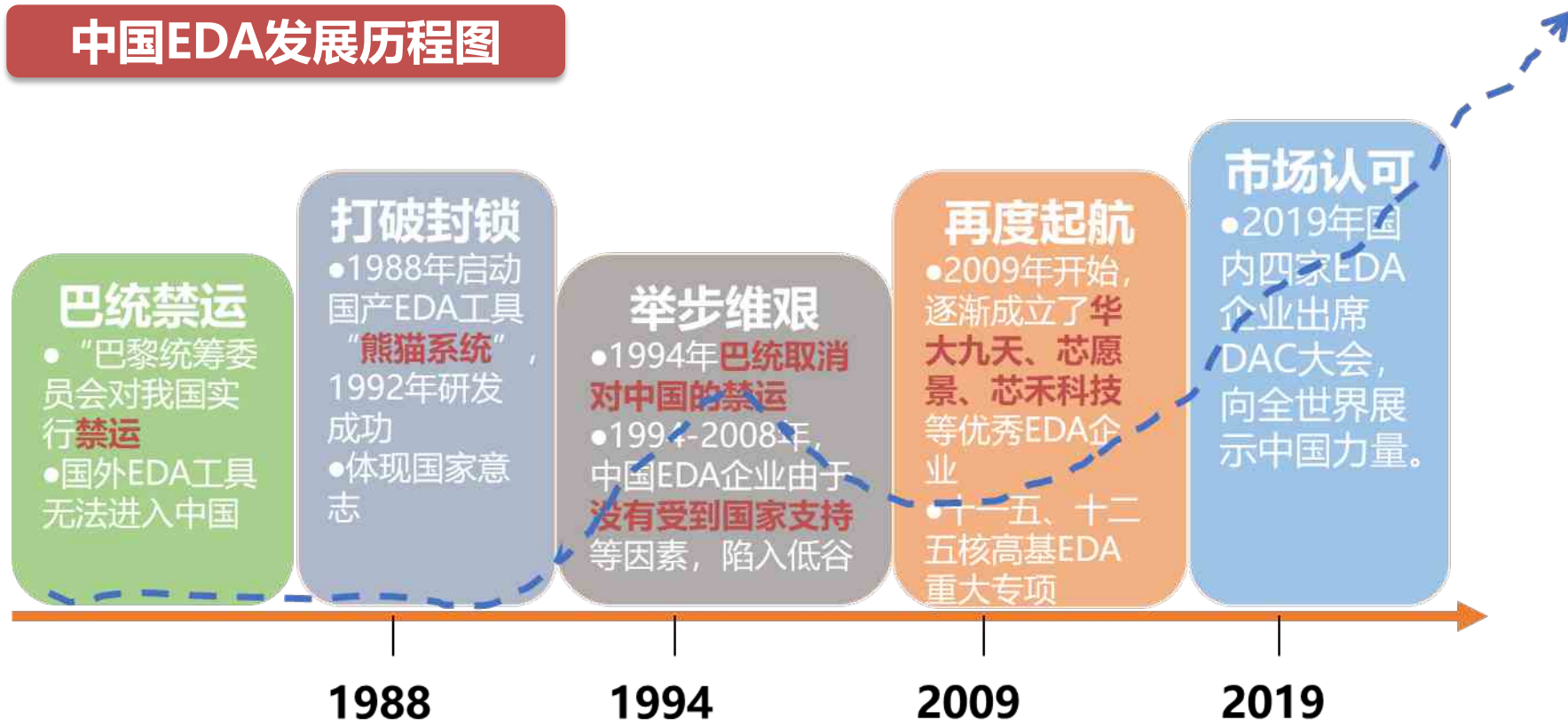
国产EDA的机会何在



国产公司概况

- **筚路蓝缕，以启山林。**中国EDA产业一路走来，屡屡碰壁。破土之初遭遇“巴统”禁运，禁止向中国销售先进电子CAD软件。虽然随后中国做成第一版ICCAD——熊猫系统，但马上迎来了国外EDA公司的激烈竞争和抢占市场，中国的EDA产业陷入长久的沉寂。
- **星星之火，可以燎原。**2008年，国家“核高基”重大科技专项正式进入实施阶段，EDA领域也迎来了新一轮的国家支持。微弱的产业火种诞生出了华大九天、芯愿景、广立微、芯禾科技、概伦电子等一批优质企业，国产EDA再度起航。

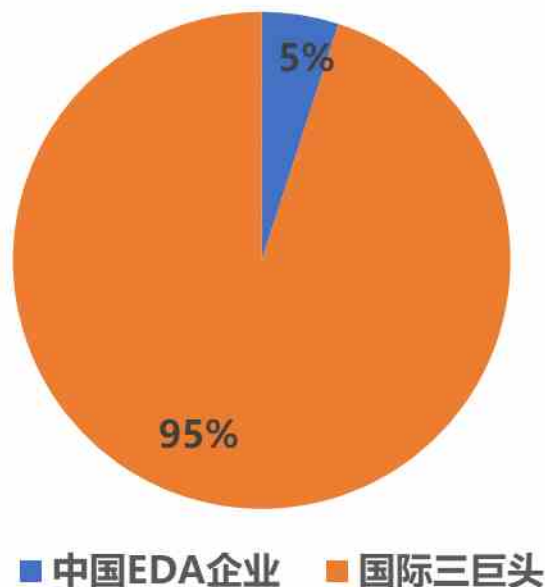
中国EDA发展历程图



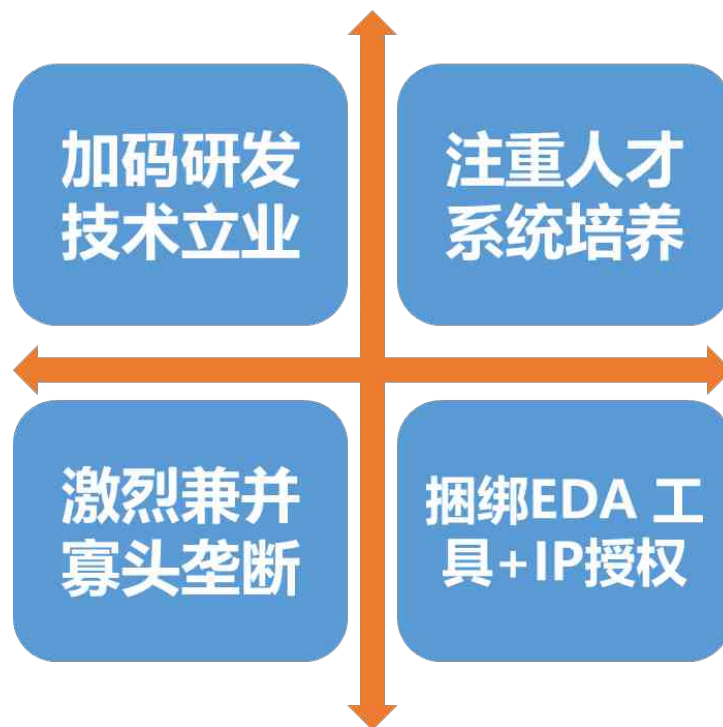
1、国外巨头垄断

- 从全球市场来看，2018年，中国以华大九天、广立微、芯禾科技为首的10余家EDA公司销售额约3.5亿元，只占到全球市场份额的0.8%。
- 从国内市场来看，2018年，我国EDA软件市场份额约为5亿美元左右，中国EDA企业仅占5%左右，竞争力较弱，而国际三巨头Synopsys、Cadence和Mentor占了其中95%。
- 行业内的高度垄断，导致了国内公司（华为、联想等）在使用EDA软件时依赖国外厂商。

2018年中国EDA市场份额



垄断巨头的护城河



国内公司使用EDA软件情况



公司	所用EDA软件	提供商	公司	所用EDA软件	提供商
华为	DxDesigner(前端)	Mentor	华硕	Allegro	Cadence
	HAPS (验证)	Synopsys	创维	PADS	Mentor
	Allegro(PCB)	Cadence	TCL	PADS	Mentor
中兴	Allegro(前端到后端)	Cadence	迈瑞医疗	PADS	Mentor
	ExpeditionPCB(布线)	Mentor	清华同方	PADS	Mentor
联想	Allegro	Cadence	长城	Allegro	Cadence
联想	PADS	Mentor	海尔	CR5000	ZUKEN
朗科	PADS	Mentor	海信	CR5000	ZUKEN
	Orcad	Cadence	新北洋	CR5000	ZUKEN
神达电脑	Allegro	Cadence	中海油服	AD	Altium
英业达	Allegro	Cadence	博士力士乐	AD	Altium
威盛	Allegro	Cadence	中芯国际	AD	Altium
天弘电子	ExpeditionPCB(WG)	Mentor	南京南瑞	AD	Altium
	Allegro	Cadence	南京三宝	AD	Altium
宏碁	Allegro	Cadence	纬创资通	Allegro	Cadence
	BoardstationPCB(EN)	Mentor		BoardstationPCB(EN)	Mentor

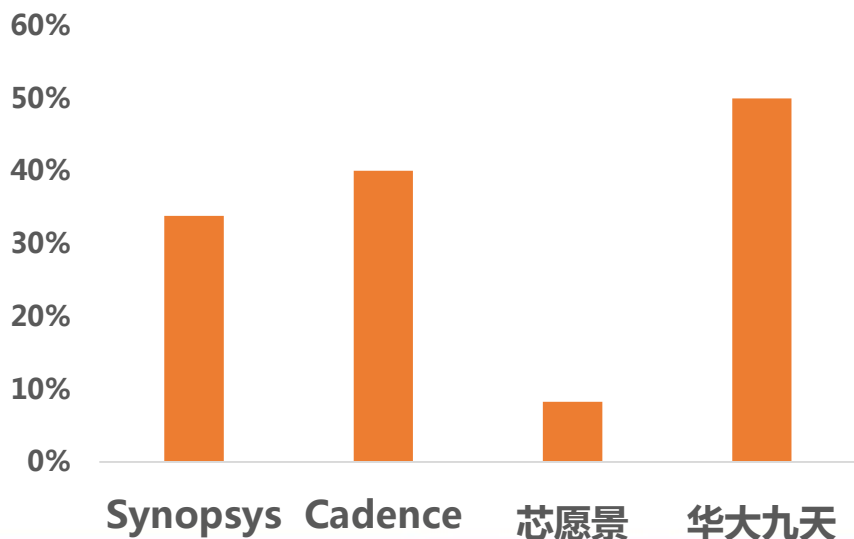
2、需要的长期技术积累和资金投入。EDA企业的发展离不开长期的技术积累和高额的研发资金投入，国产EDA公司和国外龙头相比仍有较大发展差距。

3、本土EDA人才需求严重不足。国内做EDA研发的人大约有1500人，其中约有1200人在国际EDA公司的中国研发中心工作，真正为本土EDA做研发的人员，只有300人左右。

4、EDA产业上下游的支撑。EDA是链接设计与制造之间的关键部分。国际三巨头与世界领先的晶圆厂合作已久，代工厂找不到理由和新的EDA厂商合作，于是EDA软件不能为IC设计公司提供足够的工艺信息，因而IC设计公司也没必要购买EDA软件。

5、产业并购。EDA行业在过去的十五年从自由竞争走向寡头垄断。中国EDA企业由于信奉“造不如买”的理念，错失了在激烈竞争中以战养战的机会。

研发支出/营业收入对比图

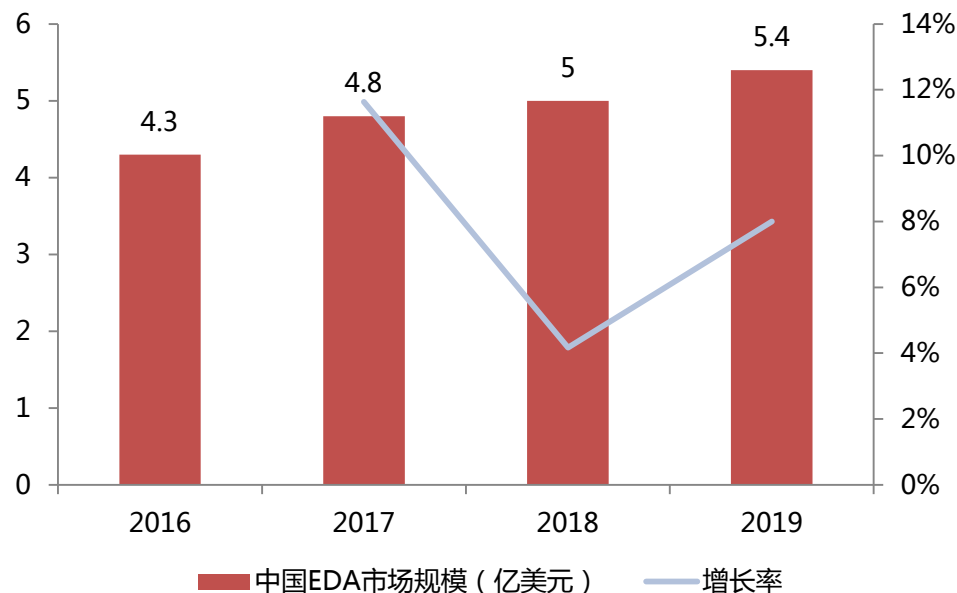


Synopsys最新研发成果

时间	事件
2020.6	推出新的64位ARCV3 ISA支持52位物理和64位虚拟地址空间
2020.4	推出RTL Architect，可以加速设计收敛周期
2020.3	推出DSO.ai(设计空间优化AI)
2019.11	与台积电合作进行5纳米工艺技术认证

- 2018年我国EDA软件市场规模约为5亿美元，仅占全球的5.15%左右。2017年中国EDA市场增速较快，为11.63%，之后两年增速有所下降，为4.17%、8%。随着不断意识到国产替代的重要性，预计2020年EDA的市场规模将迎来新一轮增长。
- 过去十年，中国大陆半导体产业呈现出上升趋势。正在与其他地区的半导体产业竞争。其中大陆的竞争主力军为Fabless企业，中国大陆的Fabless公司已经占全球的四分之一。如此多的Fabless公司，且市场占有率和活跃度很高，就给了EDA工具和服务足够的发展空间。这也是**我国未来几年不断发展和壮大国内EDA产业的基础。**

2016-2019中国EDA市场规模及增长



1

应和**中国顶级芯片设计公司**以及**晶圆代工公司**展开紧密的合作，对于先进的技术和工艺应该重点攻克，实现早日突破。

2

IP的重要性需要受到国内EDA企业的重视，提供**与IP相关的服务和工具**是可以考虑的发展方向之一。

- 从前端设计-前仿真/验证-后端设计-后端验证仿真直到流片的全流程设计平台基本被国际巨头垄断，护城河极深，比如模拟/数模混合芯片设计一般采用cadence平台，数字芯片设计一般采用Synopsys平台，**国产EDA机会在于以点工具为突破口，由点及面逐步发展。**
- IC设计从大类上可分为模拟设计和数字设计。其中，模拟设计对工程师要求较高，对工具的依赖较低。以华大九天为例，其以**模拟的电路仿真软件为突破口**，然后将IC领域的全流程设计支持技术，迁移到**液晶面板设计全流程**，随着中国液晶面板的崛起，而同步占领了市场，随着逐步过渡到**模拟全流程、数字后端等软件的发展**。

华大九天产品发展路径图



国产EDA公司概况（一）



公司名称	主要产品	公司特点	布局领域
华大九天	Standard Cell/IP设计-Aether	规模最大，世界唯一提供全流程FPD设计解决方案的供应商，具有较强市场竞争力	IC设计、IP产品、平板显示电路设计
	Standard Cell/IP仿真-ALPS-AS/iWave		
	Standard Cell/IP验证-Argus/FlashLVL/PVE		
	IP Merge-Skipper		
芯愿景	显微图像采集和处理系统Filmshop	建立工艺/技术/知识产权分析、一站式IC定制、IP授权等解决方案体系，并自主开发支撑性软件工具	集成电路分析、集成电路设计及EDA软件授权
	集成电路分析再设计系统ChipLogic Family		
	集成电路分析验证系统Hierux System		
	集成电路设计优化系统BoolSmart System		
广立微电子	SmtCell: 参数化单元创建工具	在良率分析和工艺检测的测试机方面产品具有明显优势	包含高效测试芯片自动设计、高速电学测试和智能数据分析的全流程平台
	TCMagic: 测试芯片设计平台		
	ATCompiler: 可寻址测试芯片设计平台		
	DataExp: WAT和测试芯片数据的分析工具		
芯禾科技	高速仿真解决方案SnpNext	专注仿真工具、集成无源器件IPD和系统级封装SiP微系统的研发	设计仿真工具，集成无源器件
	Xpeedic标准IPD元件库		
	IRIS芯片仿真解决方案METIS三位封装和芯片联合仿真软件		

- 华大九天成立于2009年，经过了11年的发展，现在已经成为了**国内规模最大、技术最强的EDA企业**。在液晶平板显示领域，**华大九天是全球唯一可提供全流程EDA设计解决方案的提供商**。
- 主要EDA产品：模拟/数模混合IC设计全流程、数字SoC IC设计与优化、晶圆制造专用EDA工具、平板显示设计全流程。

主要EDA产品

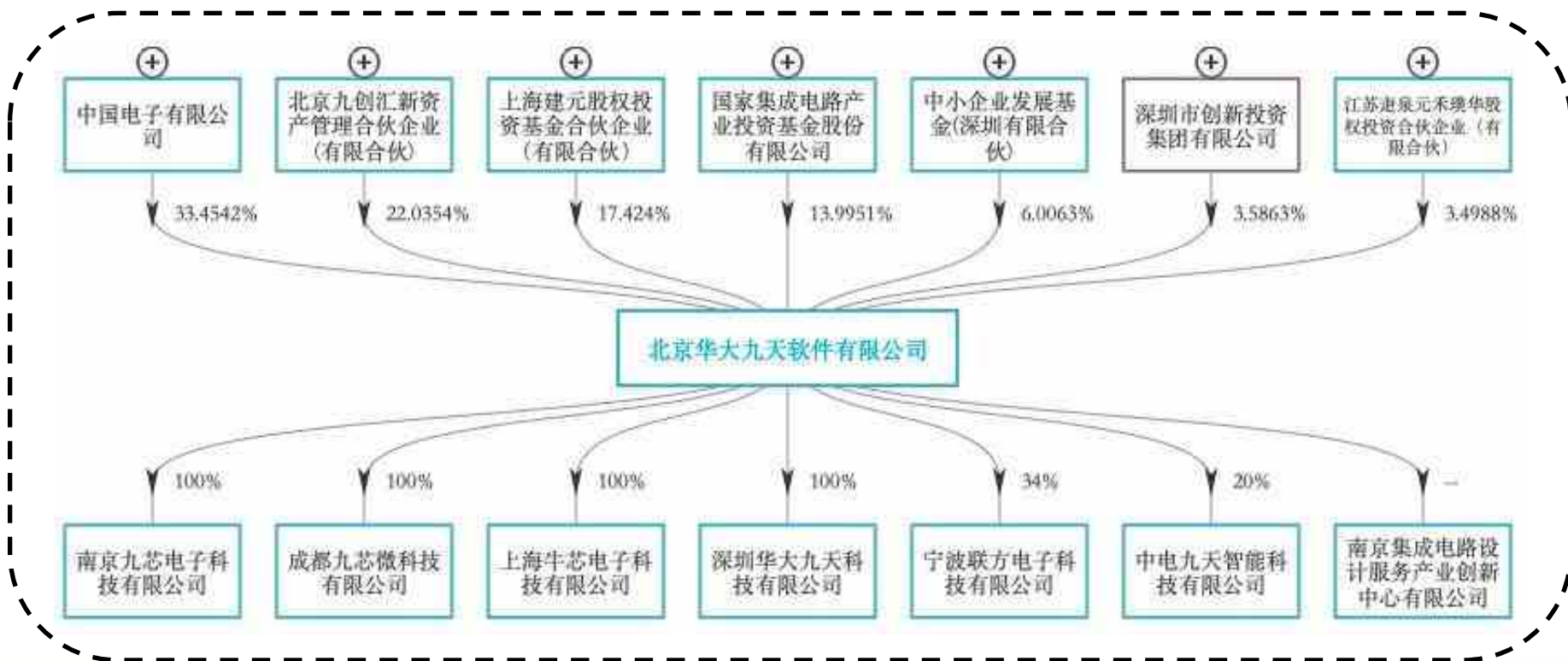
分类	产品名称	简介	分类	产品名称	简介
数拟/数模混合IC设计 	Empyrean Aether	数模混合信号IC设计平台	数字SoC IC设计与优化 	Empyrean Liberal	标准单元库特征化解决方案
	Empyrean ALPS	高性能并行电路仿真工具		Empyrean Qualib	工艺资料分析检验平台
	Empyrean Polas	版图可靠性分析工具		Empyrean ClockExplorer	基于规则检查的时钟分析优化平台
	Empyreand Man	设计数据管理工具		ICExplorer-XTop	时序优化解决方案
	Empyrean Argus	高性能精准物理验证工具		Empyrean SmartMemory	Memory 设计工具

主要EDA产品

分类	产品名称	简介	分类	产品名称	简介
晶圆制造 专用EDA 解决方案 	Empyrean Aether™	Standard Cell/IP设计	平板设计FPD 全流程 解决方案 	Empyrean EsimFPD	电路仿真套件
	Empyrean ALPS®	Standard Cell/IP仿真		Empyrean AetherFPD LE	基本版图设计工具
	Empyrean Skipper®	Chip Finishing Platform		Empyrean AetherFPD LEAD	高级版图设计工具
	Empyrean Qualib®	Standard Cell/IP分析检验平台		Empyrean RCExplorerFPD	3DRC提取分析工具套件
	Empyrean nSkipper	一站式版图分析及 Chip-Finishing平台		Empyrean ArgusFPD	版图验证工具套件
	ICExplorer-XTime®	基于时序的SPICE精度级工艺分析		Empyrean EmapFPD	掩膜分析模拟工具套件
	Empyrean Argus™/ Empyrean RCExplorer™	Standard Cell/IP验证		Empyrean EplantPD	面板级版图分析工具套件

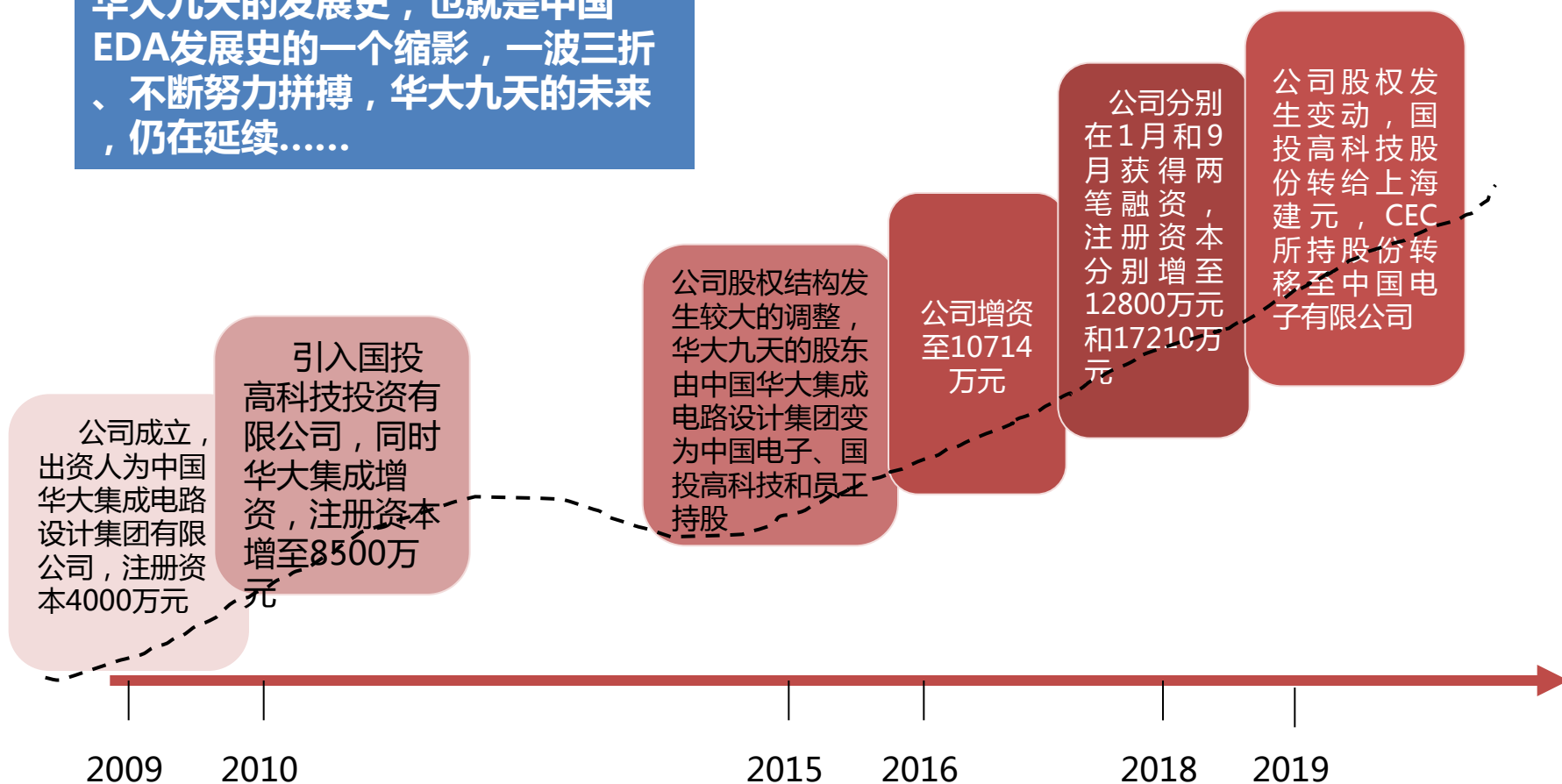
- 华大九天公司的第一大股东为中国电子有限公司，持股比例为33.4542%，是中国电子信息产业集团(CEC)旗下集成电路业务板块二级企业。华大九天是从国电系发展而来的，有大基金支持。
- 华大九天百分百控股南京九芯电子科技、成都九芯微科技、上海牛芯电子科技以及深圳华大九天，部分控股宁波联方电子、中电九天智能等。

华大九天股权结构图



华大九天自2009年成立以来，经过多次增资和更换股东，注册资本从4000万元增加至17210万元，大股东也从中国华大集成电路设计集团有限公司更换为中国电子，这11年来，**华大九天以点突破，成为国产EDA品牌的龙头企业。**

华大九天的发展史，也就是中国EDA发展史的一个缩影，一波三折、不断努力拼搏，华大九天的未来，仍在延续……



华大九天承载了熊猫系统的技术，在EDA和IP方面拥有多年的积累，现在能够提供数模混合/全定制IC设计、平板(FPD)全流程设计及高端SoC数字后端优化方向的EDA解决方案，拥有多项全球独创的领先技术。在EDA工具和服务方面，华大九天拥有多个“唯一”，其中数字SoC设计优化EDA系统全球领先，FPD系统全球唯一。

模拟IC设计全流程EDA系统	国内唯一	全球四大模拟设计全流程平台之一 仿真技术全球领先，支持7nm先进工艺 每年数百款芯片上百亿颗出货
数字SoC设计优化EDA系统	全球领先	支持7nm先进工艺 定义世界级IC公司设计标准 覆盖国内近90%IC企业
晶圆制造专用工具与服务	国内领先	版图及掩膜版数据处理软件性能全球第一 芯片制造服务，覆盖国内70%晶圆制造企业
平板显示设计全流程EDA系统	全球唯一	多项技术全球首创 国内新建产线市占率80%以上，全国第一

公司简介

- 北京芯愿景软件技术股份有限公司成立于2002年4月27日，注册资本为6,185.57万元。公司主要经营依托自主开发的电子设计自动化(EDA)软件，开展集成电路分析服务和设计服务，主要服务/产品包括 IC 分析服务、IC 设计服务及 EDA 软件授权三大板块。
- 公司主要服务/产品面向工业、消费电子、计算机及通信等产品领域，主要客户包括IC设计企业、集成器件制造商、电子产品系统厂商、科研院所、司法鉴定机构及律师事务所等。

芯愿景发展过程

- ChipLogic Family、Filmshop系列软件上线
- **从销售EDA软件向提供IC技术分析服务转型**

2002-2004

- 工艺分析实验室建成、**IC工艺分析业务启航**
- Hierux System、Panovas Pro系列软件上线
- 质量控制体系完善；技术分析团队规模扩张
- **探索开展IC设计外包服务**

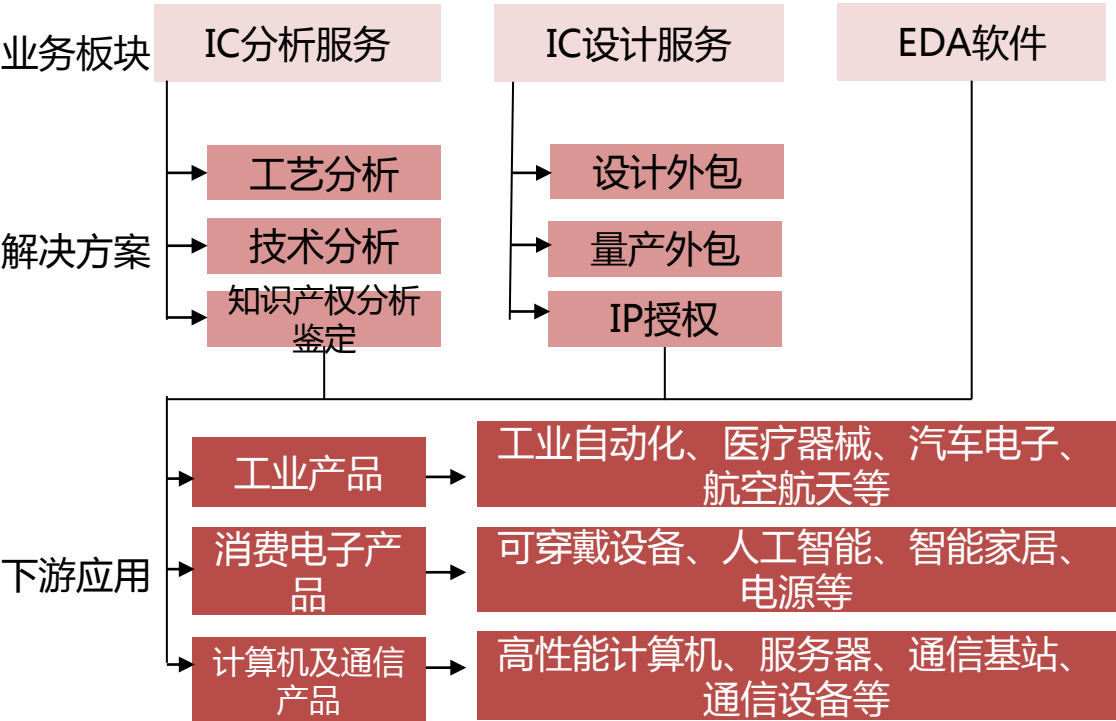
2005-2010

- **“一站式定制”，专利分析业务启航**
- 主要EDA软件64架构升级；Catalysis Series、BoolSmart System等系列软件上线
- IP开发团队组建；自主IP产品推出
- 技术分析团队扩张；分析制程达7纳米，设计规模达亿门级
- 工艺分析实验室优化扩建

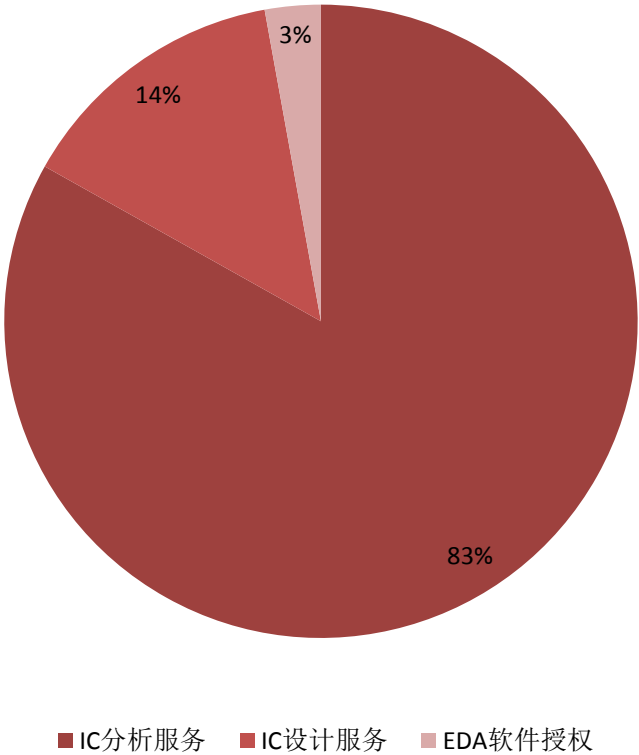
2011-2020

- 公司主营业务是依托自主开发的电子设计自动化(EDA)软件，开展集成电路分析服务和设计服务。
- 设立至今，公司已建立集成电路分析、集成电路设计及 EDA 软件授权三大业务板块，主要面向 IC 设计企业、集成器件制造商、电子产品系统厂商、科研院所等客户

各业务板块及下游应用



2019年公司各业务板块收入占比



芯愿景主要服务及产品

公司主要服务/产品包括 IC 分析服务、IC 设计服务及 EDA 软件授权三大板块，其中主要内容/工序示意如下：

IC分析服务

工艺分析



解剖/去层

技术分析



电路网表提取

知识产权分析鉴定



侵权分析



纵切/制样/成分



电路整理



侵权鉴定



图像采集/处理



布图结构分析



技术映射/查询

IC设计服务

设计外包



可靠性加固



固件安全加固



硬件安全评价

量产外包



规格定义



晶圆量产(委外)



IC封装(委外)



成品测试(委外)

IP

安全防护类

工业控制类

通用基础类

“一站式 IC 定制”

EDA软件



Filmshop



Panovas Pro



ChipLogic Family



Hierux System





BoolSmart System



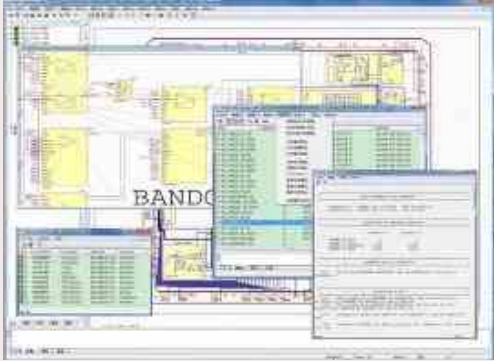

Catalysis Series

公司EDA 软件的优化升级基本遵循摩尔定律的发展规律。EDA 软件功能、性能等须及时进行扩展提升，与相关增量技术创新相匹配、相适应。
公司主要 EDA 软件及其在各类业务中的支撑性作用如下：

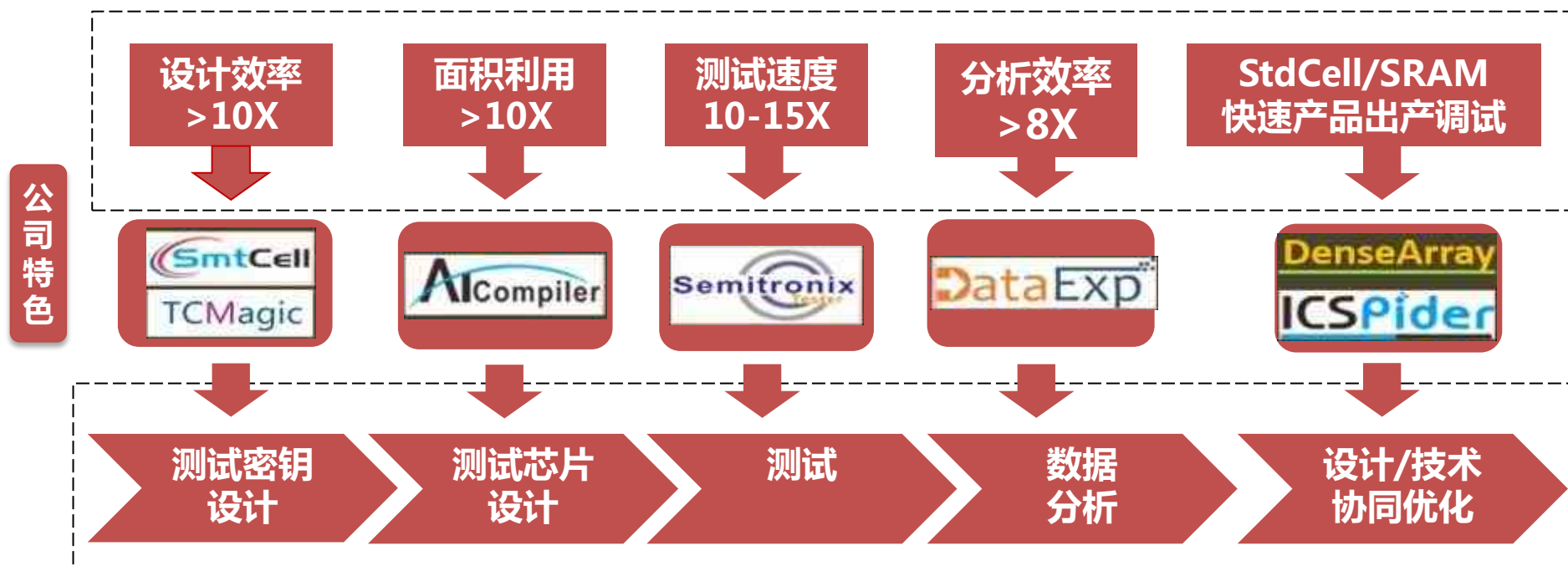
软件名称	功能简介及业务支撑作用	细分产品	界面示例
显微图像采集和处理系统 (Filmshop)	公司研发的 第一代显微图像 采集和处理系统，支持 光学和电子显微镜的大规模图像采集，及 IC 全景图像的同层无缝拼接和异层精确对准，适用于 4TB 量级图像采集、65 纳米以上工艺、千万门级规模的 IC 图像处理。	光学 图 像 采 集 软 件 Filmshop Digitizer、SEM 图 像 采 集 软 件 Filmshop Scanner、图像 处 理 软 件 Filmshop Tools、图 像 数 据 库 生 成 器 Fimshop Packer 等。	
集成电路分析再设计系统 (ChipLogic Family)	用于 IC 技术分析中的网表提取和电路分析，采 用集中式数据存储，支持细粒度操作级数据同 步及多用户并发处理，适用于超大规模数字电路 IC 项目。	数 据 库 服 务 器 软 件 ChipLogic Datacenter、网表提取软件 ChipLogic Analyzer、布图分析软件 ChipLogic Layeditor、存 储 分 析 软 件 ChipLogic Decoder、系统管理软件 ChipLogic Manager 等。	

各类EDA 软件的持续创新开发、优化升级，是公司开展IC 分析服务和设计服务业务，并保持业务先进性的技术基础；亦是公司实现业务全流程优化管理，保持持续较强盈利能力的重要前提。

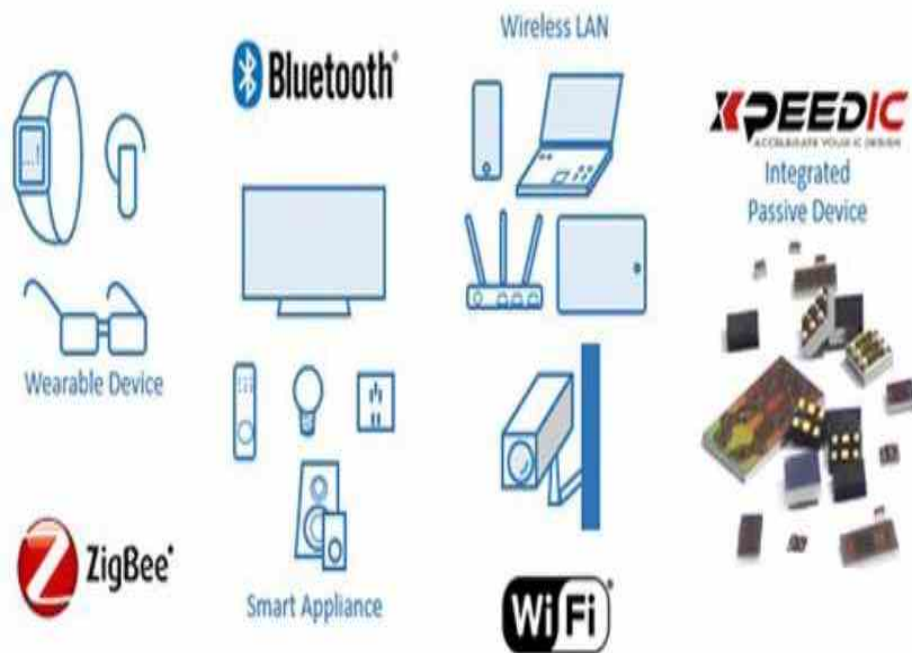
公司主要 EDA 软件及其在各类业务中的支撑性作用如下：

软件名称	功能简介及业务支撑作用	细分产品	界面示例
集成电路分析验证系统 (Hierux System)	用于 IC 技术分析和知识产权分析，包含电路编辑、电路整理、版图设计等模块;基于自主 HDB 数据库引擎，提供 4 亿门 级电路提取和 2,000 万门级电路整理能力，适用于复杂层次 结构的 SoC 等产品;还可用于 IC 全定制版图的设计和验证。	数据同步服务器软件 Hierux Server、网表提取软 件 Hierux Extractor、功 能 分 析 软 件 Hierux Designer、电路编 辑软件 Hierux Composer、版图设计软件 Hierux Builder、命 令 执 行 软 件 Hierux Operator、标准单元识别 数据交付软件 Hierux Reporter 等。	
集成电路设计优化系统 (BoolSmart System)	于数字 IC 分析整理的模块自动识别和挖掘工具，可以用于参考设计;采用自主 HDB 数据库引擎，与 Hierux 可实 现互操作，是支撑 IC 设计服务的重要技术工具。	数 据 同 步 服 务 器 软 件 BoolSmart Server、数字电 路解析软件 BoolSmart Resolver、数字电路布线软件 BoolSmart Innovator、高级智能分析软件 BoolSmart Catalyzer、服务器管理软件 BoolSmart Monitor 等。	

- 一家专为半导体业界提供性能分析和良率提升方案的领先供应商。提供基于测试芯片的软件、硬件系统产品以及整体解决方案。
- **产品特点**：高效测试芯片自动设计、高速电学测试和智能数据分析的全流程平台
- **服务特色**：利用特有的流程平台与技术方法来提高集成电路性能、良率、稳定性和产品上市速度的定制服务
- EDA工具：VirtualYield、Smtcell、DataPxp
- EDA平台：TCMagic平台；ATCompiler平台



- 芯和半导体是EDA软件、集成无源器件IPD和系统级封装领域的领先供货商。2019年10月，为了加强企业品牌建设，芯禾科技宣布在上海成立“芯和半导体科技（上海）有限公司”，并将芯禾科技纳入芯和半导体旗下，同时正式启用全新名称“芯和”。
- 公司致力于为半导体芯片设计公司和系统厂商提供差异化的软件产品和芯片小型化解决方案，包括高速数字设计，IC封装设计，和射频模拟混合信号设计等。
- 这些产品和方案可以应用到物联网、云计算、汽车电子等，也可以应用到各种高速数据通信设备上。

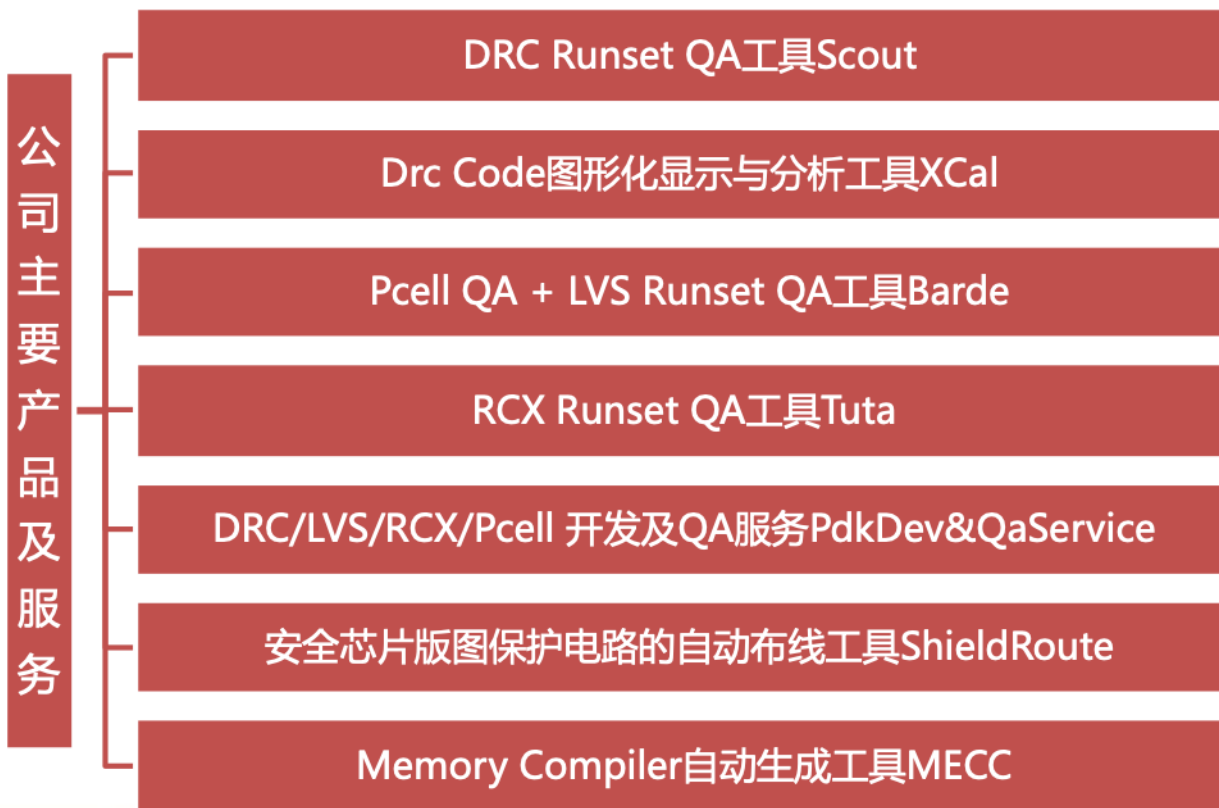


分类	产品
电子设计自动化 软件（EDA）	高速仿真解决方案
	芯片仿真解决方案
	高级封装仿真解决方案
	云平台仿真解决方案
集成无源器件 （IPD）	芯和半导体IPD应用方案
	Xpeedic标准IPD元件库
SIP设计服务	SIP设计服务

国内EDA公司概况（二）

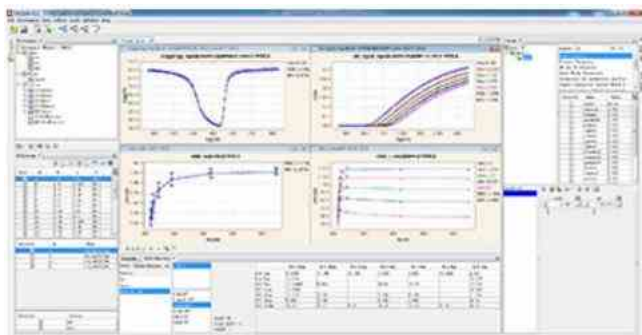
公司名称	主要产品	公司特点	布局领域
蓝海微科技	Pcell QA + LVS Runset QA工具——Barde	在Pcell QA工具领域技术实力雄厚，具有自动化程度高、检查项全面、准确性高和支持先进工艺特殊处理等多项优势	集成电路工艺设计包
	RCX Runset QA 工具——Tuna		
	RCX Runset QA 工具——Scout		
	Calibre Code 图形化显示与分析工具——Xcal		
博达微科技	器件建模平台——MeQLab	以SPICE Model参数提取著称，重点转向数据端，从加速仿真转为加速测试，测试主要以学习算法来驱动，竞争力在于测试速度比传统测试高一个数量级	半导体参数测试、器件建模与验证
	全新架构，集成高速仿真器，全局		
	优化器，内建动态模型QA，面向电路的建模平台		
	PDK验证软件——PQLab		
	面向PDK开发者和设计工程师的PDK自动验证软件，是业界唯一的结合SPICE Model QA的PDK验证平台		
奥卡思微电	形式验证工具——AveMC、全流程设计平台——MegaEC	公司专精形式化功能验证，可编程逻辑验证，低能耗设计优化及验证等技术	形式验证工具、全流程设计工具

- 蓝海微科技从事专业化的EDA软件服务与EDA工具定制化开发业务。公司在寄生参数提取、版图验证、OpenAccess平台软件开发、PDK开发与自动生成等多个领域具有独到的技术优势；致力于提供良好的EDA软件服务，降低其使用EDA工具的成本。
- **公司宗旨：**力求寻找“小众”客户群体，通过软件服务提升EDA工具的价值，避开“红海”，寻找“蓝海”（公司名的含义）。
- **公司理想：**为中国IC产业的关键技术发展提供良好的技术解决方案，促进中国IC产业整体水平的提高；为国内外EDA公司、IC设计公司、Foundry提供专业化的EDA软件定制开发和技术服务，帮助其提高开发效率，降低开发成本。

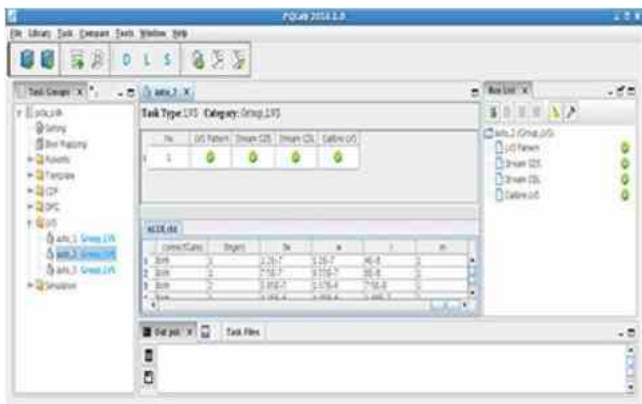


- 北京博达微科技有限公司(Platform Design Automation, Inc.)是世界领先的器件模型、PDK 相关 EDA 工具及 AI 驱动半导体参数测试解决方案供应商，博达微已于 2019 年 12 月底，被纳米级器件建模和千兆级 SPICE 电路仿真的全球领导厂商概伦电子科技有限公司并购。

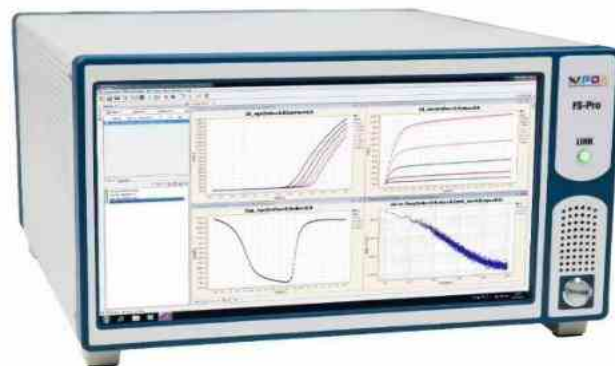
器件建模平台MeQLab



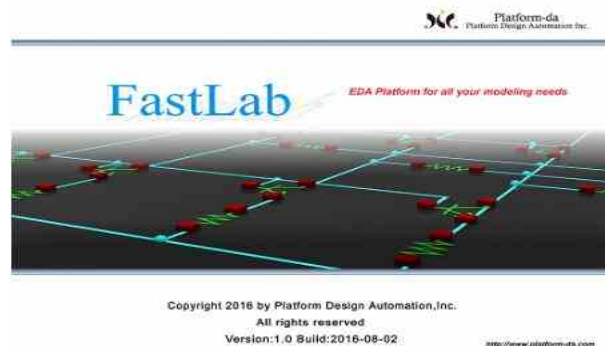
PDK验证软件PQLab



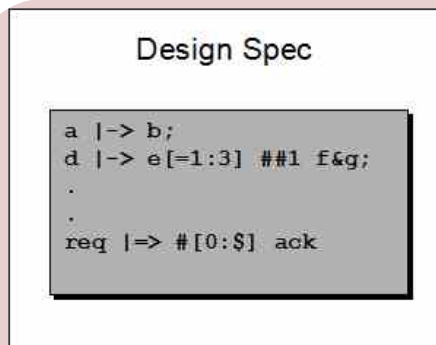
多功能半导体参数测试一体机FS-Pro



器件参数测量软件FastLab



- 奥卡思微电于2018年3月成立，**主要业务**为集成电路设计自动化系统(EDA)的研发和咨询。目前，公司已成功推出两款形式验证工具。两款逻辑验证产品（AveMC自动化验证工具软件和AveCEC等价验证工具软件），其他多项正在预研中。
- **发展方向**：推出面向整个亚太地区的培训和咨询服务，开发中国/亚洲及北美市场
- **企业优势**：形式化、等价性功能验证；芯片及软件信息安全；低功耗设计优化及验证；可编程逻辑（FPGA）验证。



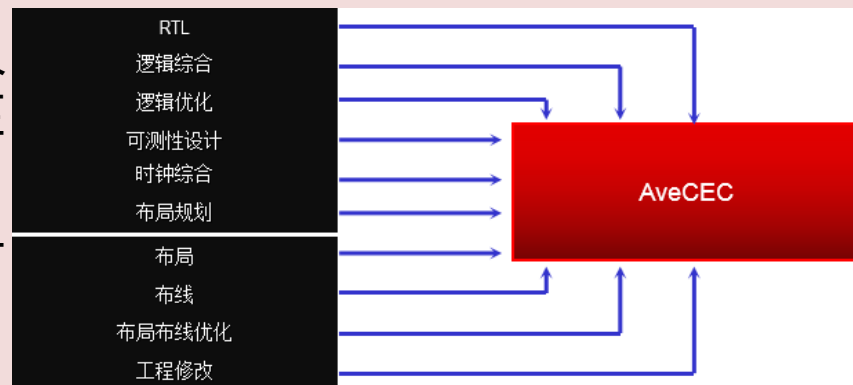
AveMC:应用于芯片设计的
功能特性验证

Arcas Confidential

形式验证APP:

- 1、属性空泛性检查APP
- 2、属性覆盖率精确检查APP

AveCEC:设计全流程，能独立于任何工具实现，能处理大型设计



- 全球贸易局势紧张，国际形势面临不确定的风险
- 国产替代不及预期的风险
- 芯片行业发展不及预期进而影响EDA产业基础的风险

分析师声明

作者具有中国证券业协会授予的证券投资咨询执业资格，保证报告所采用的数据和信息均来自公开合规渠道，分析逻辑基于作者的职业理解，本报告清晰准确地反映了作者的研究观点，力求独立、客观和公正，结论不受任何第三方的授意或影响。研究报告对所涉及的证券或发行人的评价是分析师本人通过财务分析预测、数量化方法、或行业比较分析所得出的结论，但使用以上信息和分析方法存在局限性。特此声明。

免责声明

本研究报告由方正证券制作及在中国（香港和澳门特别行政区、台湾省除外）发布。本研究报告仅供方正证券的客户使用，本公司不会因接收人收到本报告而视其为本公司的当然客户。

在任何情况下，本报告的内容不构成对任何人的投资建议，也没有考虑到个别客户特殊的投资目标、财务状况或需求，方正证券不对任何人因使用本报告所载任何内容所引致的任何损失负任何责任，投资者需自行承担风险。

本报告版权仅为方正证券所有，本公司对本报告保留一切法律权利。未经本公司事先书面授权，任何机构或个人不得以任何形式复制、转发或公开传播本报告的全部或部分内容，不得将报告内容作为诉讼、仲裁、传媒所引用之证明或依据，不得用于营利或用于未经允许的其它用途。如需引用、刊发或转载本报告，需注明出处且不得进行任何有悖原意的引用、删节和修改。

公司投资评级的说明

强烈推荐：分析师预测未来半年公司股价有20%以上的涨幅；

推荐：分析师预测未来半年公司股价有10%以上的涨幅；

中性：分析师预测未来半年公司股价在-10%和10%之间波动；

减持：分析师预测未来半年公司股价有10%以上的跌幅。

行业投资评级的说明

推荐：分析师预测未来半年行业表现强于沪深300指数；

中性：分析师预测未来半年行业表现与沪深300指数持平；

减持：分析师预测未来半年行业表现弱于沪深300指数。

专注 专心 专业

联系人：李萌 limeng1@foundersc.com



方正证券研究所

北京市西城区展览路48号新联写字楼6层

上海市浦东新区新上海国际大厦33层

广东省深圳市福田区竹子林四路紫竹七路18号光大银行大厦31楼

湖南省长沙市天心区湘江中路二段36号华远国际中心37层