Task 3- mips architecture

קובץ TASK3

<u>מגישים:</u>

205989486 מתן אלמליח 1307999151 רפאל

<u>תוכן עניינים</u>

.2 'עמ' 2.	הסבר המטלה —
.3-5 עמ' -3-5.	קובץ MIPS
.5-6 עמ'	קובץ IFETCH
.7-8 עמ' 8-7.	קובץ IDECODE—
.8-9 עמ'	execute קובץ
עמ' 11-10.	dmemory קובץ
עמ' 12-13.	pקובץ control
.14 'ודיאגרמת wave עמ	signal tapל,

הסבר המטלה:

עלינו לכתוב ארכיטקטורת CPU הכוללת MIPS ISA בעלת זכרון DATA וPROGRAMI עבור המידע והקוד. הכתיבה MIPS ISA הכוללת SINGLE CYCLE המערכת עצמה מתוכננת באמצעות

זכרון המערכת מחולק ל זכרון מידע וזכרון תכנית.

כמו כן, גודל הפקודות יהיה 32 ביט . המערכת עצמה תתמוך בפורמט הפקודות מהסוגים:

R type

I_TYPE

J_TYPE

הפקודות שמימשנו הן:

.Add, sub, addi, mul, and, or, xor, andi, ori, xori, sll, srl, move, lw, lui, beq, bne, slt, slti, j, jr, jal

עבור המערכת, קיים קובץ בדיקה אחד אותו נממש:

הבלבד. hexO אשר ממיין מערך המכיל 8 איברים ומציג אותם בASSEMBLY קובץ

<u>תיאור הקבצים</u>

1) קובץ MIPS

למעשה הקובץ מדמה לנו את הTOP המקשר בין שאר הקבצים של המערכת.

לקובץ יש 3 קווי בקרת כניסה:

- RESET מאפס את המערכת במידה ולוחצים על key0.
 - CLOCK שעון בתדר של CLOCK -
 - אוקטור שמכיל את ערך קובץ הבדיקה. SW

מלבדם, ישנם עוד 11 קווים ועוד 2 חוצצים (באפר).

קווי מוצא אלה אחראים על הקריאה והכתיבה לזכרון, ל-IO או מה-IO.

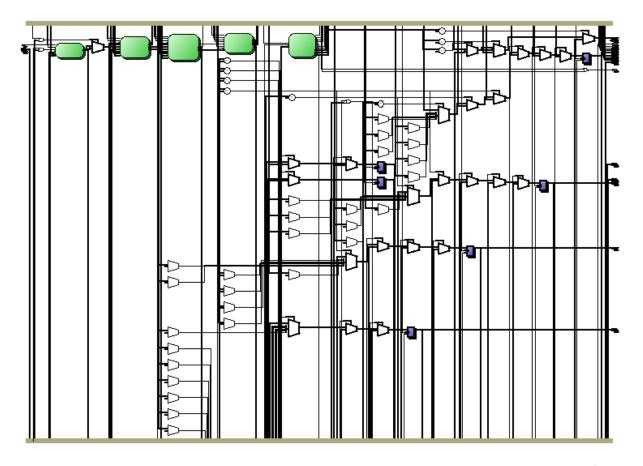
- -PC וקטור באורך 10 ביטים המייצג את הפקודה הבאה בזכרון.
- Red_leds,Green_leds וקטורים באורך של 8 ביטים המייצגים את הלדים.
- -HEXO,HEX1,HEX2,HEX3 וקטורים באורך 7 ביטים המייצגים את המספרים המיוצגים על החומרה.
 - וקטורים באורך 32 ביט המייצגים את הפקודות אותן אנו מממשים. Instruction out
 - קווי בקרה בגודל ביט בודד. -Branch_out,zero_out,memwrite_out,regwrite_out -

-Logic usage

```
Flow Summary
Flow Status
                                   Successful - Wed Jun 16 13:42:11 2021
Quartus II 32-bit Version
                                   12.1 Build 177 11/07/2012 SJ Web Edition
Revision Name
                                   MIPS
Top-level Entity Name
Family
                                   Cyclone II
Device
                                   EP2C15AF484C7
Timing Models
                                   Final
Total logic elements
                                   4,891 / 14,448 ( 34 % )
   Total combinational functions
                                   3,329 / 14,448 ( 23 % )
  Dedicated logic registers
                                   3,018 / 14,448 ( 21 % )
Total registers
                                   3018
Total pins
                                   230 / 315 (73 %)
Total virtual pins
                                   0
Total memory bits
                                   202,752 / 239,616 (85 %)
Embedded Multiplier 9-bit elements 2 / 52 (4%)
Total PLLs
                                   0/4(0%)
```

ניתן לראות כי מספר הרגיסטרים הוא 3018, וסהכ פונקציות קומבינטוריות הוא3,329. רוב הפקודות שלנו נמצאות בעוד באות ב בEXECUTE ובEXECUTE ומכאן המספר הגדול שלהן.

-RTL VIEWER



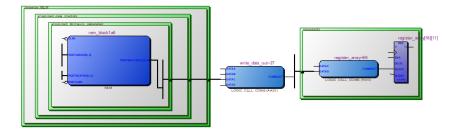
.control, dmemoery,execute,idecode,ifetch (ניתן לראות כי המערת שהינם:

תדר השעון המקסימלי-

	Slow Model Fmax Summary							
ı		Fmax	Restricted Fmax	Clock Name	Note			
ı	1	29.52 MHz	29.52 MHz	clock				

התדר המקסימלי הוא 29.52 MHZ, כלומר אין לנו בכלל slack מאחר ויש מספיק מרחב בטחון עבור 24mhz אותו בחרנו בעבודה זו.

CRITCAL PATH



1FETCH קובץ (2

הרכיב מקבל כתובת אשר מייצגת את הפקודה בזכרון וניגש אליו עבור הפקודה. יתר על כן, ישנה החלטה מהי הפקודה הבאה שאלי יעבור הPC.

יש מספר קווי בקרה שהקובץ מקבל עבור מצב הPC:

- Reset, clock, zero, jump, branch_not, branch
- Add result הוקטור שמייצג את הכתובת בה שמורה הפקודה שאמורים לבצע. אורכו 8 ביטים.

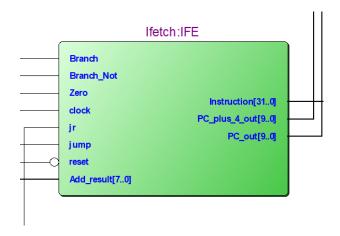
-מוצאי הרכיב

- וקטור בעל אורך של 32 ביטים ומכיל את הפקודה הנדרשת לביצוע. Instruction -
- Pc-out, pc plus4 out וקטורים באורך 10 ביטים המכילים את הכתובת הבאה שהPC ניגש אליה.

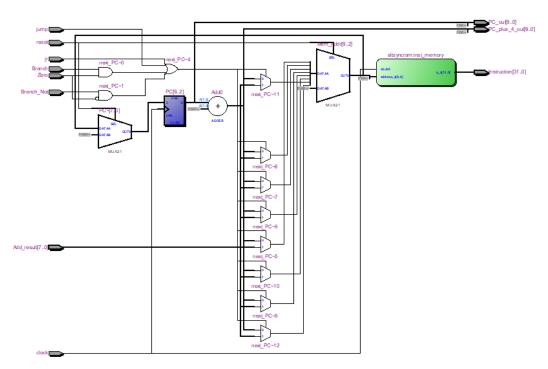
-Logic usage

Flow Status	Successful - Thu Jun 17 21:16:25 2021
Quartus II 32-bit Version	12.1 Build 177 11/07/2012 SJ Web Edition
Revision Name	MIPS
Top-level Entity Name	Ifetch
Family	Cyclone II
Device	EP2C15AF484C7
Timing Models	Final
Total logic elements	2,179 / 14,448 (15 %)
··· Total combinational functions	857 / 14,448 (6 %)
Dedicated logic registers	1,982 / 14,448 (14 %)
Total registers	1982
Total pins	67 / 315 (21 %)
Total virtual pins	0
Total memory bits	169,984 / 239,616 (71 %)
Embedded Multiplier 9-bit elements	0 / 52 (0 %)
Total PLLs	0/4(0%)

תיאור גרפי-



-RTL VIEWER



-idecode קובץ (3

-הרכיב מקבל

- וקטור בעל 32 ביטים המכיל את הפקודה שצריך לבצע כרגע. Instruction
 - -Read data וקטורים באורך 32 ביטים המכילים מידע מהזכרון.
- אמורים לכתוב. Alu result וקטור באורך של 32 ביט המייצג את התוצאה אליה
- Regwrite, regdst,memtoreg- קווי בקרה אחראיים על כתיבה לזכרון ולרגיסטרים-
 - בקרה עבור שעון ואתחול. קווי בקרה עבור שעון ואתחול. Clock, reset

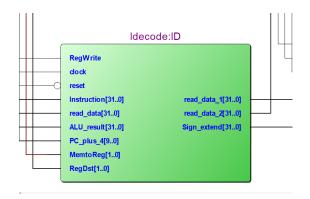
: קווי המוצא של הרכיב

- באורך 32 ביט המכילים את המידע שהיה ברגיסטרים שמשתתפים Data read 1, data read 2 באורך 26 ביט המכילים את המידע שהיה ברגיסטרים שמשתתפים בפקודה.
 - אורך של 32 ביט שהמידע בו היה בפקודה. Sign extend -

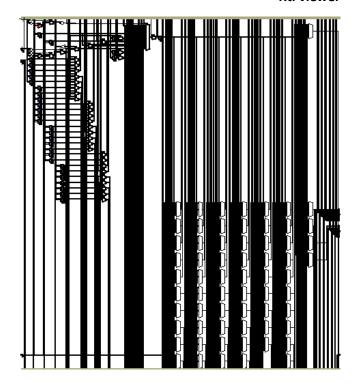
:Logic usage

Flow Summary	
Flow Status	Successful - Thu Jun 17 21:20:25 2021
Quartus II 32-bit Version	12.1 Build 177 11/07/2012 SJ Web Edition
Revision Name	MIPS
Top-level Entity Name	Idecode
Family	Cyclone II
Device	EP2C15AF484C7
Timing Models	Final
Total logic elements	3,622 / 14,448 (25 %)
···· Total combinational functions	2,303 / 14,448 (16 %)
Dedicated logic registers	2,966 / 14,448 (21 %)
Total registers	2966
Total pins	209 / 315 (66 %)
Total virtual pins	0
Total memory bits	137,216 / 239,616 (57 %)
Embedded Multiplier 9-bit elements	0 / 52 (0 %)
Total PLLs	0/4(0%)

תצורה גרפית-



-Rtl viewer



-execute קובץ (4

: הרכיב מקבל

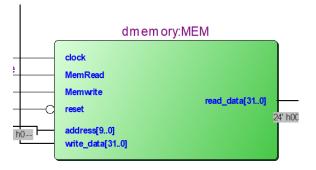
- .IDECODE וקטורים באורך 32 ביט הנוצרו ברכיב -Data read 1, data read 2, sign extend
- function opcode, Another opcode וקטורים באורך 6 ביט המייצגים את ה-function opcode של הפקודה שצריכים לבצע.
 - וקטור באורך 2 ביט העוזר בבחירה בין פקודות ברגע שיש התנגשות. ALUop
 - ALUsrc קו בקרה העוזר בבחירה שבין פקודות ברגע שיש התנגשות.

- קו בקרה המייצג אם אמורים לבצע קפיצה בפקודות
 - rest,Clock קווי בקרה עבור שעון ואתחול.
- Pc plus 4 וקטור באורך 10 ביט שמכיל את כתובת הפקודה הבאה.
 - קווי המוצע של הרכיב:
 - ALU וקטור באורך 32 ביט המכיל את התוצאה מה-Alu result -
- וקטור באורך 8 ביט המכיל את הכתובת אליה עוברים. -Add result

-Logic usage

Flow Summary	
Flow Status	Successful - Thu Jun 17 21:24:26 2021
Quartus II 32-bit Version	12.1 Build 177 11/07/2012 SJ Web Edition
Revision Name	MIPS
Top-level Entity Name	Execute
Family	Cyclone II
Device	EP2C15AF484C7
Timing Models	Final
Total logic elements	3,010 / 14,448 (21 %)
Total combinational functions	1,693 / 14,448 (12 %)
Dedicated logic registers	1,974 / 14,448 (14 %)
Total registers	1974
Total pins	166 / 315 (53 %)
Total virtual pins	0
Total memory bits	137,216 / 239,616 (57 %)
Embedded Multiplier 9-bit elements	2/52(4%)
Total PLLs	0/4(0%)

תצוגה גרפית –



Rtl viewer



-dememory קובץ (5

קווי הכניסה של הרכיב הם:

- Adress וקטור באורך 10 ביט המכיל את הכתובת ממנה קוראים או שכותבים אליה.
 - .altsyncram וקטור באורך 10 ביט נכתב -Write data
 - altsyncram קו בקרה נכתב עבור ל-Memwrite
 - Memread לא בשימוש
 - בקרה עבור שעון ואתחול. Clock, reset –

מוצא הרכיב הוא:

רון שנקרא מהזכרון -Read data וקטור באורך 32 ביט המכיל את המידע שנקרא

-Logic usage

Flow Status	Successful - Thu Jun 17 21:44:56 2021
Quartus II 32-bit Version	12.1 Build 177 11/07/2012 SJ Web Edition
Revision Name	MIPS
Top-level Entity Name	dmemory
Family	Cyclone II
Device	EP2C15AF484C7
Timing Models	Final
Total logic elements	2,149 / 14,448 (15 %)
Total combinational functions	835 / 14,448 (6 %)
Dedicated logic registers	1,974 / 14,448 (14 %)
Total registers	1974
Total pins	78 / 315 (25 %)
Total virtual pins	0
Total memory bits	169,984 / 239,616 (71 %)
Embedded Multiplier 9-bit elements	0 / 52 (0 %)
Total PLLs	0/4(0%)

תצוגה גרפית-

```
dme mory: MEM

clock

MemRead

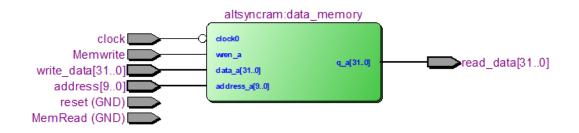
Memwrite

reset

address[9.0]

write_data[31.0]
```

-Rtl viewer



-CONTROL קובץ (6

קווי הכניסה של הרכיב הם:

- Opcode וקטור באורך 6 ביט המכיל את ה-OPCODE של הפקודה המבוצעת Opcode
 - קווי בקרה עבור שעון ואתחול -Clock, reset

קווי המוצא של הרכיב הם:

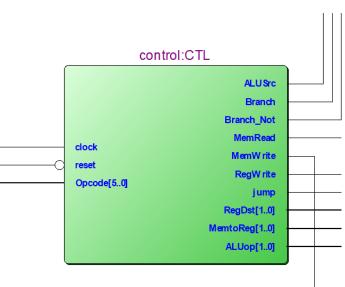
- Regdst -
- Alusrc -
- Memtoreg -
- Memdread -
- Memwrite -
 - Branch -
- Branch not -

- Jump
- ALUop -
- Clock reset

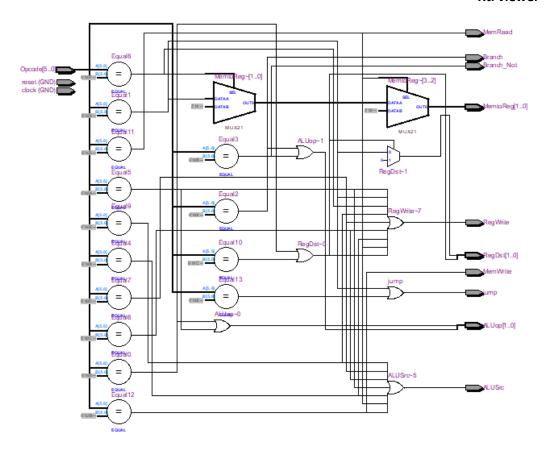
Logic usage

Flow Summary Flow Status Successful - Thu Jun 17 21:31:59 2021 Quartus II 32-bit Version 12.1 Build 177 11/07/2012 SJ Web Edition Revision Name MIPS Top-level Entity Name control Family Cydone II Device EP2C15AF484C7 Timing Models Final Total logic elements 2,181 / 14,448 (15 %) Total combinational functions 861 / 14,448 (6%) Dedicated logic registers 1,974 / 14,448 (14 %) Total registers 1974 Total pins 21/315(7%) Total virtual pins 137,216 / 239,616 (57 %) Total memory bits Embedded Multiplier 9-bit elements 0/52(0%) Total PLLs 0/4(0%)

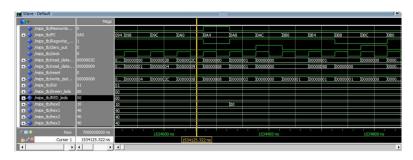
תצורה גרפית-



Rtl viewer



:WAVE דוגמא לדיאגרמת



:signal tap

Туре	Alias	Name	-127Value 126	-17 -1	6 -1	15 -1	4 -1	13 -1	2 -	ļ1 -1	0 -	9 -	3 -	7 -	3 -	5 -	-	3 -2	-
**		± PC[90]	0C4h	088h	08Ch	090h	OC0h	OC4h	0 C8h	(088h)	08Ch	090h	0C0h	0 C4h	0C8h	088h	08Ch	090h X	0 C0h
**			(AC0 C0808h)	(8C190818h)	33390001h	(1320000Bh)	(00006021h)	(AC0 C0808h)	08000 C22h	(8C190818h)	33390001h	(1320000Bh)	(00006021h)	(AC0C0808h)	08000C22h	8C190818h	(33390001h)	(1320000Bh)	00006021h
out		Memwrite_out	1																
**			00000808h	(000000FEh)		00000000h		(00000808h)	00000000h	(000000 FEh)		00000000h		(00000808h)	00000000h	000000FEh		00000000h	
out		Branch_out	0															$\overline{}$	
eut			00000808h	(00000818h)		00000000h		(00000808h)	00000000h	(00000818h)		00000000h		(00000808h)	00000000h	00000818h		00000000h	
eut		. Green_leds[07]	00h		00h														
eut		. Red_leds[07]	00h								00	0h							
in.		±-sw	FEh		FBI														
out		Regwrite_out	0																
out		Zero_out	0																