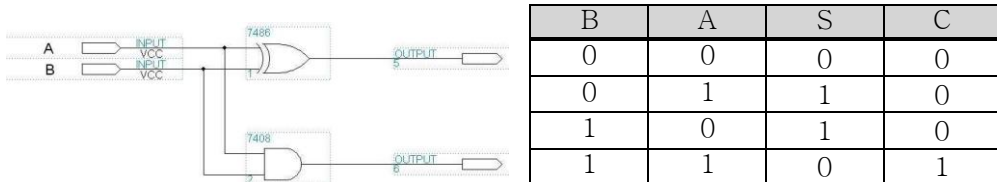


1) 7486 IC와 7408 IC 핀 배치도를 참조하여 아래 회로를 구성한다. 7486과 7408의 7번 핀은 접지하며, 14번 핀은 +5V의 전압을 인가한다. 입력의 상태를표와 같이 변화시키면서 출력 상태를 기록한다.



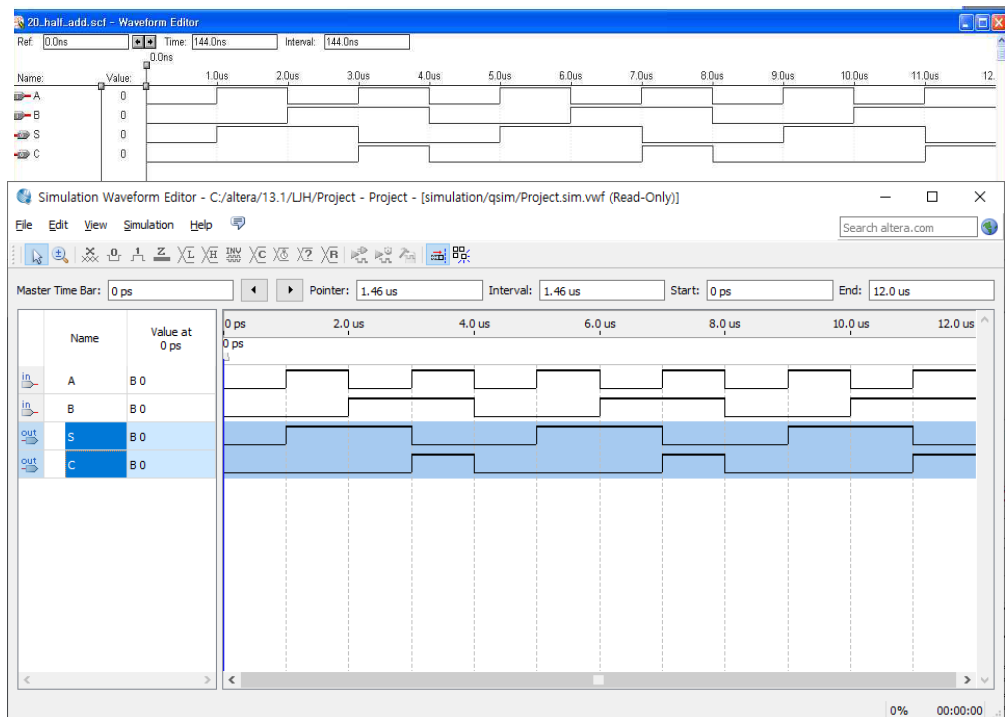
[검토] 실험 결과를 토대로 이 회로가 반 가산기를 동작함을 확인하여라.

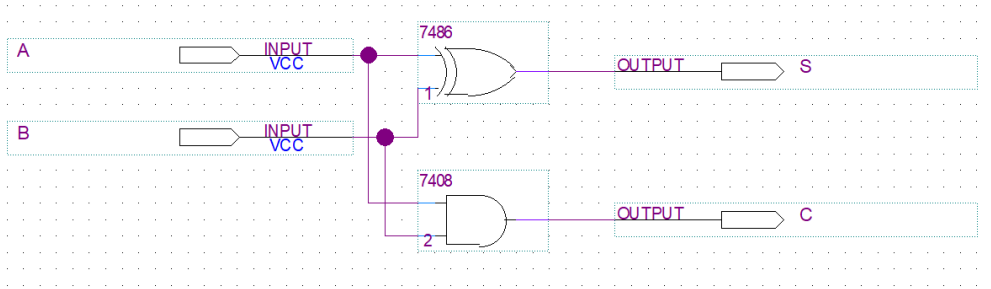
제시된 회로를 부울대수로 표현하면

$$S = A \oplus B, C = AB$$

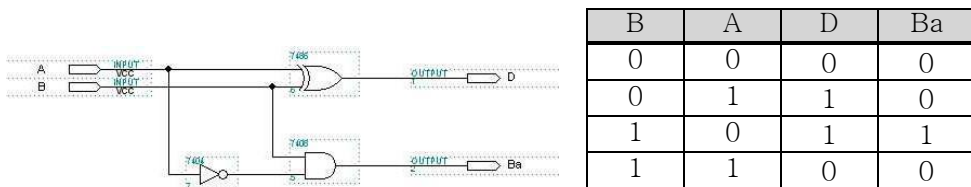
위와 같고, 회로의 결과값을 분석하면, A, B의 입력을 받아 S(Sum, 합), C(Carry, 자리올림)를 출력하는 반가산기 회로임을 알 수 있다.

[시뮬레이션]





2) 7486, 7408, 7404 IC 핀 배치도를 참조하여 아래 회로를 구성한다. 7486, 7408, 7404의 7번 핀은 접지하며, 14번 핀은 +5V의 전압을 인가한다. 입력의 상태를 표와 같이 변화 시키면서 출력 상태를 기록하여라.



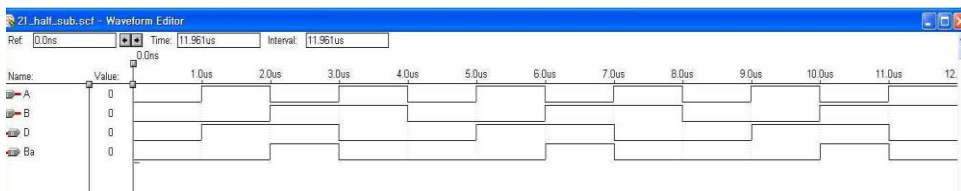
[검토] 실험 결과를 토대로 이 회로가 반 감산기로 동작함을 확인하여라.

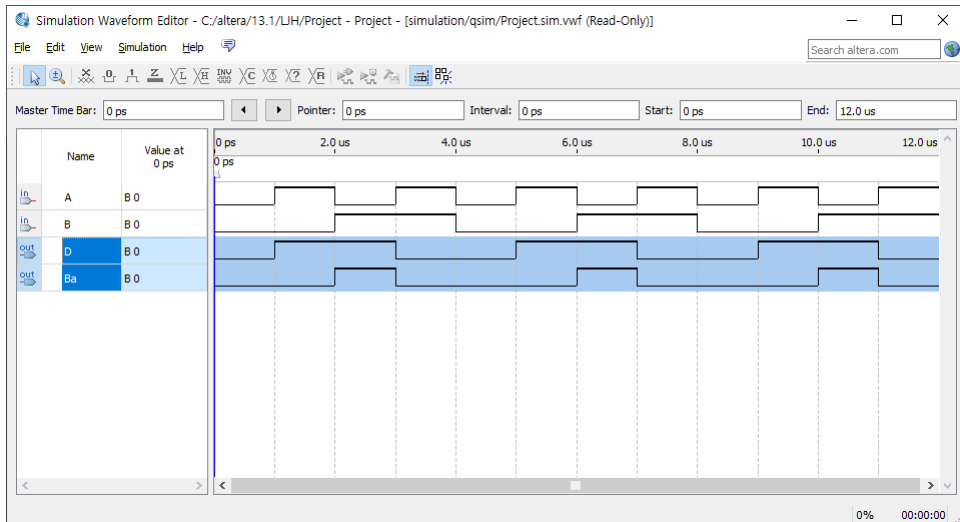
제시된 회로를 부울대수로 표현하면

$$D = A \oplus B, Ba = \bar{A} B$$

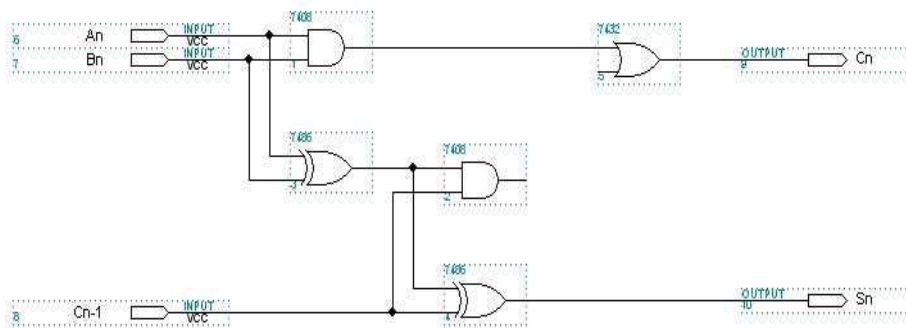
위와 같고, 회로의 결과값을 분석하면, A, B의 입력을 받아 D(Difference, 차이), Ba(Borrow, 빌려오는 수)를 출력하는 반감산기 회로임을 알 수 있다.

[시뮬레이션]





3) 7486, 7432, 7408 IC 핀 배치도를 참조하여 아래 회로를 구성한다. 7486, 7432, 7408의 7번 핀은 접지하며, 14번 핀은 +5V의 전압을 인가한다. 입력의 상태를 표와 같이 변화시키면서 출력 상태를 기록하여라.



Cn-1	Bn	An	Sn	Cn
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

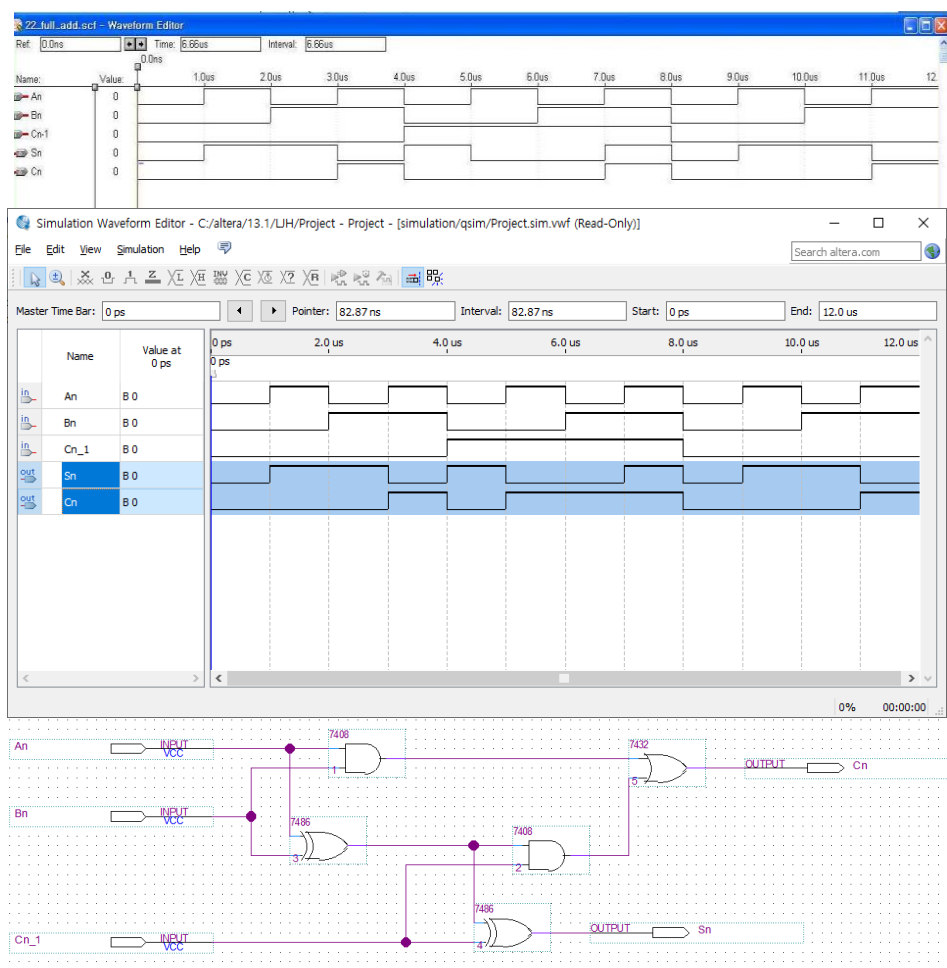
[검토] 실험 결과를 토대로 이 회로가 전 가산기로 동작함을 확인하여라.
제시된 회로를 부울 대수로 표현하면

$$C_n = (C_{n-1} \oplus (A_n \oplus B_n)) + A_n B_n$$

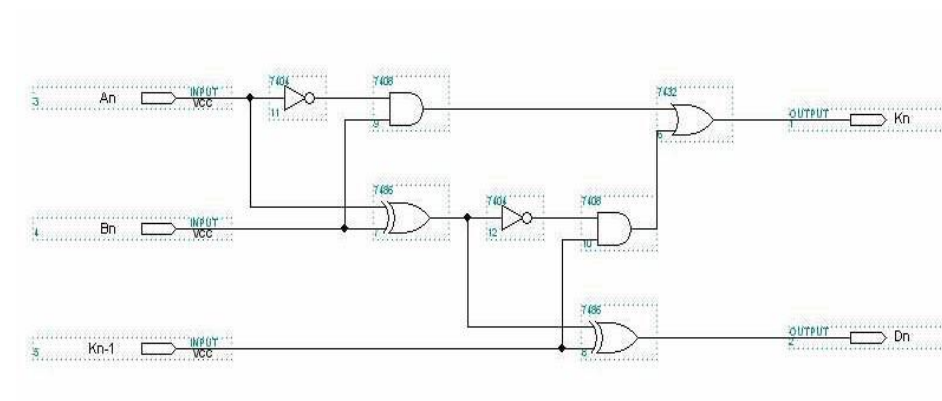
$$S_n = (A_n \oplus B_n) \oplus (C_{n-1})$$

위와 같고, 회로의 결과값을 분석하면, A_n , B_n , C_{n-1} 의 입력을 받아 S (Sum, 합), C (Carry, 자리올림)를 출력하는 전가산기 회로임을 알 수 있다.

[시뮬레이션]



4) 7486, 7432, 7408, 7404 IC 핀 배치도를 참조하여 아래 회로를 구성한다. 7486, 7432, 7408, 7404의 7번 핀은 접지하며, 14번 핀은 +5V의 전압을 인가 한다. 입력의 상태를 표와 같이 변화시키면서 출력 상태를 기록하여라.



Kn-1	Bn	An	Kn	Dn
0	0	0	0	0
0	0	1	0	1
0	1	0	1	1
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	1	0
1	1	1	1	1

[검토] 실험 결과를 토대로 이 회로가 전 감산기로 동작함을 확인하여라.

제시된 회로를 부울대수로 표현하면

$$Kn = (Kn - 1) \overline{An} \oplus Bn + Bn \overline{An}$$

$$Dn = (An \oplus Bn) \oplus (Kn - 1)$$

위와 같고 회로의 결과값을 분석하면 An, Bn, Kn-1의 값을 입력으로 받아

Dn(Difference, 차이), Kn(Borrow, 빌려오는 수)를 출력하는 전감산기 회로임을 알 수 있다.

[시뮬레이션]

