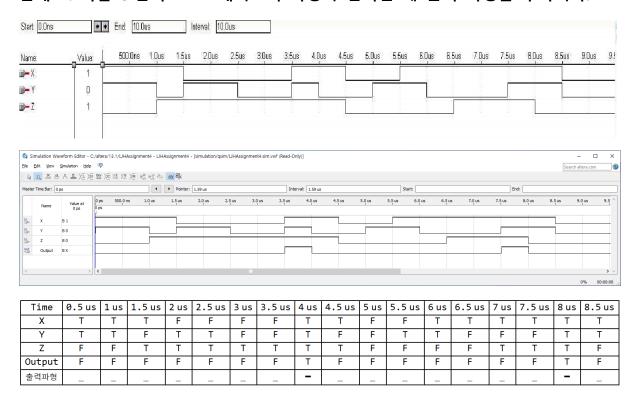
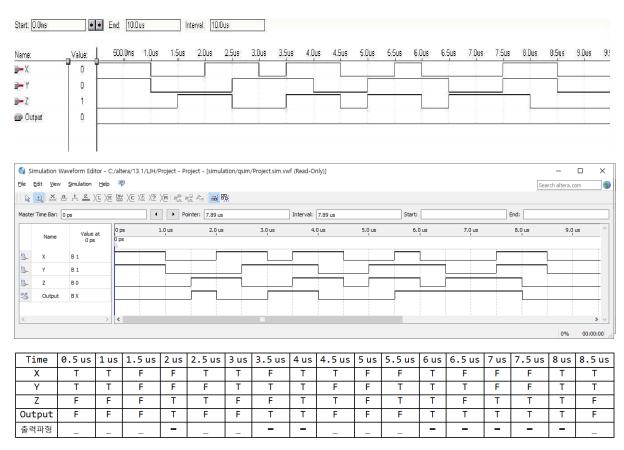
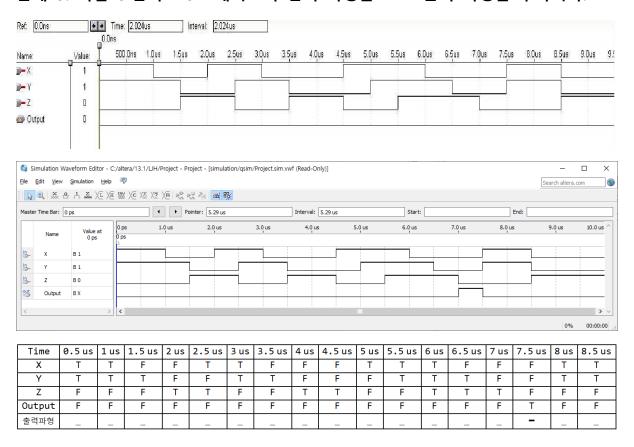
문제 1. 다음 3 입력 AND 게이트의 파형이 입력될 때 출력 파형을 구하여라.



문제 2. 다음 3 입력 XOR 게이트의 입력 파형을 보고 출력 파형을 구하여라.



문제 3. 다음 3 입력 NOR 게이트의 입력 파형을 보고 출력 파형을 구하여라.



문제 4. 게이트의 논리 0 의 최대 출력이 0.6V 이고, 다른 게이트의 논리 0 의 최대 입력이 0.8V일 때 잡음 여유도를 순서대로 나열하여라.

*. 주어진 조건으로 Low level 잡음 여유도만을 구할 수 있어, $V_{\rm NL}$ 만을 구했습니다.

$$V_{\rm NL} = V_{\rm IL} - V_{\rm OL} = 0.8 \, \text{V} - 0.6 \, \text{V} = 0.2 \, \text{V}$$

문제 5. 어떤 논리 게이트가 +5[V]의 DC 전원에서 동작하고, 논리 1 에서 전류는 1.5[mA], 논리 0 에서는 12.5[mA]의 전류가 흐른다면 이 게이트의 평균 전력 소모는 얼마인가?

논리 0 에서의 전력: 5[V] * 12.5[mA] = 62.5[mW]

논리 1 에서의 전력: 5[V] * 1.5[mA] = 7.5[mW]

평균 전력 P = (62.5[mW]+7.5[mW])/2 = 35[mW]