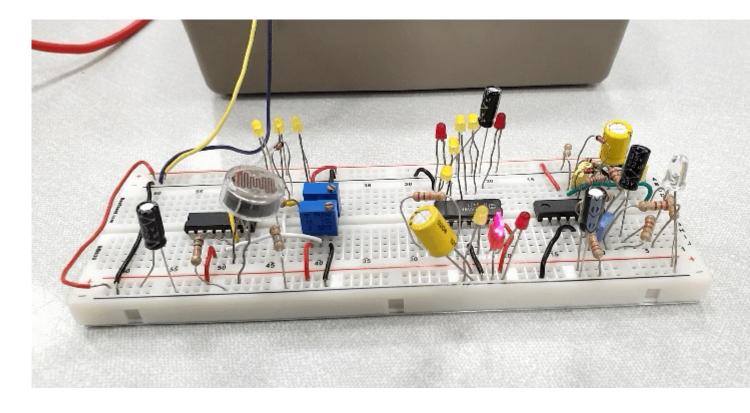
# RAPPORT BE CAPTEURS

# $Bourlot\ Xavier,\ Vincent\ Guillaume, Bah\ Souleymane,\ 5\ ESPE$

## 18 janvier 2021

## Table des matières

1	Introduction 1		
2	LDF	DR 1	
	2.1	Spécifications       1         Schéma du montage       1	
	2.3	Validation LTSpice	
	2.4	Validation du montage	
	2.5	Montage de relinéarisation	
	2.6	PSoc	
		2.6.1 Première version	
		2.6.2 Deuxième version	
		2.6.3 Troisième version	
3	PIR	. 7	
	3.1	Spécifications	
	3.2	Etude de capteurs et de l'environnement d'application	
	3.3	Schema du montage	
	3.4	Validation LTSpice	
	3.5	Validation du montage	
4	Con	clusion	



### 1 Introduction

L'objetcif de ce BE est de réaliser plusieurs chaines de conditionnement pour 2 capteurs : une LDR et un cpateur PIR. Différentes approches (low-cost et simple, linéarisation, Psoc) sont abordées.

### 2 LDR

#### 2.1 Spécifications

On souhaite utiliser une LDR (référence NORPS 12) pour fournir une sortie 3 états correspondants a 3 plages de luminosité. La plage de variation de valeurs de la photo-résistance est de approx.  $1k\Omega$  pour de fortes luminosités à  $1M\Omega$  dans l'obscurité. L'affichage du niveau mesuré se fera par 3 LEDs, avec 2 niveaux de transition réglables indépendemment. Le système sera alimenté en single supply, 5V.

#### 2.2 Schéma du montage

Le montage suivant est composé d'un pont diviseur R7(LDR) et R6. R6 est choisie pour maximiser l'excursion en tension dans la gamme de luminosité présente en salle de TP. Après mesure de la tension de sortie du pont, on peut déterminer 2 seuils de détection, 1V et 3V. Ces seuils sont fixés grâce à deux potentiomètres de  $10k\Omega$ , représentés sur le schéma par (R1/R8) et (R2/R9).

Deux comparateurs à fenêtre commandent les LEDs D1 et D2. La LED D3 s'allume lorsque D1 et D2 sont OFF (état intermédiaire), grâce à une porte OR formée par D4 et D5. D6 est nécessaire pour augmenter le seuil de la led car l'ampli-op utilisé n'est pas rail-to-rail output.

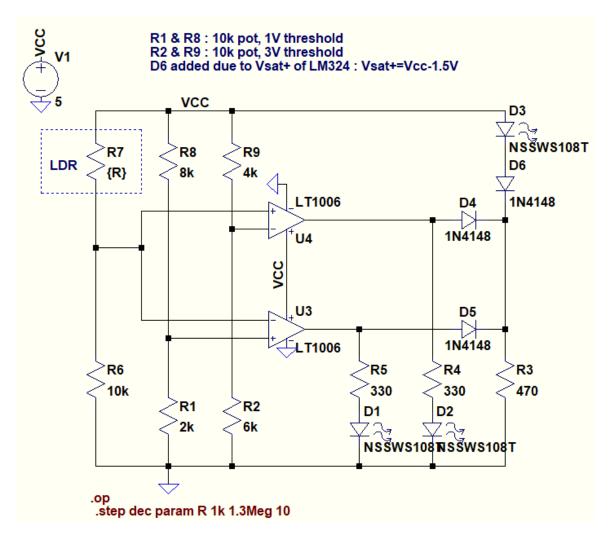


FIGURE 1 – Schéma du montage minimal LDR

## 2.3 Validation LTSpice

On peut simuler le montage sous LTSpice. La LDR est modélisée pas une résistance variable, de  $1k\Omega$  à  $1M\Omega$ . En observant le courant dans les 3 LEDs en fonction de la résistance de la LDR, on obtient la relation de transfert suivante :

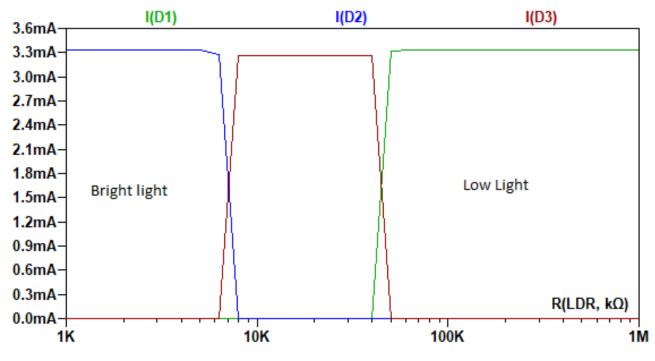


FIGURE 2 – Transfert : Ileds vs R(LDR)

On observe que les seuils sont approximativement équi-répartis sur une échelle log, ce qui correspond à une échelle linéaire pour l'éclairement. R3 est choisie supérieure à R4 et R5 pour obtenir un courant identique dans chacune des LEDs.

## 2.4 Validation du montage

Le montage a été réalisé sur plaquette d'essais, avec des seuils ajustés pour rendre les niveaux observables.

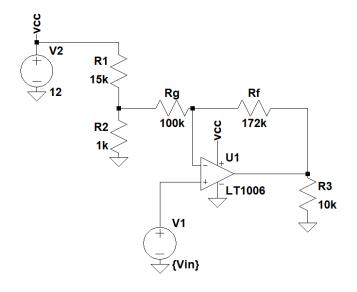
Ce montage est critiquable par le manque de linéarisation en sortie du capteur, ainsi que des transition floues entre les niveaux, qui auraient pu bénéficier d'un hystérésis.

#### 2.5 Montage de relinéarisation

On se propose d'effectuer un montage de relinéarisation. Le but de ce montage est de changer la pente et l'offset de réponse du capteur. On se place dans le scénario suivant :

- Plage d'entrée 0.5V à 4.5V
- Plage de sortie 0.1V à 11V

Le montage est en single supply. Les calculs sont librement inspirés de "Single Supply opamp design techniques" https://www.ti.com/lit/an/sloa030a/sloa030a.pdf. On calcule le changement de pente et d'offset nécessaire pour obtenir la plage de sortie voulue. Les résistances sont choisies pour que R1etR2 << RgetRf. On obtient le montage suivant :



.step param Vin 0.5 4.5 0.05 .op 100m

FIGURE 3 – Schéma du montage de relinéarisation

La simulation sous LTspice permet d'obtenir la relation entrée-sortie suivante.

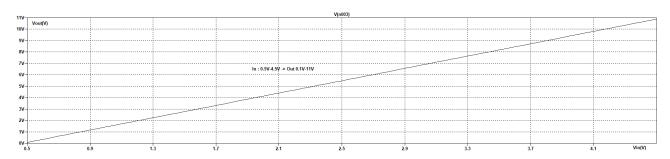


FIGURE 4 – Transfert : Sortie(V) vs Entrée (V)

Les spécifications de plage de sortie sont ainsi bien respectées. Le montage n'a pas été réalisé en réel, afin de pouvoir se concentrer sur le montage PIR.

#### 2.6 PSoc

On se propose de réaliser une fonction équivalente au montage précédent à l'aide d'une carte PSoC. On utilise la source de courant intégrée pour polariser la LDR.

#### 2.6.1 Première version

Deux comparateurs sont reliées aux LEDs intégrées sur la carte, et les tensions de seuil sont générées par un DAC intégré, afin de générer les 3 états requis par la spécification.

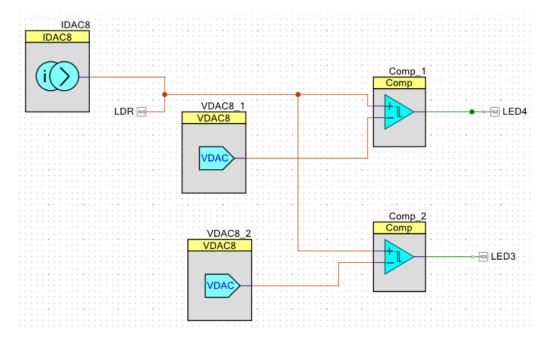


FIGURE 5 – Première version

#### 2.6.2 Deuxième version

Les tensions de référence sont maintenant dérivées d'un potentiomètre externe, au lieu de DACs. Un PGA permet d'obtenir 2 seuils, Vin et 2\*Vin. Une LUT permet d'obtenir une sortie simple état sur 3 Leds, au lieu d'un codage en binaire sur 2.

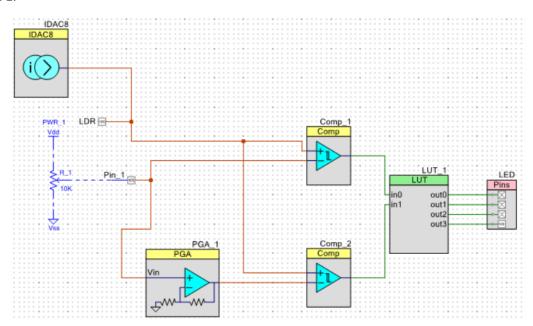


FIGURE 6 – Seconde version

#### 2.6.3 Troisième version

Cette 3ème version est presque entièrement numérique. La tension de la LDR et du potentiomètre est numérisée par un ADC SAR avec mux intégré en mode free-running. Un LCD affiche les valeurs mesurées périodiquement. 4 LEDs de sortie affichent les 4 MSBs de la valeur mesurée.

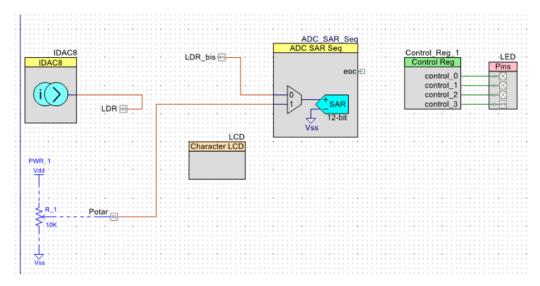


FIGURE 7 – Troisième version

#### Le code PSoc est le suivant :

```
#include "project.h"
2
   #include <stdio.h>
3
   int main(void) {
4
       CyGlobalIntEnable; /* Enable global interrupts. */
5
       IDAC8_Start();
6
       int16 result1 = 0u;
8
       int16 result2 = 0u;
10
       char resultStr1[16u];
11
       char resultStr2[16u];
       LCD_Start();
12
13
       LCD_ClearDisplay();
14
15
       ADC_SAR_Seq_Start();
       ADC_SAR_Seq_StartConvert();
16
17
       for(;;) {
18
           ADC_SAR_Seq_IsEndConversion(ADC_SAR_Seq_WAIT_FOR_RESULT);
                                                                           //Acquire results
19
           result1 = ADC_SAR_Seq_GetResult16(Ou); //LDR voltage
20
           result2 = ADC_SAR_Seq_GetResult16(1u); //Potar voltage
21
22
           LCD_ClearDisplay();
23
           LCD_Position(Ou,Ou);
24
           LCD_PrintString("LDR");
25
           sprintf((char *)resultStr1," %d",result1);
26
           LCD_PrintString(resultStr1);
                                             //print LDR value
27
28
           LCD_Position(1u,0u);
29
           LCD_PrintString("Potar");
30
           sprintf((char *)resultStr2," %d",result2);
31
           LCD_PrintString(resultStr2);
                                              //print Pot value
32
33
34
           Control_Reg_1_Write(result1>>8);
                                                  //Drive LEDs with higher 4 bits
           CyDelay(100u); //10Hz refresh rate
35
36
```

En conclusion, le transfert d'une architecture en composants discrets à une architecture PSoC permet une plus grande flexibilité, et un affichage plus personnalisables des valeurs. En revanche, la simplicité élégante d'un montage minimaliste permet de rendre un projet simple de ce type industrialisable, de par son faible coût et complexité.

## 3 PIR

#### 3.1 Spécifications

On souhaite utiliser un capteur PIR pour détecter une présence humaine à travers les longueurs d'ondes émises dans l'infra-rouge. Les longueurs d'onde de ce capteur doit-être sensible aux longueurs d'onde d'émission du corps humain et à la fin lorsqu'il détecte un mouvement dont la longueur d'onde est dans son scope détectable, alors une led s'allume. Pour cette partie du bureau d'étude, nous avons utilisé un capteur PIR référencé IRA-E700ST0 de chez Murata. Tout comme le montage du LDR, les composants actifs (AOPs) sont alimentés en 5V single supply.

#### 3.2 Etude de capteurs et de l'environnement d'application

Le capteur pyroélectrique (PIR) est sensible aux longueurs d'ondes allant de 5.2 à 1000~m

#### 3.3 Schema du montage

Le schéma suivant présente le montage qui a été simulé sur LTspice. Il est composé d'une alimentation 5V, d'un étage qui permet de simuler le comportement électrique du capteur et de 2 étages d'amplification du signal. Les 2 AOPs sont des amplificateurs passes bandes pour amplifier le signal aux fréquences correspondantes aux longueurs d'onde qui nous intéressent. Le premier étage d'AOP dispose des saturations avec les diodes D1 et D2

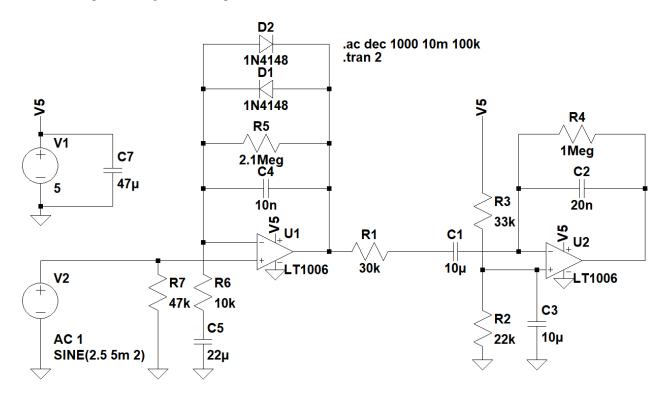


FIGURE 8 – Schéma montage PIR

#### 3.4 Validation LTSpice

Le montage a été validé sous LTspice avec une stimulation 2.5Vdc+5mv AC @2Hz. Le bode du montage complet est le suivant. A noter que la polarisation Dc à 2.5V est indispensable pour obtenir des résultats corrects en simulation... On voit ainsi le signal amplifié aux fréquences de détection du PIR.

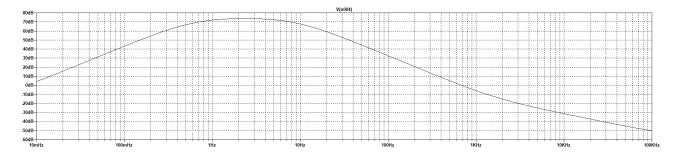


FIGURE 9 – Bode montage PIR

### 3.5 Validation du montage

Le montage a été réalisé sur une plaquette d'essais en remplaçant la source de tension à l'entrée par le capteur PIR (polarisé à l'alimentation par une résistance) et en ajoutant une LED en sortie. Nous avons ensuite effectué des tests et la détection s'est révélé un petit peu aléatoire par moments dû à problème d'angle large de détection. Ce qui a été amélioré par l'ajout d'une lentille au dessus permettant ainsi de focaliser le rayonnement IR et d'augmenter légèrement la distance de détection.

Le montage complet était au final fonctionnel et utilisable.

## 4 Conclusion

Ce BE a été l'occasion de nous initier pour certains et pour d'autres de les confirmer dans l'utilisation des capteurs à travers deux types de capteurs (PIR et LDR). Différentes chaînes de conditionnement ont été mises en oeuvres, avec différents degrés de complexité. Une approche PSoC a aussi été abordée. Ce BE nous a permis d'appliquer les principes vus en cours et de valider leur dimensionnement sur des exemples concrets, en simulation et en montage réel.